

PERSONAL WORKSTATION

 68000

テクニカルデータブック

シャープ株式会社 テレビ事業部 監修
アスキー出版局 テクライト編

アスキー出版局

PERSONAL WORKSTATION

 68000

テクニカルデータブック

シャープ株式会社 テレビ事業部 監修

アスキー出版局 テクライト編

アスキー出版局

はじめに

本書は、シャープのパーソナルワークステーション X68000 の、主にハードウェアに関する技術資料を集めたデータブックです。

X68000 は、1986 年の発表以来、その高度な仕様と特徴のある形態とでマニアの注目を浴びてきました。とくに、MPU に 68000 を使用し、標準実装 1 M バイトのメイン RAM を直線的に使えること、独自のスプライト機能、ビットマップ方式の 768×512 ドット表示画面（ドットごとに65536 色）などの高度なグラフィック機能、FM 音源 LSI、音声合成 LSI の装備などは、ソフトウェア開発意欲をくすぐるに十分です。

本書のハードウェア資料が、いささかでもマニアの、そしてプロのプログラマーによる X68000 用ソフトウェア開発に役立つことを願ってやみません。

本書の内容については万全を期していますが、万一記載もれや誤りがあった際にはご容赦ください。実際に使用される場合は、前もって十分な評価を行ってください。

本書の内容についてのご質問は、書面でアスキー出版局テクライト宛お送りください。電話でのご質問にはお答えしかねます。

目次

第1章 システムの概要	1
1 システムの特長	1
2 仕様	3
3 ブロックダイアグラム	7
4 メモリマップ	8
第2章 画面制御	9
1 テキスト画面構成	11
1-1 表示画面構成	11
1-2 テキストVRAMのメモリマップ	11
1-3 テキスト実画面のアドレス配置	12
1-4 テキストパレットアドレス	13
2 グラフィック画面構成	14
2-1 表示画面構成	14
2-2 グラフィックVRAMのメモリマップ	14
2-3 グラフィック実画面のアドレス配置	17
2-4 グラフィックパレットアドレス	21
3 テキスト画面とグラフィック画面の制御 (CRTC)	23
3-1 CRTCの仕様と内部レジスタ	24
3-2 CRTCレジスタ詳細	27
3-3 CRTC特殊機能詳細 (テキスト)	33
3-4 CRTC特殊機能詳細 (グラフィック)	34
4 スプライト	35
4-1 スプライトの特長	35
4-2 スプライトレジスタのアドレスマップ	37
4-3 スプライトスクロールレジスタの詳細	40
4-4 バックグラウンドスクロールレジスタと画面モードレジスタ	42

4-5	PCGエリア	47
4-6	テキストエリアの詳細(1)	49
4-7	テキストエリアの詳細(2)	50
4-8	CPUアクセス方式	51
5	ビデオコントローラ	55
5-1	ビデオコントローラレジスタのアドレスマップ	56
5-2	ビデオコントローラレジスタの詳細	57
5-3	特殊モードの詳細	65
6	CGROM	74
6-1	CGROMの仕様	74
6-2	CGROMのアドレスマップ	75
6-3	CGROMのアドレス構成	76
7	スーパーインポーズとオーバースキャン	80
第3章 サウンド機能		83
1	FM音源	84
1-1	特長	84
1-2	FM音源ブロック図	85
1-3	FM音源の構成レジスタ	86
1-4	FM音源レジスタのアドレスマップ	87
1-5	チャンネルとスロット	89
1-6	FM音源レジスタの詳細	90
1-7	システムクロックが4MHzの際の補正方法	111
2	音声合成	114
2-1	特長	114
2-2	音声合成レジスタのアドレスマップ	115
2-3	音声合成レジスタの詳細	115
2-4	音声合成アクセス	117

第4章 周辺LSI	119
1 DMAコントローラ (Direct Memory Access Controller)	119
1-1 特長	120
1-2 DMACレジスタのアドレスマップ	121
1-3 DMACレジスタの詳細	122
2 MFP (Multi Function Peripheral)	123
2-1 特長	124
2-2 MFPレジスタのアドレスマップ	125
2-3 MFPレジスタの詳細	130
3 SCC (Serial Communication Controller)	139
3-1 特長	139
3-2 SCCレジスタのアドレスマップ	141
3-3 SCCレジスタの詳細	141
4 RTC (Real Time Clock)	142
4-1 特長	142
4-2 RTCレジスタのアドレスマップ	144
4-3 RTCレジスタの詳細	146
5 FDC (Floppy Disk Controller)	148
5-1 ディスクドライブの特長と仕様	148
5-2 FDCの特長	152
5-3 FDCレジスタのアドレスマップ	153
5-4 FDCレジスタの詳細	153
5-5 FDCアクセス	156
第5章 その他のハードウェア	159
1 キーボード	159
1-1 サブCPU	160
1-2 キーデータの処理手順	168
2 マウス	174
2-1 マウスデータの転送手順	175
2-2 マウスアクセス	176

3 ジョイスティック	179
3-1 ジョイスティックレジスタのアドレスマップ	179
3-2 ジョイスティックレジスタの詳細	180
3-3 ジョイスティックのアクセス	181
4 プリンタ	181
4-1 プリンタアクセス	182
5 スイッチその他	183
5-1 本体前面のスイッチ	183
5-2 電源系統	184
5-3 LED	185
5-4 i8255のポート	186
付録	187
1 I/Oポートアドレス一覧	187
2 エリアセット	191
3 システムポート	192
3-1 システムポートレジスタのアドレスマップ	192
3-2 システムポートレジスタの詳細	192
4 割り込み	195
4-1 68000MPUの割り込み	195
4-2 MFPPの割り込みと読み出しポート	195
4-3 割り込みベクタの設定	196
5 IPL (Initial Program Loader)	197
6 キャラクタコード表	198
索引	199

第1章

システムの概要

1. システムの特長

- (1) CPU に 16/32 ビット MPU の 68000 (10 MHz) を採用。
 - ・ 16 M バイト (8 M ワード) のアドレス空間を直接アドレス可能。
 - ・ メモリマップド I/O 方式 (メインメモリ 1 M バイト標準装備)。
 - ・ DMAC (DMA コントローラ) として 63450、MFP (マルチファンクションペリフェラル) として 68901 を採用。
 - ・ カスタム IC を多数使用。
- (2) テキスト VRAM、グラフィック VRAM にビットマップ方式を採用。
 - ・ 1024×1024 ドットの実画面 (グラフィック画面については 512×512 ドットの実画面もサポート)
 - ・ 表示画面は、768×512、512×512、512×256、256×256 から選択可能。
 - ・ 画面表示モードは、高解像度 (31.5 KHz)、標準解像度 (15.98 KHz) をサポート。
- (3) グラフィック画面は、ドットごとに、65536 色の中から任意の色指定が可能 (512×512 モード時)。
 - ・ グラフィック 768×512 モードでは、ドットごとに 65536 色の中から任意の 16 色の色指定可能。
- (4) ドット単位にスムーズスクロール可能。
- (5) 独自のスプライト IC を搭載。
 - ・ 16×16 ドット/パターンのスプライトを 128 個定義可能 (最大 256 個)。
 - ・ 1 水平ラインに 32 個までのスプライトを同時表示可能。
 - ・ 1 画面に 128 個までのスプライトを同時表示可能。
- (6) 色を瞬時に変えるパレット機能搭載。
- (7) テキスト、グラフィック、スプライトで優先順位がつけられるプライオリティ機能搭載。

- (8) 半透明色指定、および特殊プライオリティ可能。
- (9) 標準解像度オーバースキャン・スーパーインポーズ機能（インターレース方式による疑似高解像度もサポート）。
- (10) CGROM として ANK 文字、JIS 第1・第2水準漢字を標準実装。
- (11) FM 音源、音声合成機能搭載。
- (12) アナログ RGB I/F、ハードディスク I/F、RS-232C I/F、プリンタ I/F、ジョイスティック I/F、マウス I/F など、各種 I/F を装備。
- (13) シリンドリカルステップスカルプチャーのキーボードを採用。
- (14) 5" フロッピーディスクドライブ (2HD) を 2 基搭載。マウストラックボールも付属。

2.仕様

〈ハードウェア〉

項目	分類	名称・種類	内 容	備 考
CPU	MPU	HD68HC000	16/32 ビット MPU (10 MHz)	
	サブ CPU (キーボード)	MSM80C51	キーボードスキャン	
周辺 LSI	DMAC	HD63450	4 チャンネル DMA コントローラ 周辺装置-メモリ間のデータ転送の制御	
	MFP	MC68901	マルチファンクションペリフェラル キーデータの受信、各種割り込み制御など	
	SCC	Z8530	シリアルコミュニケーションコントローラ シリアル 2 チャンネル (RS-232C、マウス)	
	RTC	RP5C15	リアルタイムクロック	
	FDC	μPD72065	内蔵 5" 2HD フロッピーディスクドライブを制御	
	CRTC	(カスタムIC)	テキスト、グラフィック制御用 CRT コントローラ デュアルポート DRAM コントロール スクロール機能	スーパーインポーズの ための同期合わせは CRTC 内で行う
	スプライトコントローラ	(カスタムIC)	スプライト機能	
	ビデオコントローラ	(カスタムIC)	パレットプライオリティ機能、特殊モード機能	
	FM 音源	YM2151	8 チャンネル FM 音源の発音が可能	2 ch、8 オクターブ
	音声合成	MSM6258	Adaptive Differential PCM	
	PPI	μPD8255	ジョイスティック 2 ポート 音声合成切り換えコントロール	
	I/O コントローラ	(カスタムIC)	フロッピーディスク、ハードディスク	
	その他	(カスタムIC)	メモリコントローラ、システムコントローラ	

項目	分類	名称・種類	内 容	備 考
メモリ	ROM	IPL ROM	256 K バイト (IPL、BIOS、メモ帳)	
		CG ROM	768 K バイト 16×16ドット、24×24ドット …… 全角 (JIS 第1、第2水準) 8×16 、12×24 …… 半角 8×8 、12×12 …… 1/4 角	
	RAM	メインメモリ	1 M バイト	12 M バイトまで拡張可
		テキスト VRAM	512 K バイト ビットマップ方式 (設定データ横方向) 1024×1024 ドット 4 プレーン	デュアルポート DRAM を採用
		グラフィック VRAM	512 K バイト ビットマップ方式 (設定データ奥行方向) 1024×1024 ドット 4 プレーン (512×512 ドット 16 プレーン)	デュアルポート DRAM を採用
		スプライト VRAM	32 K バイト	
SRAM	16 K バイト			
内蔵 I/F および コネクタ	ディスク	内蔵ミニ FDD	5" 両面高密度 (2HD) 2 基内蔵	
		フロッピーディスク インターフェイス	拡張用のフロッピーディスクドライブ用	
		ハードディスク インターフェイス	オプションのハードディスクドライブ用	CZ-500H、CZ-501H (10 MB)
	キーボードコネクタ	専用キーボード用		
	CRT インターフェイス	アナログ RGB 出力	15 ピン	
	テレビコントロールコネクタ	専用ディスプレイのテレビコントロール用	8 ピン DIN	
	RS-232C インターフェイス	1 チャンネル RS-232C		
	マウスインターフェイス	付属のマウストラックボール用		
	プリンタインターフェイス	セントロニクス社規格準拠		
	ジョイスティック I/F	アタリ社規格準拠 (2 個)		
	オーディオ入出力コネクタ	ライン入出力、ヘッドホン出力		
	画像入力インターフェイス	別売のカラーイメージユニット用		
	(その他のコネクタ)	リモートコネクタ、シースルーカラー端子、立体視端子など		
	拡張用 I/O スロット	2 スロット		

表1-1 ハードウェア仕様

〈定格〉

定 格	定格電圧	AC100 V
	定格周波数	50/60 Hz
	消費電力	44 W (待機時 10 W 以下)

表1-2 ハードウェア定格

〈機能〉

項 目	分 類	名 称・種 類	内 容	備 考	
表 示 能 力	実画面 サイズ	テキスト画面	1024×1024ドット 4 プレーン	ビットマップ方式	
		グラフィック画面	1024×1024ドット 4 プレーン (512×512ドット 16 プレーン)	ビットマップ方式	
	表示画面 モード 高解像度 31.5 KHz 標準解像 度 15.98 KHz	グラフィック画面	テキスト画面	高解像度モード 768×512 ドット 512×512 512×256 (2 度読み) 256×256 (2 度読み) 標準解像度モード 512×256 (オーバーサン) 256×256 512×512 (インターレス)	←実際の表示画面 サイズは左記サイ ズより小さい
			実画面 1024×1024	高解像度モード 768×512 ドット 512×512 512×256 (2 度読み) 256×256 (2 度読み) 標準解像度モード 512×256 (オーバーサン) 256×256 512×512 (インターレス)	←ドットごとに 65536 色から任意 の 16 色の色指定 可能 ←実際の表示画面 サイズは左記サイ ズより小さい
		グラフィック画面	グラフィック画面	高解像度モード 512×512 ドット 512×256 (2 度読み) 256×256 (2 度読み)	←ドットごとに 65536 色から任意 の色指定が可能 (1 面)、 または ドットごとに 65536 色から任意 の 256 色の色指 定可能 (2 面) または ドットごとに 65536 色から任意 の 16 色の色指定 可能 (4 面)
			実画面 512×512	標準解像度モード 512×256 ドット (オーバーサン) 256×256 512×512 (インターレス)	←実際の表示画面 サイズは左記サイ ズより小さい

ス プ ラ イ ト	ス プ ラ イ ト	パターン定義	サイズ 16×16 ドット/パターン 定義数 128 パターン (BG0,1 未使用時は最大 256) 色 1 パターンにつき 16 色/65536 色 (ドット単位) 画面全体で 256 色/65536 色
		表 示	座標系 1024×1024 ドット 表示画面 水平 512 ドット または 256 ドット 垂直 512 ライン または 256 ライン 表示制限 128 スプライト/画面 32 スプライト/ライン

表1-3 X68000の能力

項 目	内 容
スムーズスクロール機能	テキスト画面はドット単位で円筒スクロール、グラフィック画面はドット単位で球面スクロール可能
特殊画面制御機能	グラフィック VRAM への画像入力機能、テキストラスタコピー機能、高速クリア、テキストビットマスク機能
プライオリティ機能	テキスト、グラフィック、スプライト間で優先順位を指定可能 グラフィック実画面 512×512 ドットモードにおける 2 面、あるいは 4 面使用時の各グラフィック画面間の優先順位を指定可能
パレット機能	任意の色に瞬時に切り換え可能
半透明機能	半透明色表示可能
特殊プライオリティ機能	表示画面中のグラフィック画面の任意領域のプライオリティをもっとも高くできる機能
スーパーインポーズ機能	標準解像度オーバースキャンスーパーインポーズ可能 (インターレース方式による疑似高解像度もサポート)

表1-4 X68000の機能

4. メモリマップ

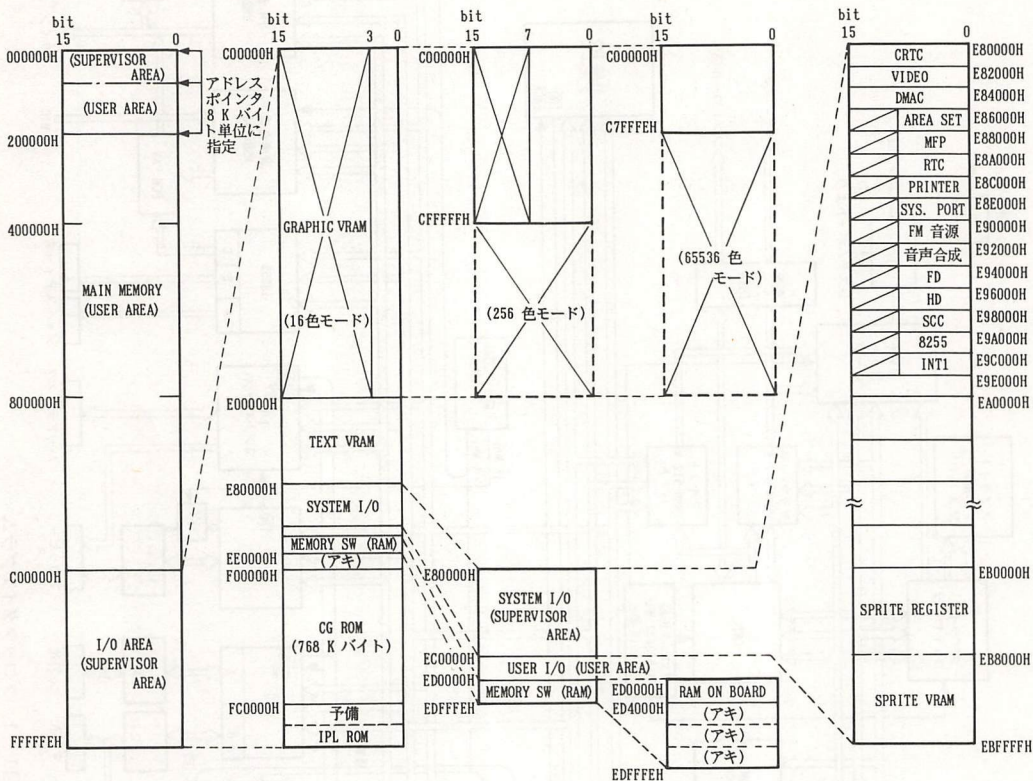


図1-2 メモリマップ

第2章

画面制御

X68000 では、テキスト、グラフィック、スプライトという 3 つの独立した画面をもっています。そして、テキスト画面とグラフィック画面の制御は CRTC で、スプライト画面の制御はスプライトコントローラで行っています。また、3 画面間のプライオリティ、半透明機能、特殊プライオリティ機能、各画面におけるパレット機能、画面表示機能などの画面制御をビデオコントローラで行っています。

ただし CRTC とスプライトコントローラとビデオコントローラは、これらを使用するか否かにかかわらず、画面をアクセスするときは必ず設定してください。

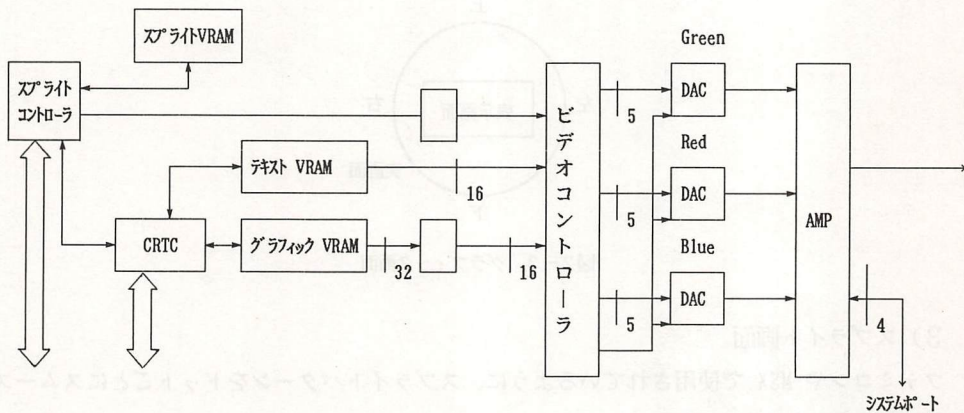


図2-1 画面制御系ブロック図

1) テキスト画面 (ビットマップ方式)

ANK (alphanumeric-KANA: 英数字とかな) 文字や漢字などのテキストを表示する画面です。従来の X1、X1turbo シリーズのグラフィック画面と同様に、設定は横方向に行います。

テキスト画面のスクロールは、円筒スクロールです。

表示画面モードとしては、高解像度 (水平同期周波数 31.5 KHz) と標準解像度 (水平同期周波数 15.98 KHz) をサポートしています。

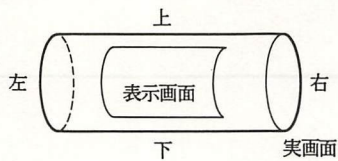


図2-2 テキスト画面

2) グラフィック画面

線や円を描いたり、ペイントなどのグラフィック処理を行う画面です。設定は奥行方向に行います。

グラフィック画面のスクロールは球面スクロールです。

表示画面モードとしては、高解像度（水平同期周波数 31.5 KHz）と標準解像度（水平同期周波数 15.98 KHz）をサポートしています。

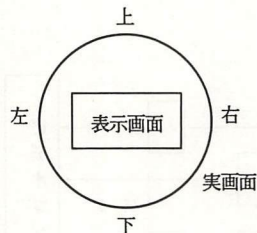


図2-3 グラフィック画面

3) スプライト画面

ファミコンや MSX で使用されているように、スプライトパターンをドットごとにスムーズに移動させるための画面です。

表示画面モードとしては、高解像度（水平同期周波数 31.5 KHz）と標準解像度（水平同期周波数 15.98 KHz）をサポートしています。

1. テキスト画面構成

1-1 表示画面構成

実画面 (H×V)	同時表示色 (パレット色)	同時表示面数 (重ね合わせ面数)	表示画面 (H×V)	備 考
1024×1024	16 (65536)	1	高解像度モード 768×512 512×512 512×256 256×256	2 度読み 2 度読み
			標準解像度モード (オーバーサン) 512×512 512×256 256×256	・オーバーサンのみスーパーインポーズ ・オーバーサンのため実際の表示画面サイズは小さくなる インターレース

表2-1 テキスト画面の構成

1-2 テキストVRAMのメモリマップ

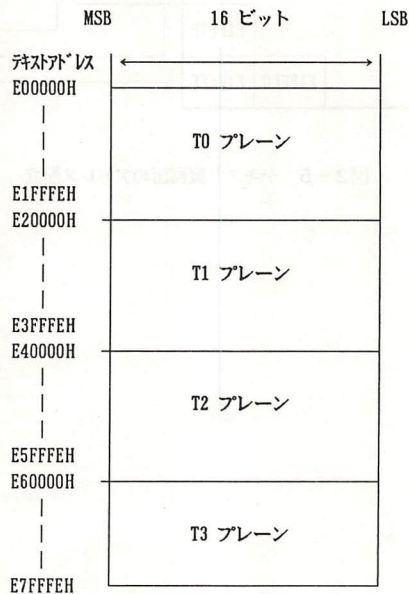


図2-4 テキスト VRAM のメモリマップ

1-3 テキスト実画面のアドレス配置

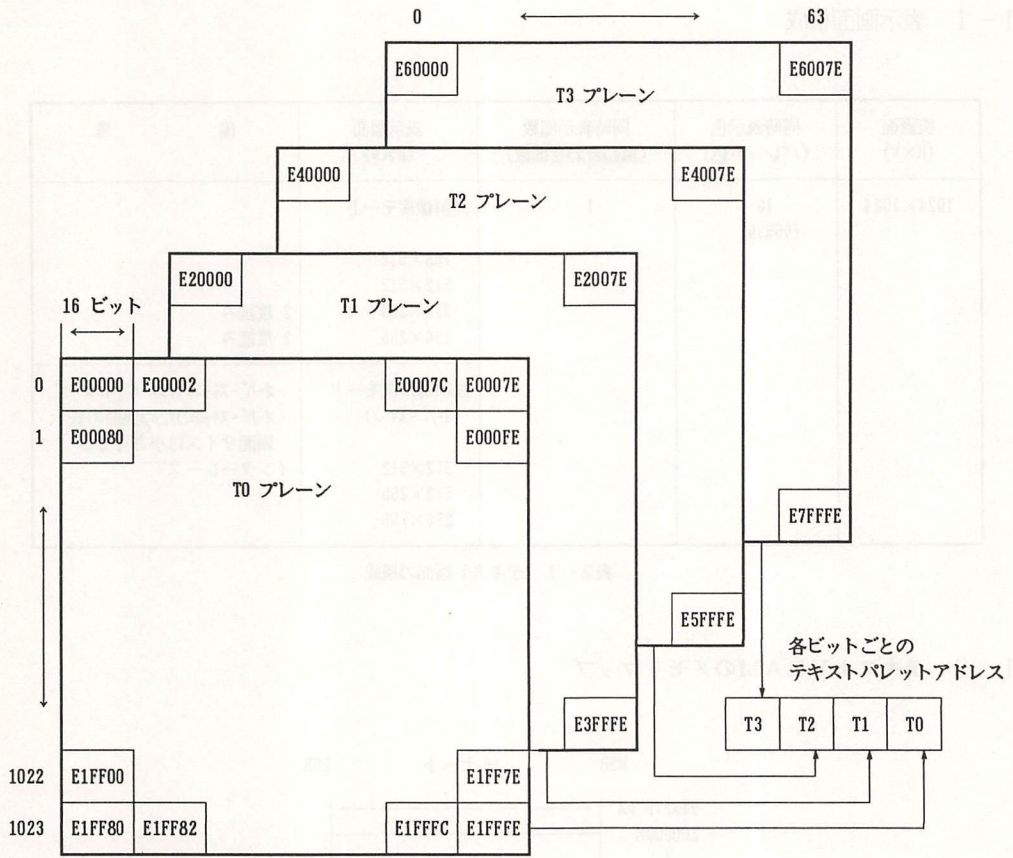


図2-5 テキスト実画面のアドレス配置

1-4 テキストパレットアドレス

[READ/WRITE 可]

パレット アドレス	レジスタ アドレス	D15~D11	D10~D06	D05~D01	D00	備 考
		Green	Red	Blue	I	
00H	E82200H	← 16 ビットデータ →				ただし、 このパレットアドレスは スプライトカラー 0 の パレットと共通に使用す るものとする。
01H	E82202H					
02H	E82204H					
03H	E82206H					
⋮	⋮					
0CH	E82218H					
0DH	E8221AH					
0EH	E8221CH					
0FH	E8221EH					

表2-2 テキストパレットアドレス

※たとえば、テキスト VRAM のメモリデータが

E00000H = "0000H"

E20000H = "0002H"

E40000H = "0002H"

E60000H = "0002H"

なら、そのときの D01 ビット（水平 14 ドット、垂直 0 ライン目）のパレットアドレスは 0EH になります。表2-2より、そのパレットアドレスは E8221CH ですから、出力されるパレットデータは E8221CH の内容となります。

※パレットアドレス 00H のデータには、原則として "0000H" を入れてください。

2. グラフィック画面構成

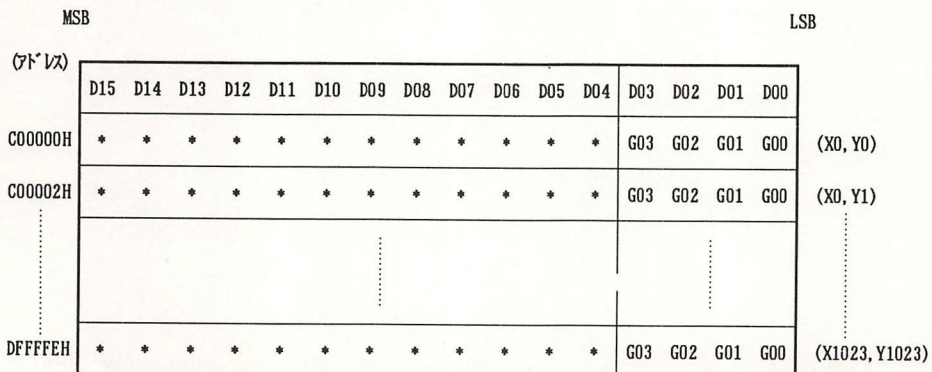
2-1 表示画面構成

実画面 (H×V)	同時表示色 (パレット色)	同時表示面数 (重ね合わせ面数)	表示画面 (H×V)	備 考
1024×1024	16 (65536)	1	高解像度モード 768×512 512×512 512×256 256×256	2 度読み 2 度読み
			標準解像度モード (オーバーサン) 512×512 512×256 256×256	・オーバーサンのみスーパーモード ・オーバーサンのため実際の表示画面サイズは小さくなる インターレース
512×512	16 (65536)	4	高解像度モード 512×512 512×256 256×256	2 度読み 2 度読み
	256 (65536)	2	標準解像度モード (オーバーサン) 512×512 512×256 256×256	・オーバーサンのみスーパーモード ・オーバーサンのため実際の表示画面サイズは小さくなる インターレース
	65536 (65536)	1		

表2-3 グラフィック画面構成

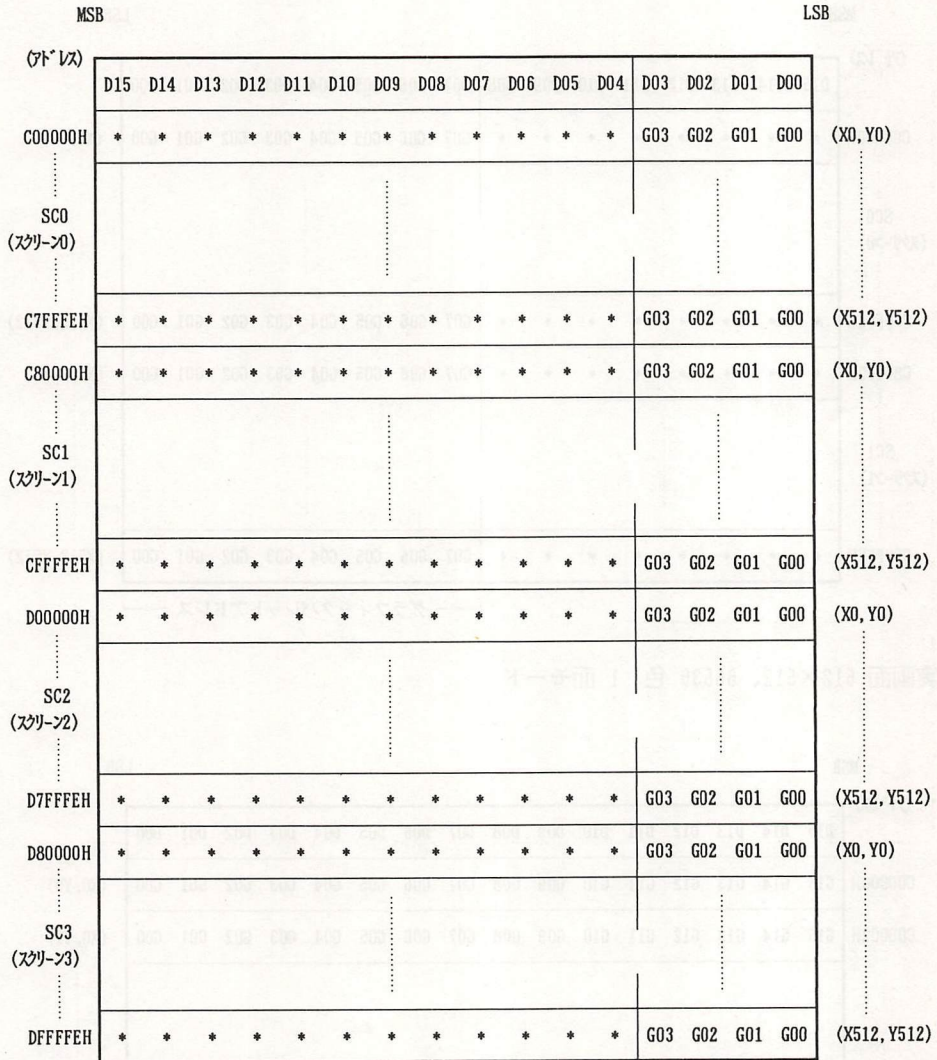
2-2 グラフィックVRAMのメモリマップ

(1) 実画面 1024×1024、16色、1面モード (*は無効)



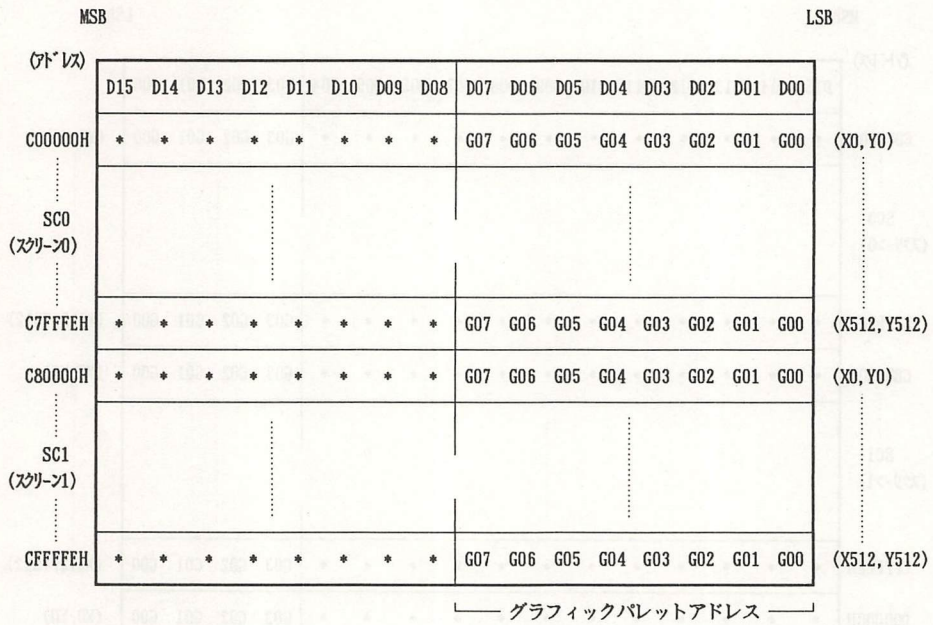
←グラフィックパレットアドレス

(2) 実画面 512×512、16色、4面モード (*は無効)

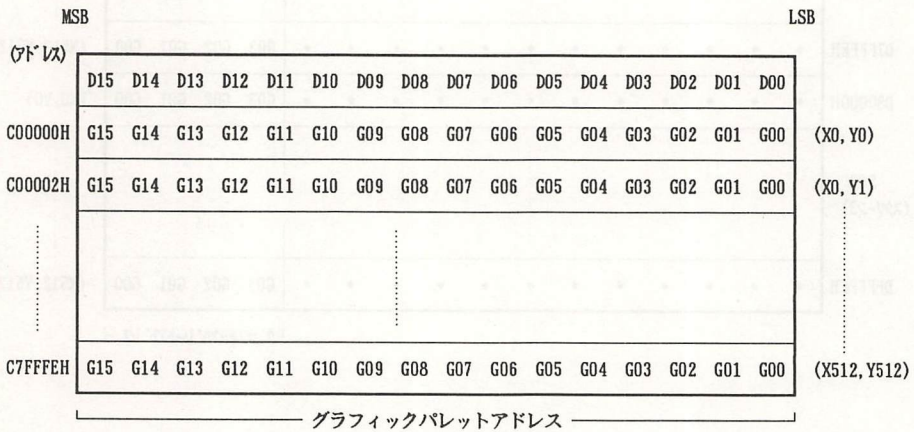


「グラフィックアドレス」

(3) 実画面 512×512、256 色、2 面モード (* は無効)



(4) 実画面 512×512、65536 色、1 面モード



2-3 グラフィック実画面のアドレス配置

(1) 1024×1024 ドット (16 色モード)

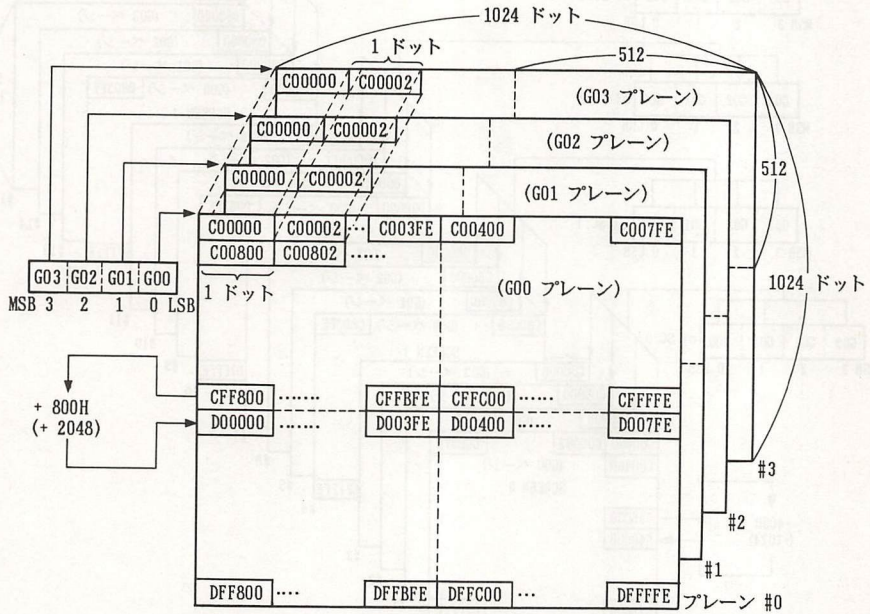


図2-6 グラフィック実画面のアドレス配置 (1)

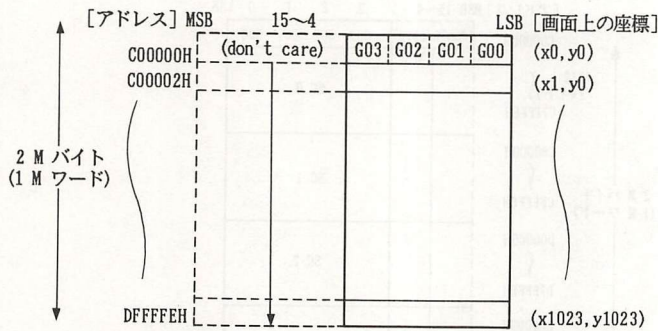


表2-4 メモリマップ

(2) 512×512 ドット (16 色、4 面モード)

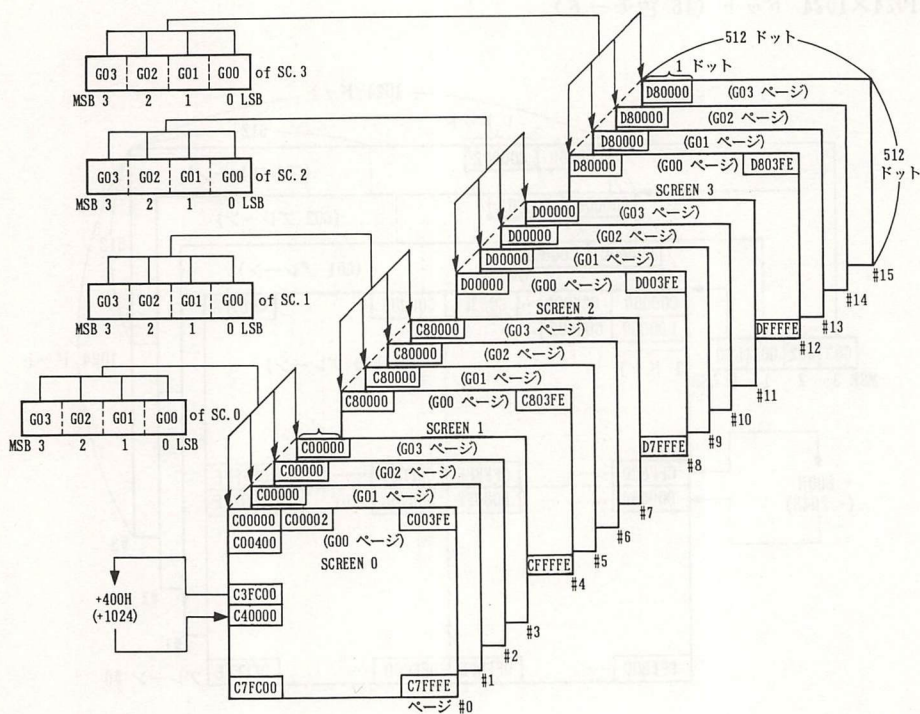


図2-7 グラフィック実画面のアドレス配置 (2)

		[アドレス] MSB 15~4				3	2	1	0 LSB	
		(don't care)				G03	G02	G01	G00	
2 M バイト (1 M ワード)	SC. 0	C00000H	}	512 バイト	}	}	}	}	}	
		C7FFFEH								
		C80000H								
		CFFFFEH								
	SC. 1	}	}	}	}	}	}	}	}	
										D00000H
										D7FFFEH
										D80000H
	SC. 2	}	}	}	}	}	}	}	}	
										D00000H
										D7FFFEH
										D80000H
	SC. 3	}	}	}	}	}	}	}	}	
										D80000H
										D7FFFEH
										DFFFFEH

表2-5 メモリマップ

(3) 512×512 ドット (256 色、2 面モード)

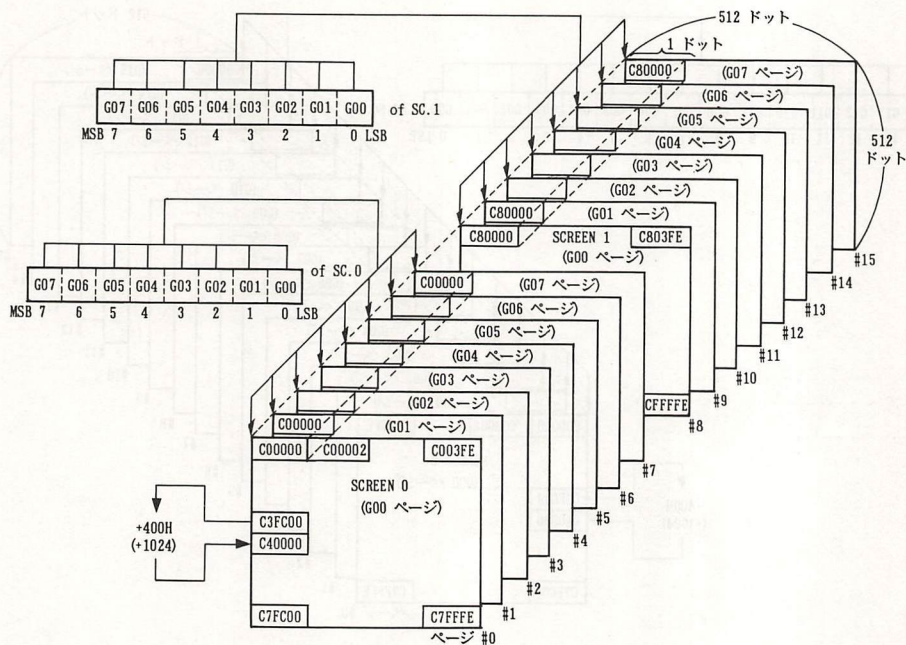


図2-8 グラフィック実画面のアドレス配置 (3)

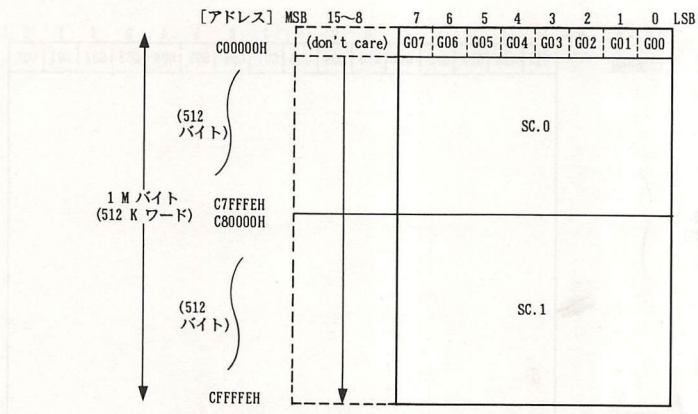


表2-6 メモリマップ

(4) 512×512 ドット (65536 色、1 面モード)

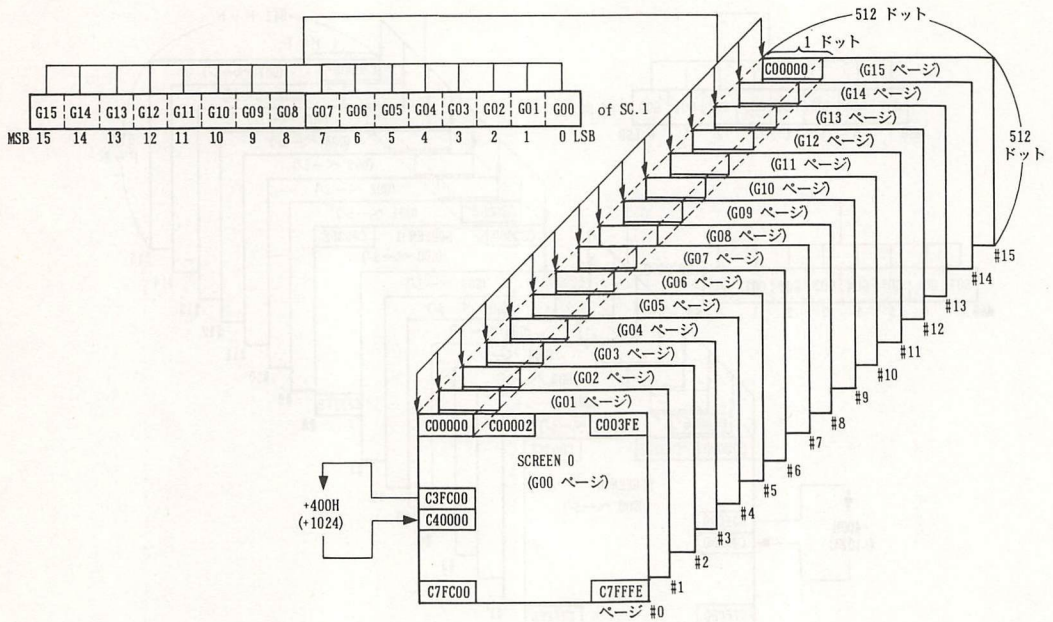


図2-9 グラフィック実画面のアドレス配置 (4)

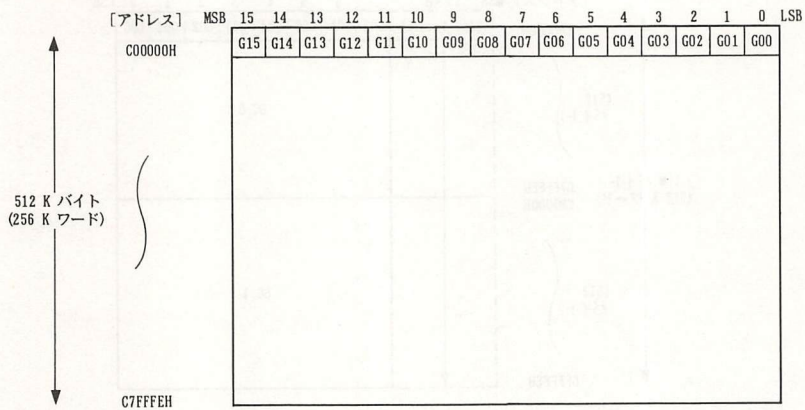


表2-7 メモリマップ

2-4 グラフィックパレットアドレス

(1) グラフィック 16 色、256 色モード [READ/WRITE 可]

パレット アドレス VRAM データ	レジスタ アドレス	D15~D11	D10~D06	D05~D01	D00	備 考					
		Green	Red	Blue	I						
00H	E82000H	← 16 ビットデータ →				16 色モード パレット					
01H	E82002H										
02H	E82004H										
03H	E82006H										
⋮	⋮										
0CH	E82018H										
0DH	E8201AH										
0EH	E8201CH										
0FH	E8201EH										
⋮	⋮										
10H	E82020H						↓				256 色モード パレット
11H	E82022H										
12H	E82024H										
⋮	⋮										
FDH	E821FAH										
FEH	E821FCH										
FFH	E821FEH										

表2-8 グラフィックパレットアドレス (1)

※グラフィック 256 色 2 面モードのとき、たとえばグラフィック VRAM のメモリデータが 11H だったとすると、そのときのパレットレジスタアドレスは表 2-8 より E82022H、したがって出力されるパレットデータは E82022H の内容となります。また、16 色の場合もパレットアドレスの数が違うだけで同様です。

※パレットアドレス 00H のデータには、原則として "0000H" を入れてください。

(2) グラフィック 65536 色モード [READ/WRITE 可]

パレットアドレス グラフィック VR AM データ 下位 バイト		レジスタ アドレス	D15~D14	D13~D09	D08	D07~D06	D05~D01	D00	備 考
			Red 下位	Blue	I	Red 下位	Blue	I	
00H	01H	E82000H	← 8 ビット →			← 8 ビット →			65536 色モードパレット D15~D08 の 8 ビットか、 D07~D00 の 8 ビットを セレクトし、下位 8 ビット として出力します。
02H	03H	E82004H							
04H	05H	E82008H	↓			↓			
⋮	⋮	⋮							
FCH	FDH	E821F8H	↓			↓			
FEH	FFH	E821FCH							

パレットアドレス グラフィック VR AM データ 上位 バイト		レジスタ アドレス	D15~D11	D10~D08	D07~D03	D02~D00	備 考
			Green	Red 上位	Green	Red 上位	
00H	01H	E82002H	← 8 ビット →		← 8 ビット →		65536 色モードパレット D15~D08 の 8 ビットか、 D07~D00 の 8 ビットを セレクトし、上位 8 ビット として出力します。
02H	03H	E82006H					
04H	05H	E8200AH	↓		↓		
⋮	⋮	⋮					
FCH	FDH	E821FAH	↓		↓		
FEH	FFH	E821FEH					

表2-9 グラフィックパレットアドレス (2)

※それぞれのパレットレジスタアドレスのデータには、原則としてそのパレットアドレス値を入れてください。とくに、グラフィック 65536 色 1 面モードのときのパレット構成は表2-9のようになっており、上、下位 1 ビットを変えるだけで対応する 256 色のパレットが変わります。あらかじめデータを設定するときには、16 色や 256 色モードとは異なることに注意してください。

※グラフィック 65536 色 1 面モードのとき、たとえばグラフィック VRAM のメモリデータが 0101H だとすると、そのときのパレットレジスタアドレスは、表2-9より E82002H と E82000H となり、出力されるパレットデータは E82002H の D07~D00 と E82000H の D07~D00 を組み合わせた値となります。すなわち、E82000H が 3521H で、E82002H が 4CFH なら、パレット出力データは FF21H になります。

3. テキスト画面とグラフィック画面の制御(CRTC)

X68000 の CRTC は、テキスト、グラフィック VRAM で使用しているデュアルポート DRAM (MB 81461) をサポートした独自のカスタム CRTC です。この CRTC は 23 個の内部レジスタを持っており、次のような画面制御機能があります。

- (1) 水平、垂直同期信号の発生
- (2) 表示サイズ、表示タイミング信号の発生
- (3) テキスト、グラフィック画面のスクロール
- (4) グラフィック VRAM への画像入力機能
- (5) テキスト VRAM のラスタコピー、ビットマスク機能
- (6) テキストシングル、同時アクセス切り換え機能
- (7) グラフィック VRAM 高速クリア機能
- (8) 外部同期水平位置アジャスト機能 (スーパーインポーズ時)

なお、CPU から VRAM へのデータアクセスは常時可能ですが、CRTC 内のスクロールレジスタなどの設定については、V-DISP 信号の帰線期間 (MFP の GPIP4 ポートが "0" のとき) に行うようにしてください。また、デュアルポート DRAM 内の SAM (シリアルアクセスメモリ) は、水平帰線期間ごとに CRTC が制御しています。

3-1 CRTCの仕様と内部レジスタ

表示モード		高解像度	標準解像度
走査方式		ノンインターレース	ノンインターレース、インターレース
同期周波数	水平 (KHz)	31.5	15.98
	垂直 (Hz)	55.46	61.46
データ表示期間 (1)	水平 (μsec)	22.09	52.69
	垂直 (msec)	16.25	15.019
同期期間 (2)	水平 (μsec)	31.75	62.58
	垂直 (msec)	18.03	16.270
同期パルス幅 (3)	水平 (μsec)	3.45	3.30
	垂直 (msec)	0.191	0.187
バックボーチ (4)	水平 (μsec)	4.14	4.94
	垂直 (msec)	1.111	0.876
フロントボーチ (5)	水平 (μsec)	2.07	1.65
	垂直 (msec)	0.476	0.187

映像信号

同期信号

(1)

(2)

(3)

(4)

(5)

- ・映像信号 アナログ 0.7 V_{p-p} (75 ohm 終端) 正極性
- ・同期信号 TTL レベル負極性

表2-10 CRTC仕様

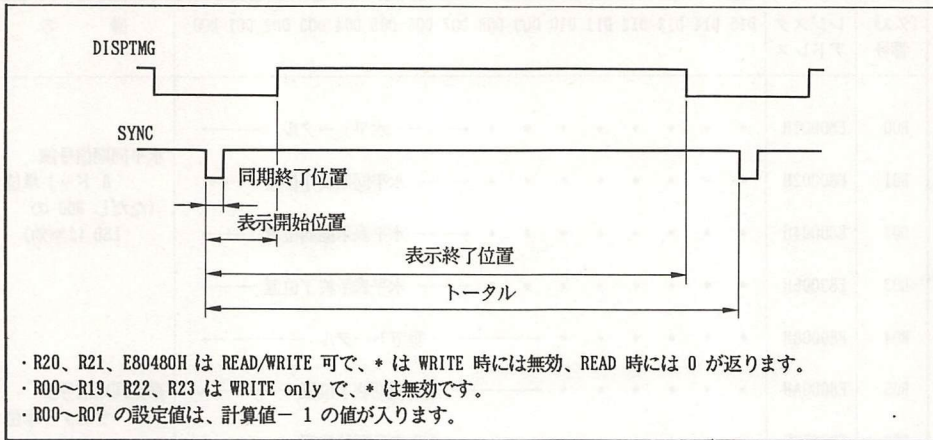


表2-11 CRTレジスタアドレスマップ

Reg. No (レジスタ アドレス)	高解像度				標準解像度		
	768×512	512×512	512×256	256×256	512×512	512×256	256×256
R00 E80000H	89H (137)	5BH (91)	5BH (91)	2DH (45)	4BH (75)	4BH (75)	25H (37)
R01 E80002H	0EH (14)	09H (9)	09H (9)	04H (4)	03H (3)	03H (3)	01H (1)
R02 E80004H	1CH (28)	11H (17)	11H (17)	06H (6)	05H (5)	05H (5)	00H (0)
R03 E80006H	7CH (124)	51H (81)	51H (81)	26H (38)	45H (69)	45H (69)	20H (32)
R04 E80008H	237H (567)	237H (567)	237H (567)	237H (567)	103H (259)	103H (259)	103H (259)
R05 E8000AH	005H (5)	005H (5)	005H (5)	005H (5)	02H (2)	02H (2)	02H (2)
R06 E8000CH	028H (40)	028H (40)	028H (40)	028H (40)	010H (16)	010H (16)	010H (16)
R07 E8000EH	228H (552)	228H (552)	228H (552)	228H (552)	100H (256)	100H (256)	100H (256)
R08 E80010H	1BH (27)	1BH (27)	1BH (27)	1BH (27)	2CH (44)		24H (36)

表2-12 各画面モードにおけるCRTレジスタ設定値
 上段 : 16 進数
 下段 () 内 : 10 進数

※画像取り込み時、R08 (E80010H) の値を次のように変更します。

- ・ 512×512 モード、512×256 モード……9A (154)
- ・ 256×256 モード……EB (235)

3-2 CRTCレジスタ詳細

(1) R00～R07 については、表 2-12 を参照してください。

(2) R08 (水平位置微調整)

スーパーインポーズ時の TV、ビデオ画面とコンピューター画面の水平方向のずれを調節します。

調整は、TV、ビデオ信号の水平同期信号の立ち下がりとコンピューター側の水平同期信号の立ち下がり間を 25.7 nsec 単位で、0～6.5535 μ sec (R08=0～255) の範囲で可能。

(3) R09 (ラスタアドレス)

CRTC の IRQ 信号による割り込み (MFP の 14 番目の割り込み) を行なわせるための割り込みラスタアドレスを設定します。この割り込みを使用しないときは、MFP の GPIP6 ポートの割り込みをマスクしてください。

(4) R10～R11 (テキストスクロールレジスタ)

テキスト画面スクロールのための表示開始座標を設定します (円筒スクロール)。

R10 の設定範囲は、表示画面モードによって次のように限定されます。

- ・水平 768 ドット表示モードのとき、0～255
- ・水平 512 ドット表示モードのとき、0～511
- ・水平 256 ドット表示モードのとき、0～767

R11 の設定範囲は、0～1023 です。

(5) R12～R19 (グラフィックスクロールレジスタ)

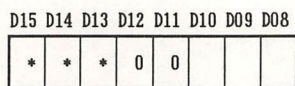
グラフィック画面スクロールのための表示開始座標を設定します (球面スクロール)。

R12～R13 の設定範囲については、0～1023です。

R14～R19 の設定範囲については、このレジスタは 512×512 ドット表示モードのときにしか使われないため、0～511 となります。

(6) R20~R21 (コントロールレジスタ)

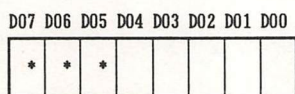
・ R20 (上位バイト)



- 0 0: グラフィック 16 色 4 画面モード
- 0 1: グラフィック 256 色 2 画面モード
- 1 0: (無効)
- 1 1: グラフィック 65536 色 1 画面モード
- 0: グラフィック実画面 512 ドットモード
- 1: グラフィック実画面 1024 ドットモード

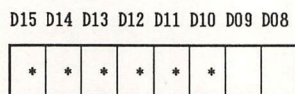
(このときは必ず D08="0"、D09="0" にしてください)

・ R20 (下位バイト)



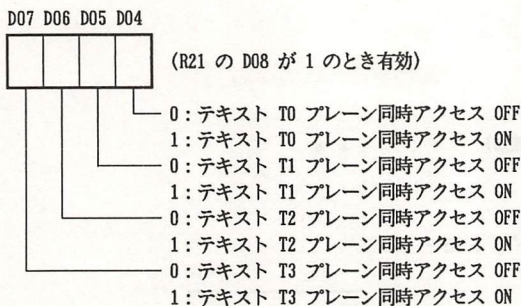
- 0 0 0 0 0: 標準解像度 (15.98 KHz) 256×256
- 0 0 0 0 1: 標準解像度 (15.98 KHz) 512×256
- 0 0 1 0 1: 標準解像度 (15.98 KHz) 512×512 (インターレース)
- 1 0 0 0 0: 高解像度 (31.5 KHz) 256×256 (ラスタ 2 度読み)
- 1 0 0 0 1: 高解像度 (31.5 KHz) 512×256 (ラスタ 2 度読み)
- 1 0 1 0 1: 高解像度 (31.5 KHz) 512×512
- 1 0 1 1 0: 高解像度 (31.5 KHz) 768×512

・ R21 (上位バイト)



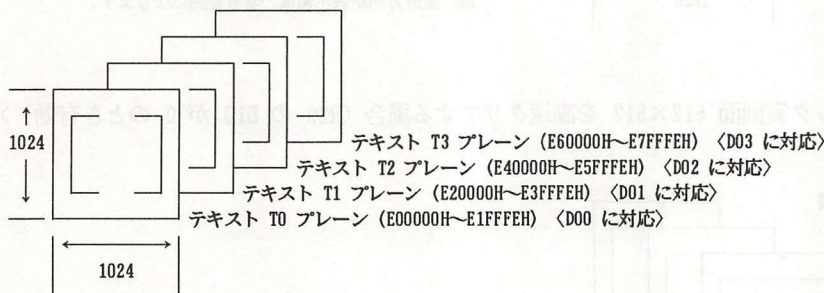
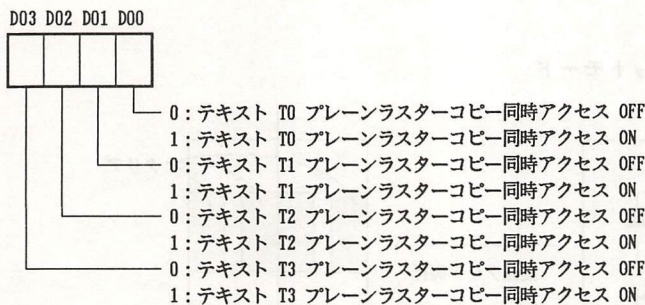
- 0: テキストメモリ CPU シングルアクセス (R21 の D04~D07 は無効)
- 1: テキストメモリ CPU 同時アクセス
- 0: テキスト CPU アクセスビットマスク OFF
- 1: テキスト CPU アクセスビットマスク ON

・R21 (下位バイト)



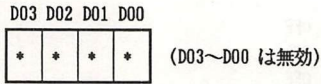
※D00～D03 は、テキストラスタコピーの同時アクセスプレーンを選択する場合と、グラフィック実画面 (1024×1024) を高速クリアする場合の2つの用途があります。

<テキストラスタコピーの同時アクセスプレーンセレクト>

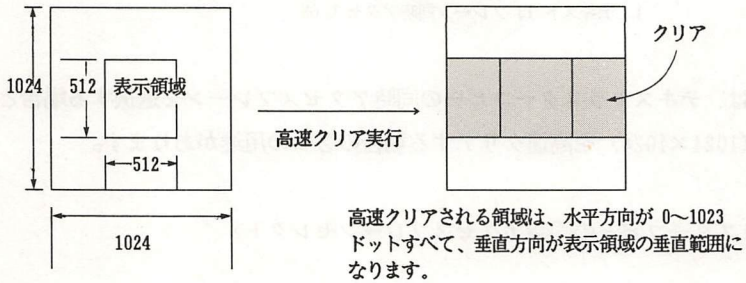


〈グラフィック実画面 1024×1024 を高速クリアする場合 (R20 の D10 が 1 のとき有効) 〉

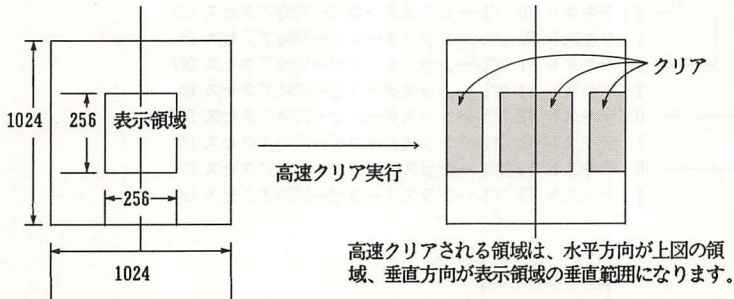
・R21 (下位 4 ビット)



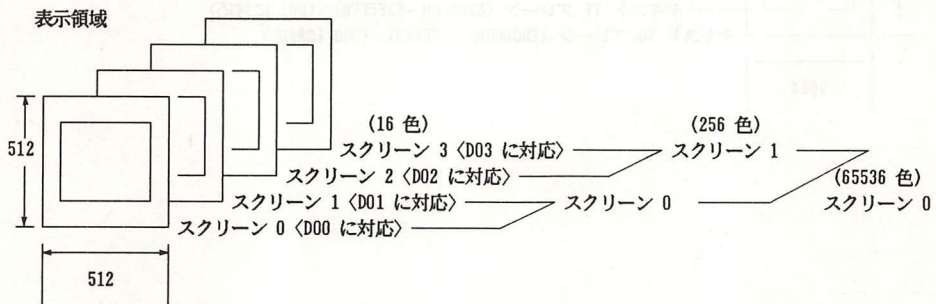
・水平 768、または 512 ドットモード



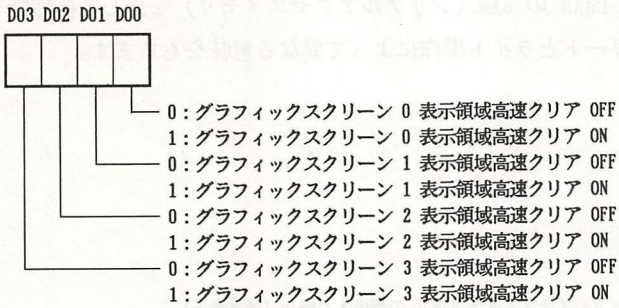
・水平 256 ドットモード



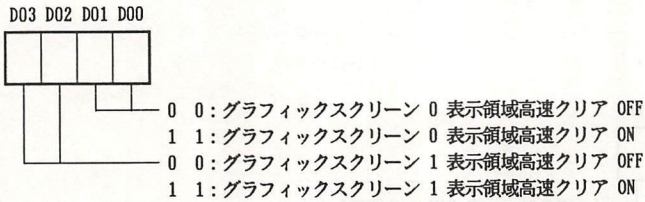
〈グラフィック実画面 512×512 を高速クリアする場合 (R20 の D10 が 0 のとき有効) 〉



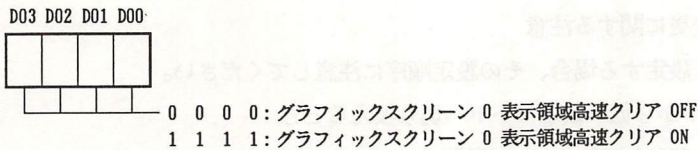
- ・グラフィック 16 色 4 画面モード (R20 の D10 が 0、D09 が 0、D08 が 0 のとき有効)



- ・グラフィック 256 色 2 画面モード (R20 の D10 が 0、D09 が 0、D08 が 1 のとき有効)



- ・グラフィック 65536 色 1 画面モード (R20 の D10 が 0、D09 が 1、D08 が 1 のとき有効)

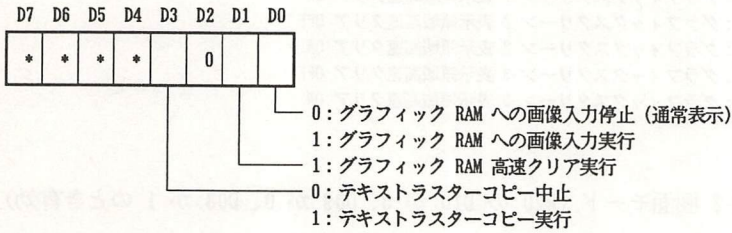


なお、256 色 2 画面モードと 65536 色 1 画面モードにおいて、上記以外のデータを設定した場合は、該当するビットのスクリーンの表示領域が高速クリアされます。

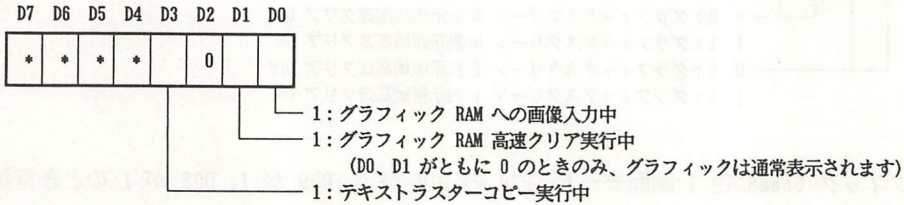
(7) CRTC 動作設定ポート (E80480H)

CRTC が、デュアルポート DRAM の SAM (シリアルアクセスメモリ) を介して各機能を動作させます。また、各機能は、リードとライト操作によって異なる意味をもちます。

・ライト操作



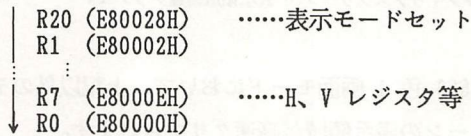
・リード操作



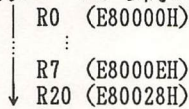
※CRTC 画面モード変更に関する注意

CRTC のレジスタを設定する場合、その設定順序に注意してください。

(1) 高い表示モードから低い表示モードへ切り換えるとき



(2) 低い表示モードから高い表示モードへ切り換えるとき



ます。

表示モードの大小関係は	
768×512 (高)	> 512×512 (高)
	or 256
> 512×512 (低)	> 256×256 (高)
	or 256
> 256×256 (低)	

また、現在の表示モードと次の表示モードの比較は R20 のビット 0, 1, 4 によって行ないます。

3-3 C R T C 特殊機能詳細 (テキスト)

テキスト画面には以下のような機能があります。

(1) スクロール

テキスト表示画面をスクロールします。具体的には、R10 (E80014H) と R11 (E80016H) の各々に、表示画面左上の X 座標、Y 座標をドット単位で設定して、その場所までスクロールを行います。

(2) 同時/シングルアクセス

ライトモードにおいて、テキスト VRAM の各プレーンアクセスを同時アクセスにするかシングルアクセスにするか切り換える機能です (リードモードにおいてはシングルアクセスのみ)。具体的には、R21(E8002AH) の D08 でテキスト VRAM の同時/シングルアクセスを指定し、D07~D04 で同時アクセスの場合の対象プレーンを設定します。なお、同時アクセスの場合は、指定されたプレーンすべてが同時にアクセスされますのでご注意ください。

(3) ラスターコピー

任意のラスター (4 ラスター単位のためラスターアドレスは 0~255) を別のラスター位置に 4 ラスター単位 (水平方向は 1024 ドットすべて) でコピーします。具体的には、R21(E8002AH) の D03~D00 でラスターコピーを実行するプレーン、R22(E8002CH) の D15~D08 にソースラスターアドレス、D07~D00 にディスティネーションラスターアドレスをそれぞれ設定し、E80480H の D03 でラスターコピーを実行します。もし R21(E8002AH) の D03~D00 すべてに "0" を書き込むと、ラスターコピーは実行されません。

なお、このラスターコピーでは、ラスターコピーの実行が発生した時点で、その水平帰線期間にデータの転送が行なわれます。

(4) ビットマスク

X68000 のテキスト VRAM のデータアクセスでは、水平方向に 16 ビットの単位で処理されますが、この 16 ビットデータのうちの任意のビットをマスクすることにより効率のよい演算が可能になっています。具体的には、R23(E8002EH) の D15~D00 のうちマスクしたいビットに対して "1" を書き込み、R21(E8002AH) の D09 ビットを使用することでビットマスクができます。

〈備考〉 高速クリア

テキスト画面の高速クリアには、同時アクセス、またはラスターコピーを使用します。ただし、ラスターコピーを使用する場合は表示画面だけでなく、実画面すべてに有効となるので注意してください。

3-4 CRT C特殊機能詳細 (グラフィック)

グラフィック画面には以下のような機能があります。

(1) スクロール

グラフィック表示画面をスクロールします。具体的には、実画面 1024×1024 の場合は、R12(E80018H) と R13(E8001AH) の各々に表示画面左上の X 座標、Y 座標をドット単位で設定することにより、その場所までスクロールを行います。実画面 512×512 の場合は、画面モードに応じて各スクリーンに対応するレジスタ (R12~R19) にデータを設定することでスクロールを行います。

(2) 高速クリア

グラフィック VRAM の内容を高速にクリアする機能です。具体的には、R21(E8002AH) の D03 ~D00 で高速クリアのためのグラフィックプレーンを選択し、E80480H の D01 を利用してグラフィック VRAM を高速クリアします。なお、この高速クリアは E80480H の D01 ビットを VDISP 信号の立ち上がりによりラッチし、1 水平帰線期間ごとに CRT C がメモリ内の SAM (1 ラスター単位) よりメモリデータをクリア ("0" を書き込む) していくことにより、1 垂直期間 (インターレースの場合は 2 垂直期間) で終了します。

(3) 画像入力

オプションの“デジタルズテロッパ”を接続し、E80480H の D00 を使用することでテレビ、ビデオ画像を A/D 変換した画像データをグラフィック VRAM に取り込める機能です。なお、この画像入力は、E80480H の D00 ビットを VDISP 信号の立ち上がりによりラッチし、1 水平帰線期間ごとに CRT C がメモリ内の SAM (1 ラスター単位) からグラフィック VRAM のほうへ 1 面の画像データを取りこんでいき、1 垂直期間 (インターレースの場合は 2 垂直期間) で終了します。ただし、この画像入力は、E80480H の D00 に "0" を書き込まなければ停止しません。

4. スプライト

4-1 スプライトの特長

X68000 は、テキスト画面やグラフィック画面とは独立したスプライト画面をもっており、カスタムのスプライト IC で制御しています。

このスプライト機能によって、任意のスプライトパターンをドットごとにスムーズに移動させることができます。また、テキストやグラフィック画面とのプライオリティ（優先順位）を利用すれば、多種多様の画面を構成することができます。

このスプライト IC の仕様特長とアドレスマップを次に示します。

項目	内容	備考	
ス プ ラ イ ト	スプライト パターン 定義	サイズ 16×16ドット/パターン 定義数 通常 128 パターン (バックグラウンドを表示しない場合は最大 256 パターン定義可能) 色 1 パターンにつき 16 色/65536 色 (ドット単位) 画面全体で 256 色/65536 色	
	スプライト 表示	スプライト仮想座標系 1024×1024 ドット 表示画面 水平: 512 ドットまたは 256 ドット 垂直: 512 ラインまたは 256 ライン 表示制限 128 個/画面 32 個/ライン	
	その他の 機能	H 反転 V 反転 BG (バックグラウンド) とのプライオリティ ただし、これらの機能は各スプライト単位に設定可能	・プライオリティ (BGO > BG1) (SPO > SPn > SP127)
バ ッ ク グ ラ ウ ン ド	バックグラ ウンドパターン 定義	サイズ 8×8 ドット/パターン 16×16 ドット/パターン 定義数 8×8 ドット/パターンの場合、最大 256 パターン 16×16 ドット/パターンの場合、通常 128 パターン 色 1 パターンにつき 16 色/65536 色 (ドット単位) 画面全体で 256 色/65536 色	バックグラウンドパターンと スプライトパターンは共用
	バックグラ ウンド表示	テキスト座標系 最大 1024×1024 ドット 表示画面数 最大 2 面 (2 面の独立スクロール可能) 表示画面 水平: 512 ドットまたは 256 ドット 垂直: 512 ラインまたは 256 ライン 表示制限 512 ドット表示時はバックグラウンド 1 面のみ表示 (BG パターンサイズは 16×16 ドットに固定) 256 ドット表示時はバックグラウンド 2 面同時表示 (BG パターンサイズは 8×8 ドットに固定)	
ド	その他の 機能	H 反転 V 反転 ただし、これらの機能は各バックグラウンド単位に設定可能	

表2-13 スプライト仕様

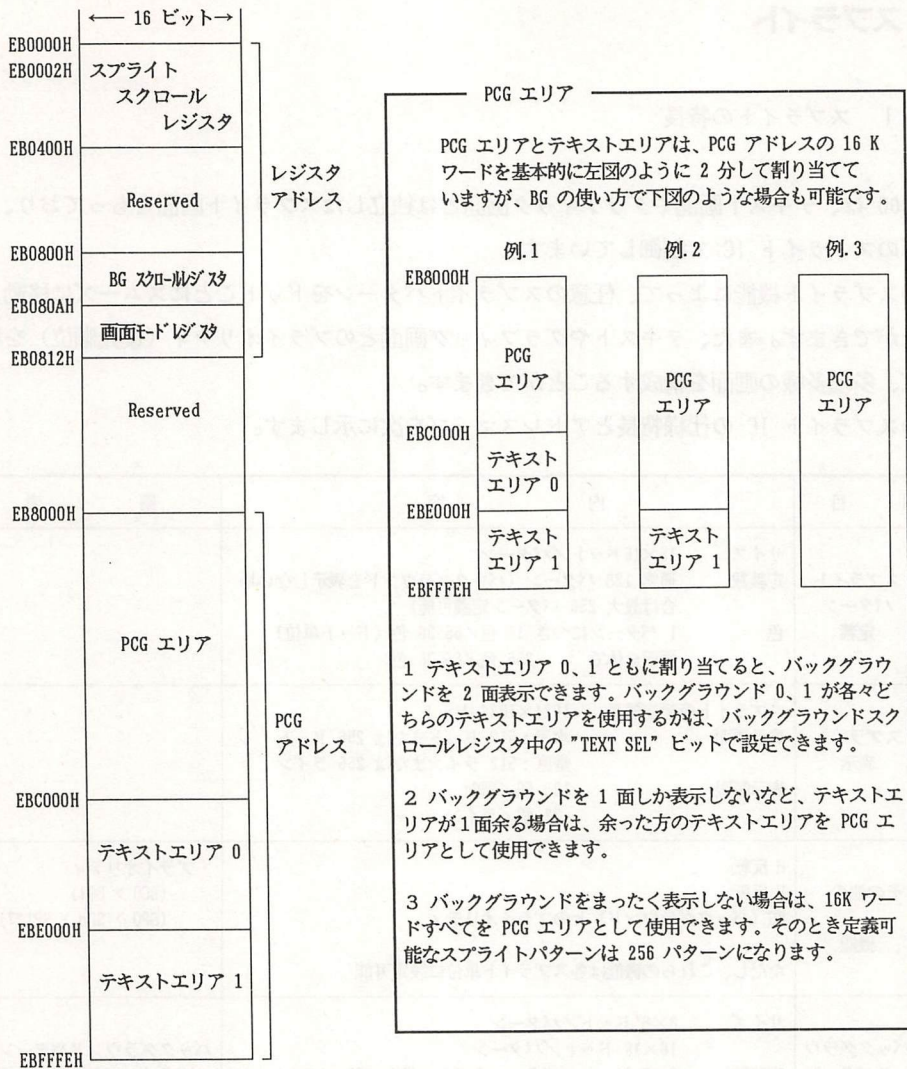


図2-10 スプライトレジスタアドレスマップ

4-2 スプライトレジスタのアドレスマップ

[スプライト、バックグラウンドスクロールレジスタ] (※は拡張用) (全レジスタ READ/WRITE 可)

名 称	レジスタ アドレス	D 15	D 14	D 13	D 12	D 11	D 10	D 09	D 08	D 07	D 06	D 05	D 04	D 03	D 02	D 01	D 00	備 考		
ス プ ラ イ ト ロ ー ル レ ジ ス タ	SP 0	EB0000	0	0	0	0	0	0	← X 座標 →										1 個のスプライトについて左の 4 ワードのレジスタが割り当てられる。 VR: V 反転(スプライト) HR: H 反転(スプライト)	
		EB0002	0	0	0	0	0	0	← Y 座標 →											
		EB0004	VR	HR	0	0	← COLOR (SP) →				← SP CODE →				0	PRW				
		EB0006	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0		※ ←
			
	SP 127	EB03F8	0	0	0	0	0	0	← X 座標 →											
		EB03FA	0	0	0	0	0	0	← Y 座標 →											
		EB03FC	VR	HR	0	0	← COLOR (SP) →				← SP CODE →				0	PRW				
		EB03FE	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0		※ ←
			
バ ッ ク ス グ ラ ウ ン ド レ ジ ス タ	BG0	EB0800	0	0	0	0	0	0	← X 座標 →											
		EB0802	0	0	0	0	0	0	← Y 座標 →											
	BG1	EB0804	0	0	0	0	0	0	← X 座標 →											
		EB0806	0	0	0	0	0	0	← Y 座標 →											
	BG コントロール	EB0808	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0		0 DISP ※ /CPU 0 0 0 ← ON/ → 0 TEXTSEL OFF TEXTSEL (BG1) (BG0)
	画 面 モ ー ド レ ジ ス タ	EB080A	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0		← H total →
EB080C		0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	← H disp →	水平表示開始位置	
EB080E		0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	← V disp →	垂直表示開始位置	
EB0810		0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	L/H 0 0 freq ← → V Res. H Res.	解像度	

表2-14 スプライトレジスタアドレスマップ (1)

[PCG エリア] (全レジスタ READ/WRITE 可)

名称	ビットアドレス	D15	D14	D13	D12	D11	D10	D09	D08	D07	D06	D05	D04	D03	D02	D01	D00	備考		
SP コード 0	0	EB8000	I	G	R	B	I	G	R	B	I	G	R	B	I	G	R	B	<p>・各 SPコードに対するPCG配置</p> <p>16 Bit</p> <p>16 Bit</p>	
		EB8002	I	G	R	B	I	G	R	B	I	G	R	B	I	G	R	B		
		EB801C	I	G	R	B	I	G	R	B	I	G	R	B	I	G	R	B		
		EB801E	I	G	R	B	I	G	R	B	I	G	R	B	I	G	R	B		
	1	EB8020	I	G	R	B	I	G	R	B	I	G	R	B	I	G	R	B		<p>・水平 512 ドットモード SP コードサイズ=上図 (0123) = BG コードサイズ = 16×16 ドット</p> <p>・水平 256 ドットモード SP コードサイズ=上図 (0123) = 16×16 ドット BG コードサイズ= 上図 (0) OR 上図 (1) OR 上図 (2) OR 上図 (3) = 8×8 ドット</p> <p>詳細は、本章「4-5 PCG エリア」を参照してください。</p>
		EB803E	I	G	R	B	I	G	R	B	I	G	R	B	I	G	R	B		
		EB8040	I	G	R	B	I	G	R	B	I	G	R	B	I	G	R	B		
		EB805E	I	G	R	B	I	G	R	B	I	G	R	B	I	G	R	B		
	2	EB8060	I	G	R	B	I	G	R	B	I	G	R	B	I	G	R	B		
		EB807E	I	G	R	B	I	G	R	B	I	G	R	B	I	G	R	B		
		EB8080	I	G	R	B	I	G	R	B	I	G	R	B	I	G	R	B		
		EB80FE	I	G	R	B	I	G	R	B	I	G	R	B	I	G	R	B		
3	EB8100	I	G	R	B	I	G	R	B	I	G	R	B	I	G	R	B			
	EB817E	I	G	R	B	I	G	R	B	I	G	R	B	I	G	R	B			
	EBBF80	I	G	R	B	I	G	R	B	I	G	R	B	I	G	R	B			
	EBBF8E	I	G	R	B	I	G	R	B	I	G	R	B	I	G	R	B			

表2-15 スプライトレジスタアドレスマップ (2)

※定義できるスプライトコードおよびバックグラウンドコードの最大値は、PCG エリアの大きさによって決定します。

1. テキストエリア = EBC000H~EBFFFEH (8 K ワード) の場合、コードは 0~127
2. テキストエリア = EBEO00H~EBFFFEH (4 K ワード) の場合、コードは 0~191
3. バックグラウンドを表示しない場合、スプライトコードは 0~255

[テキストエリア] (全レジスタ READ/WRITE 可)

名 称	レジスタ アドレス	D 15	D 14	D 13	D 12	D 11	D 10	D 09	D 08	D 07	D 06	D 05	D 04	D 03	D 02	D 01	D 00	備 考
テキスト エリア	EBC000	VR	HR	O	O	←COLOR (BG) →				←BG Code →							VR: V 反転 (バックグラウンド) HR: H 反転 (バックグラウンド)	
	EBC002																	
	⋮																	
	EBDFFC																	
	EBDFFE	VR	HR	O	O	←COLOR (BG) →				←BG Code →								
	EBE000	VR	HR	O	O	←COLOR (BG) →				←BG Code →								
	EBE002																	
	EBFFFC																	
EBFFFE	VR	HR	O	O	←COLOR (BG) →				←BG Code →									

表2-16 スプライトレジスタアドレスマップ (3)

4-3 スプライトスクロールレジスタの詳細

(1) X 座標 (SP)、Y 座標 (SP)

スプライト仮想座標系における、スプライトの表示位置を設定します。

X 座標 (SP)0~1023

Y 座標 (SP)0~1023

表示画面とスプライト仮想座標系との関係を例を挙げて示します。

例)

表示画面モード	表示画面の領域
512 ドット×512 ライン	座標 (16,16) ~ (527,527)
256 ドット×256 ライン	座標 (16,16) ~ (271,271)

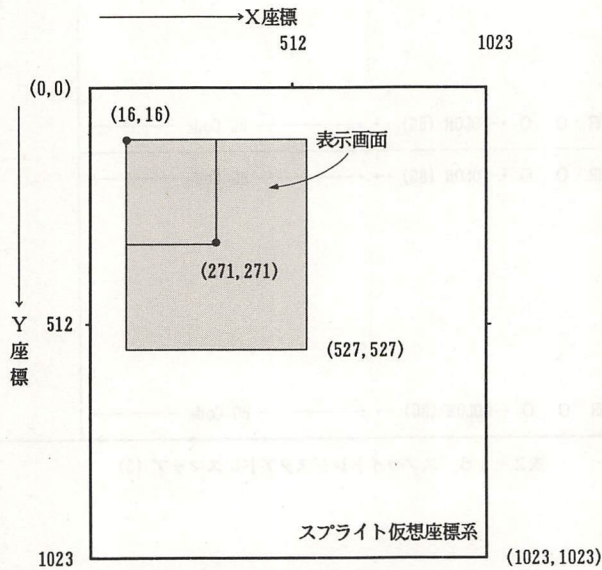


図2-11 スプライト仮想座標系と表示画面

(2) PRW (プライオリティ)

スプライトとバックグラウンド (2 面) との間の表示優先順位を設定します。

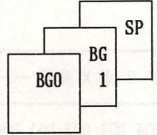
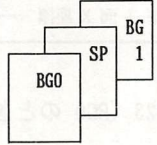
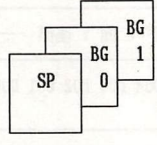
D01	D00	表示優先順位
0	0	スプライトを表示しない
0	1	 BGO > BG1 > SP
1	0	 BGO > SP > BG1
1	1	 SP > BGO > BG1

表2-17 表示優先順位

PCG エリア中の色データ B、R、G、I が 0000H のときは透明とみなされ、優先順位の低い面が表示されます。

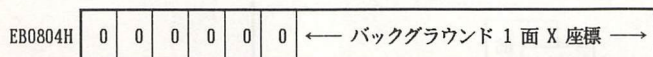
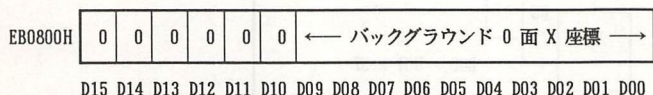
(3) SP Code、COLOR (SP)、H 反転 (SP)、V 反転 (SP) については、本章「4-6 テキストエリア (1) の詳細」を参照してください。

4-4 バックグラウンドスクロールレジスタと画面モードレジスタ

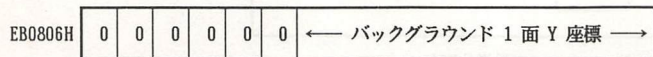
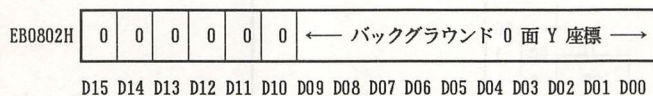
(1) X 座標 (BG)、Y 座標 (BG)

テキスト座標系におけるバックグラウンド面の表示開始位置を設定します。

- ・ X 座標 (BG) …… 0~511 または 0~1023 (BG0 のときは EB0800H、BG1 のときは EB0804H) まで。



- ・ Y 座標 (BG) …… 0~511 または 0~1023 (BG0 のときは EB0802H、BG1 のときは EB0806H) まで。



テキスト座標系の大きさは、画面モードレジスタ中の "H Res." ビット (EB0810H の D01、D00) の設定値によって変わってきます。

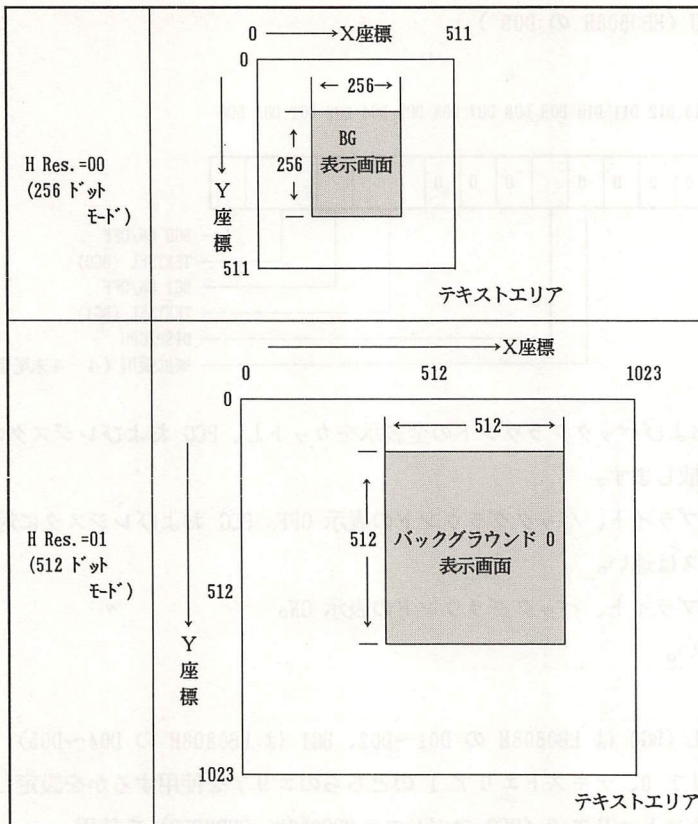
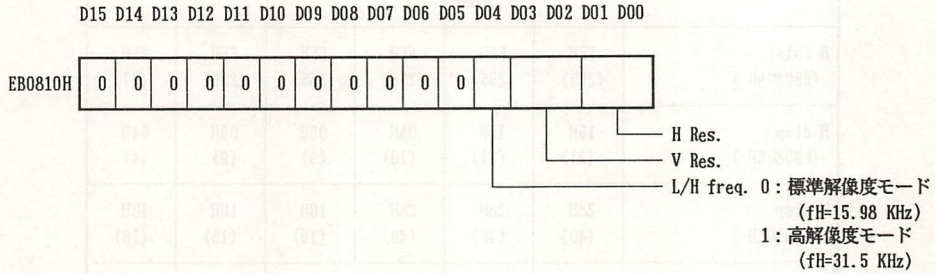


図2-12 テキスト座標系の大きさ

512ドット表示モード時にはバックグラウンド0面のみ表示され、バックグラウンド1面の設定は無視されます。

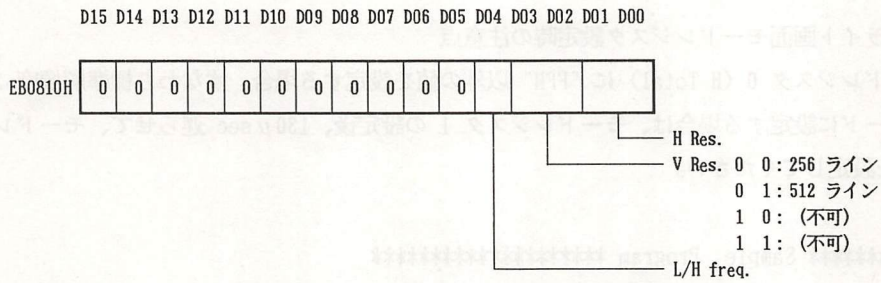
(6) L/H freq. (EB0810H の D04)

走査周波数を設定します。



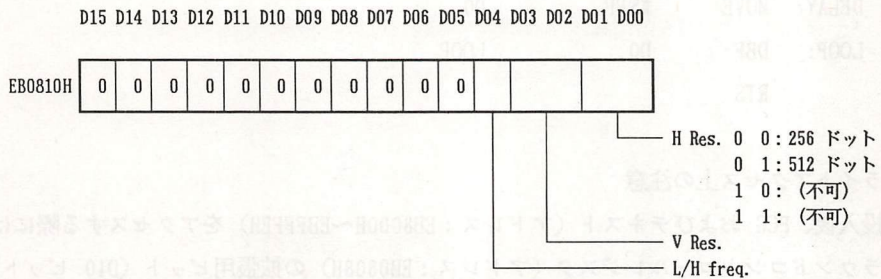
(7) V Res. (EB0810H の D02~D03)

垂直方向の表示の解像度を設定します。



(8) H Res. (EB0810H の D00~D01)

水平方向の表示の解像度を設定します。



画面モードレジスタ	高 解 像 度			標 準 解 像 度		
	512×512	512×256 2 度読み 2ライン/dot	256×256 2 度読み	512×512 インターレース	512×256	256×256
H total (EB080AH)	FFH (255)	FFH (255)	FFH (255)	FFH (255)	FFH (255)	25H (37)
H disp (EB080CH)	15H (21)	15H (21)	0AH (10)	09H (9)	09H (9)	04H (4)
V disp (EB080EH)	28H (40)	28H (40)	28H (40)	10H (16)	10H (16)	10H (16)
L/H freq V Res. } H Res. } (EB0810H)	15H (21)	11H (17)	10H (16)	05H (5)	01H (1)	00H (0)
バックグラウンド表示	1 面	1 面	2 面	1 面	1 面	2 面

表2-18 画面モードレジスタ一覧
┌ 上段 : 16 進数
└ 下段 () 内 : 10 進数

※スプライト画面モードレジスタ設定時の注意点

モードレジスタ 0 (H Total) に "FFH" 以外の値を設定する場合、すなわち標準解像度 256×256 モードに設定する場合は、モードレジスタ 1 の設定後、130μsec 遅らせて、モードレジスタ 0 を設定してください。

***** Sample Program *****

```

MOVE.W  #$4,      $EB080C.L
BSR     DELAY
MOVE.W  #$25,     $EB080A.L
RTS

DELAY:  MOVE  #$FF,  D0
LOOP:   DBF   D0,    LOOP
RTS
    
```

※スプライトアクセス上の注意

電源投入後、PCG およびテキスト (アドレス : EB8000H~EBFFFFH) をアクセスする際には、バックグラウンドコントロールレジスタ (アドレス : EB0808H) の拡張用ビット (D10 ビット) を "0" に設定した後、PCG アクセスを行ってください。

4-5 PCGエリア

(1) PCG アドレスと PCG コードの関係

PCG コードには、スプライトコードとバックグラウンドコードの 2 種類があります。

スプライトはつねに 16×16 ドット/パターン構成ですが、バックグラウンドは 16×16 ドット/パターン構成の場合と、8×8 ドット/パターン構成の場合があります。

したがって、バックグラウンドが 16×16 ドット/パターン構成の場合には、スプライトコードとバックグラウンドコードは同一でパターンの共有が可能です。バックグラウンドが 8×8 ドット/パターン構成の場合には、スプライトコードとバックグラウンドコードが異なりますので、パターンを共有するには注意が必要です。

なお、バックグラウンドのパターン構成 (16×16 ドット/パターンか 8×8 ドット/パターンか) は画面モードによって決まります。水平 512 ドットモード時には 16×16 ドット/パターン構成となり、水平 256 ドットモード時には 8×8 ドット/パターン構成になります (図 2-13 参照)。

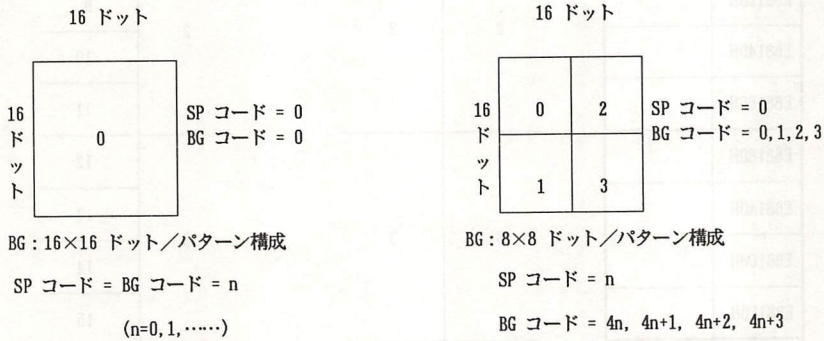


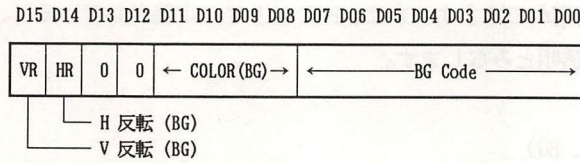
図 2-13 PCGパターン構成

PCG アドレスと PCG コードの対応は以下の通りです。

PCGアドレス	16Bit データ	BG:16×16ドット/パターンの場合		BG:8×8ドット/パターンの場合	
		SP コード	BG コード	SP コード	BG コード
EB8000H		0	0		0
EB8020H				1	
EB8040H				2	
EB8060H				3	
EB8080H		1	1		4
EB80A0H				5	
EB80C0H				6	
EB80E0H				7	
EB8100H		2	2		8
EB8120H				9	
EB8140H				10	
EB8160H				11	
EB8180H		3	3		12
EB81A0H				13	
EB81C0H				14	
EB81E0H				15	
⋮	⋮	⋮	⋮	⋮	⋮

表2-19 PCGアドレスとコードの関係

4-6 テキストエリアの詳細 (1)



(1) V 反転

1 を書き込むとパターンを上下反転します。0 のときは通常表示です。

(2) H 反転

1 を書き込むとパターンを左右反転します。0 のときは通常表示です。

(3) COLOR (SP、BG)

スプライトパレットアドレスの上位 4 ビット (スプライトカラーテーブル 0~15) を指定します。すなわち、各スプライトおよびバックグラウンドのパターン単位に、16 組中 1 組のカラーテーブルを指定できます (全レジスタとも READ/WRITE 可)。

パレットアドレス		レジスタ アドレス	D15~D11	D10~D06	D05~D01	D00	備 考
COLOR D11 D10 D09 D08	PCG データ I G R B		Green	Red	Blue	I	
0 0 0 0 (Table 0)	0 0 0 0	E82200H	← 16 ビット →				(透明) テキストパレットと共通
	0 0 0 1	E82202H					
	⋮	⋮					
	1 1 1 1	E8221EH					
0 0 0 1 (Table 1)	0 0 0 0	E82220H	↓				(透明)
	0 0 0 1	E82222H					
	⋮	⋮					
	1 1 1 1	E8223EH					
1 1 1 1 (Table 15)	0 0 0 0	E823E0H					(透明)
	0 0 0 1	E823E2H					
	⋮	⋮					
	1 1 1 1	E823FEH					

表2-20 スプライトカラーテーブルの指定

PCG エリア中の I、G、R、B データは、スプライトパレットアドレスの下位 4 ビットを指定します。すなわち、各スプライト、バックグラウンドのパターンのドット単位に、65536 色中から任意の 16 色の指定ができます。また、PCG エリアに定義されている I、G、R、B の色データが 0000H のとき、透明とみなします。

(4) BG Code (SP、BG)

PCG エリア中のどのパターンを表示するかを設定します (0~255)。

4-7 テキストエリアの詳細 (2)

テキストエリアには基本的に、テキストエリア 0、テキストエリア 1 の 2 つのエリアがあります。2 つのエリアは、下記の通り、アドレスの違いを除けばあとはまったく同じものと考えられます。

(1) テキストエリア 0 (EBC000H~EBDFFEH ; 4 K ワード) の PCG アドレスの配置

(EBC000H + ****H)

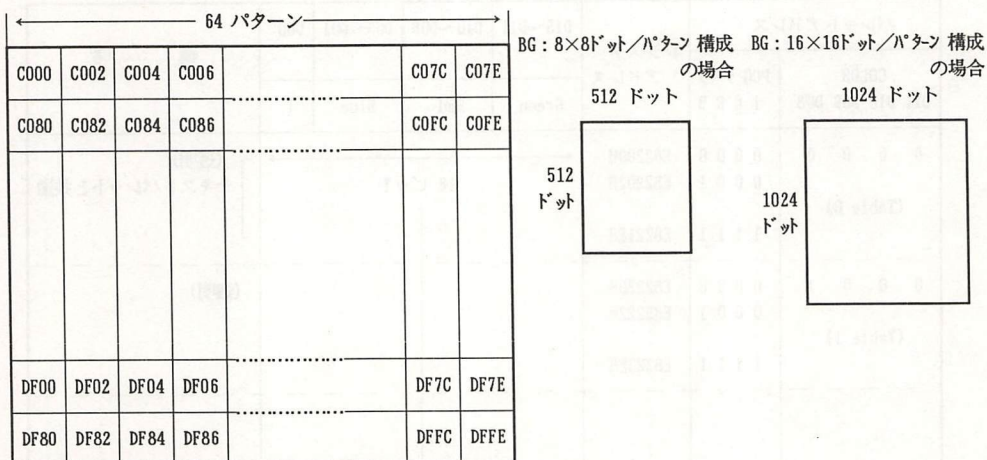


図2-14 テキストエリア 0 のアドレスの配置

(2) テキストエリア 1 (EBE000H~EBFFFEH ; 4 K ワード) の PCG アドレスの配置

(EB0000H + ****H)

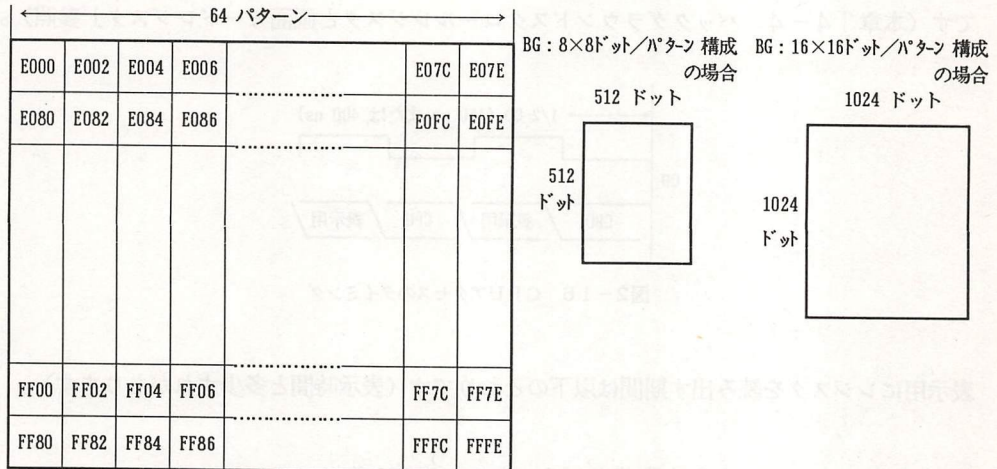


図2-15 テキストエリア 1 のアドレスの配置

4-8 CPUアクセス方式

(1) CPU アクセス方式

MOVE.W Dn, (An) レジスタおよび PCG、テキストへのライト (n=0~7)

MOVE.W (An), Dn " リード

An : EBE000H~EBFFFEH までのアドレス

Dn : 16 ビットデータ

※CPU アクセスはワード単位とします (バイト転送禁止)。

(2) CPU アクセス可能な期間

●スプライトスクロールレジスタ

表示期間を含めたすべての期間においてアクセス可能です。

CPU 期間は、1 キャラクタクロック (QD) に一度時分割で確保しています。そのため、最悪 1.8 QD (580 ns または 1440 ns) 程度のウェイトがかかることがあります。

※QD の周期=320 ns (高解像度) または 800 ns (標準解像度)

※"DISP/CPU" ビット (バックグラウンドコントロールレジスタ ; EB0808H の D09) を "0" に設定すれば、スプライトスクロールレジスタの時分割アクセスを禁止し、すべての期間を CPU に解放するため、高速なアクセスが可能になります。ただしその間、スプライト、バックグラウン

ドともすべての画面表示がカットされます。したがって、V 帰線期間に入ったら、まず "DISP/CPU" ビットを "0" (表示カット) にした後、スプライトレジスタのアクセスを開始すれば能率的です (本章「4-4 バックグラウンドスクロールレジスタと画面モードレジスタ」参照)。

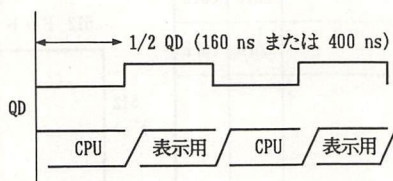


図2-16 CPUアクセスのタイミング

表示用にレジスタを読み出す期間は以下のとおりです (表示時間と多少ずれがあります)。

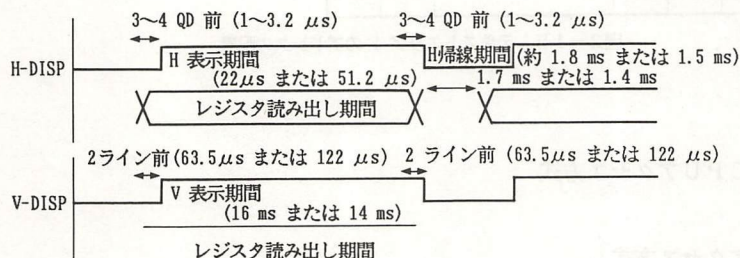


図2-17 レジスタ読み出しのタイミング

したがって、V 帰線期間でスプライトスクロールレジスタを書き換える場合は、V-DISP の 2 ライン前までに書き換える必要があります。また、H 帰線期間内で書き換える場合は、H-DISP の 4 キャラクタクロック前までに書き換える必要があります。

なお、書き換えたスプライトスクロールレジスタの内容は、2 ライン経過後 3 ライン目で影響が現れます。

※標準解像度時、スーパーインポーズモードにした場合、H 帰線期間の一部で QD が停止することがあるため、CPU アクセスがその期間にぶつくと、ウェイトが伸びることがあります (最悪 $60 \mu s$ 程度)。

●バックグラウンドスクロールレジスタ、および画面モードレジスタ

表示期間を含めたすべての期間においてアクセス可能です。

基本的に CPU レジスタと内部用レジスタの 2 段階のレジスタ構成です。CPU レジスタとは CPU がアクセスできるレジスタで、通常 1 ウェイト以内でアクセスが終了します。CPU 用レジスタに書き込まれた内容は、1 水平期間に一度、決まったタイミングで内部用レジスタへ転送され、チップ内部で有効になります。したがって、CPU がレジスタを書き換えたからといって直ちに有効になるわけではありません。

※ただし、以下のビット情報については CPU 用レジスタのみで、2 段階のレジスタ構成をとっていないため、CPU がレジスタを書き換えた直後からチップ内部で有効になります。

- ・バックグラウンドスクロールレジスタ……アドレス EB0808H "DISP/CPU" ビット (D09)
- ・画面モードレジスタ……アドレス EB080AH "H total" ビット (D07~D00)

CPU 用レジスタから内部用レジスタへ転送する期間は、ほぼ以下のとおりです。

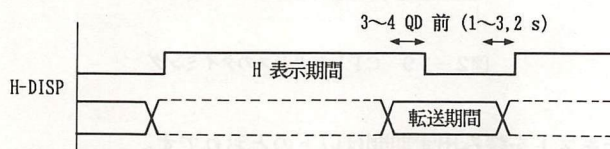


図2-18 レジスタ転送のタイミング

したがって、たとえばバックグラウンドスクロールレジスタを 1 水平ラインごとに書き換える場合は、1 ライン前の H 表示期間中に書き換えればいわけです (ただし、H-DISP の 3~4 QD 前までに終了すること)。

転送期間中に CPU の書き込みサイクルがぶつかった場合は、CPU 側にウェイトが入ります。読み出しサイクルならウェイトは入りません。

※バックグラウンドスクロールレジスタおよび画面モードレジスタへの CPU アクセスについては、スーパーインポーズの影響を受けません。

●PCG およびテキスト

表示期間を含めたすべての期間においてアクセス可能です。

CPU 期間は、2 キャラクタクロック (QD) に一度、時分割で確保しています。そのため、最悪 2.8 QD (900 ns または 2240 ns) 程度のウェイトがかかることがあります。

※"DISP/CPU" ビット (バックグラウンドコントロールレジスタ; EB0808H の D09) を "0" (CPU 側) に設定すれば、PCG、テキスト表示用の時分割が停止し、すべての期間を CPU に解放するため、高速なアクセスが可能になります。ただしその間、スプライト、バックグラウンドとすべての画面表示がカットされます。したがって、V 帰線期間に入ったら、まず "DISP/CPU" ビットを "0" (表示カット) にした後、PCG やテキストのアクセスを開始すれば能率的です (本章「4-4 バックグラウンドスクロールレジスタと画面モードレジスタ」参照)。

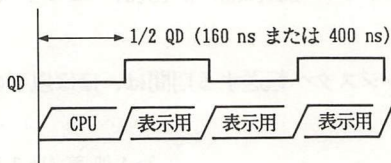


図2-19 CPUアクセスのタイミング

表示用に PCG、テキストを読み出す期間は以下のとおりです。

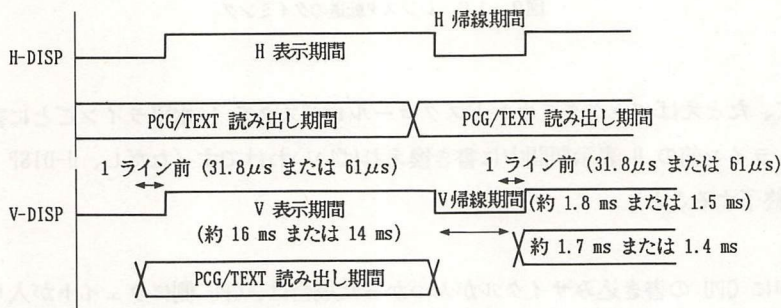


図2-20 レジスタ読み出しのタイミング

したがって、V 帰線期間内で PCG、テキストを書き換える場合は、V-DISP の 1 ライン前までに書き換える必要があります。また、H 帰線期間内では書き換える期間はほとんどありません (表示モードによります)。

※標準解像度時、スーパーインポーズにした場合、H 帰線期間の一部で QD が停止することがあるため、CPU アクセスがその期間にぶつかると、ウェイトがのびることがあります (最悪 60 μs 程度)。

5. ビデオコントローラ

X68000 のビデオコントローラの内部には 3 個のレジスタがあり、それぞれ次のような機能を持っています。

(1) レジスタ 1

- ・グラフィック実画面サイズの設定
- ・グラフィックメモリの色モードの設定

(2) レジスタ 2

- ・グラフィック、テキスト、スプライト画面間におけるプライオリティの設定
- ・グラフィック画面間のページプライオリティの設定

(3) レジスタ 3

- ・半透明モードの設定
- ・特殊プライオリティの設定（表示画面内の任意領域のグラフィック画面のプライオリティを一番高くする機能）
- ・グラフィック、テキスト、スプライト、ボーダーカラー表示モードの設定

なお、ビデオコントローラ内のレジスタのアクセスは、CRTC の場合と同様に V-DISP 信号の帰線期間（MFP の GPIF4 ポートが "0" のとき）に行うようにしてください。

5-1 ビデオコントローラレジスタのアドレスマップ

*1: G サイズ *3: スプライト表示 ON/OFF *5: 1024×1024 グラフィック表示 ON/OFF
 *2: 1024/512 *4: テキスト表示 ON/OFF

レジスタ アドレス	D15	D14	D13	D12	D11	D10	D09	D08	D07	D06	D05	D04	D03	D02	D01	D00
レジスタ 1 E82400H	リザーブ													ライト設定		
	*	*	*	*	*	*	*	*	*	*	*	*	*	*2	CL1	CL0
レジスタ 2 E82500H	リザーブ		Gr./Tx./Sp. 間プライオリティ設定						グラフィック画面間のページプライオリティ設定							
			スプライト		テキスト		グラフィック		プライオリティ 4 ページ 番号		プライオリティ 3 ページ 番号		プライオリティ 2 ページ 番号		プライオリティ 1 ページ 番号	
	*	*	SP1	SPO	TX1	TX0	GR1	GRO								
レジスタ 3 E82600H	特殊モード								*	*3	*4	*5	512グラフィック表示 ON/OFF			
	Ys	AH	注) VHT	EXON	H/P	B/P	G/G	G/T	*	SON	TON	GS4	GS3	GS2	GS1	GSO

表2-21 ビデオコントローラアクセスマップ

※なお、全レジスタとも READ/WRITE 可で、* は無効。

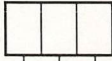
※注) の VHT 信号は、オプションの“カラーイメージユニット”にて使用します。

5-2 ビデオコントローラレジスタの詳細

(1) レジスタ 1 (E82400H)

グラフィックメモリ実画面サイズと色モードの設定 (CRTC の R20 の D10~D08 と同値を設定) を行います。

D02 D01 D00

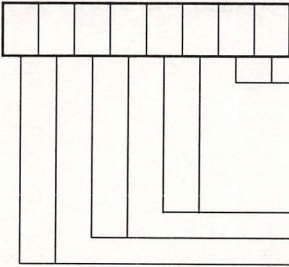


- 0 0: グラフィック 16 色 4 ページモード (D02=0 のとき有効)
- 0 1: グラフィック 256 色 2 ページモード (D02=0 のとき有効)
- 1 1: グラフィック 65536 色 1 ページモード (D02=0 のとき有効)
- 0: グラフィック実画面 512×512 モード
- 1: グラフィック実画面 1024×1024 モード (必ず D00=0、D01=0 にすること)。

(2) レジスタ 2 (E82500H)

レジスタ 2 の下位バイト (D07~D00) では、グラフィック画面のページ間のプライオリティの設定を行います。

D07 D06 D05 D04 D03 D02 D01 D00



- もっとも優先順位の高いグラフィック画面ページ番号
- 0 0: グラフィック画面ページ 0
- 0 1: グラフィック画面ページ 1
- 1 0: グラフィック画面ページ 2
- 1 1: グラフィック画面ページ 3
- 二番目に優先順位の高いグラフィック画面ページ番号 (番号指定の方法は同上)
- 三番目に優先順位の高いグラフィック画面ページ番号 (番号指定の方法は同上)
- もっとも優先順位の低いグラフィック画面ページ番号 (番号指定の方法は同上)

〈解説〉

★各モードにおけるグラフィック画面ページ番号と優先順位の意味★

1. グラフィック実画面 1024×1024

実画面が 1024×1024 ドットあるこのモードでは、グラフィック画面ページ番号は図 2-21 のように割りつけられています。表示ページが 1 面しかありませんから、これらのグラフィック画面番号の値はページ画面間のプライオリティを表さず、この画面の構成順位を表すだけです。

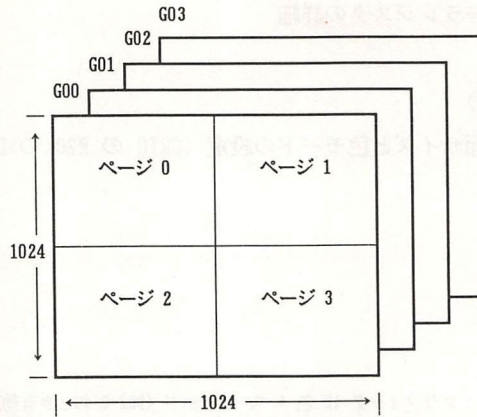


図2-21 グラフィック画面の番号 (1)

通常では、次のようなビット構成になります (固定)。

D07 D06 D05 D04 D03 D02 D01 D00

1	1	1	0	0	1	0	0
---	---	---	---	---	---	---	---

2. グラフィック実画面 512×512

このモードでは、グラフィック画面ページ番号は図2-22のように割りつけられています。

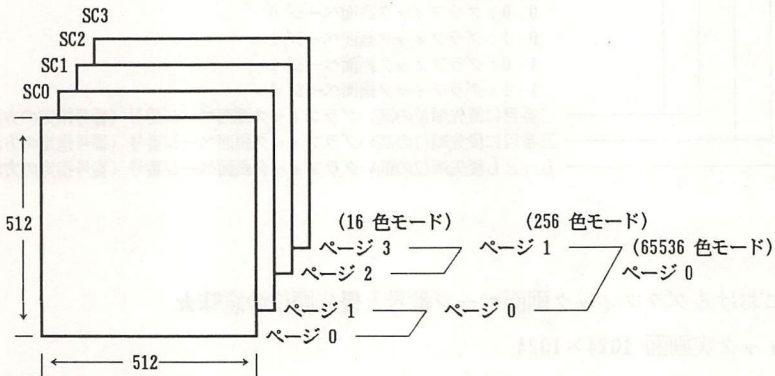


図2-22 グラフィック画面の番号 (2)

●グラフィックモードが 65536 色 1 面モードのときは、次のようなビット構成になります（固定）。なお、異なる優先順位に同一のグラフィック画面番号を重複して設定することはできません。

D07 D06 D05 D04 D03 D02 D01 D00

1	1	1	0	0	1	0	0
---	---	---	---	---	---	---	---

●グラフィックモードが 256 色 2 面モードのときは、16 色モードのときのグラフィック画面ページ 0 と 1 をペアで、グラフィック画面ページ 2 と 3 をペアで使用します。すなわち、グラフィック画面ページ 0 と 1 の優先順位が高い場合と、逆にグラフィック画面ページ 2 と 3 の優先順位が高い場合では、次のようにビット構成が異なってきます。なお、異なる優先順位に同一のグラフィック画面番号を重複して設定することはできません。

- ・グラフィック画面ページ 0 と 1 の優先順位が高い場合

D07 D06 D05 D04 D03 D02 D01 D00

1	1	1	0	0	1	0	0
---	---	---	---	---	---	---	---

(固定)

- ・グラフィック画面ページ 2 と 3 の優先順位が高い場合

D07 D06 D05 D04 D03 D02 D01 D00

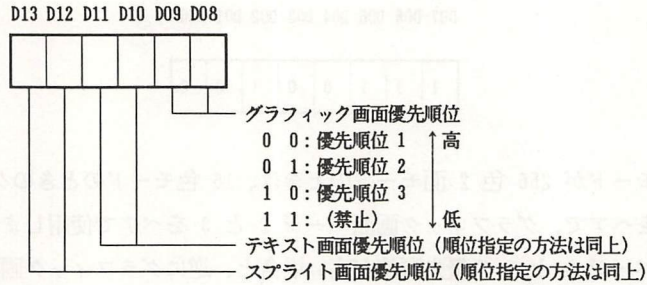
0	1	0	0	1	1	1	0
---	---	---	---	---	---	---	---

(固定)

●グラフィック 16 色 4 面モードのときは、優先順位何位にどのグラフィック画面番号がくるかをそれぞれ設定します。異なる優先順位に同一のグラフィック画面番号を重複して設定することはできません。

なお、ここで優先された画面が今後の特殊モード設定（表示 ON/OFF 制御、半透明機能、特殊プライオリティ機能）の対象になります。

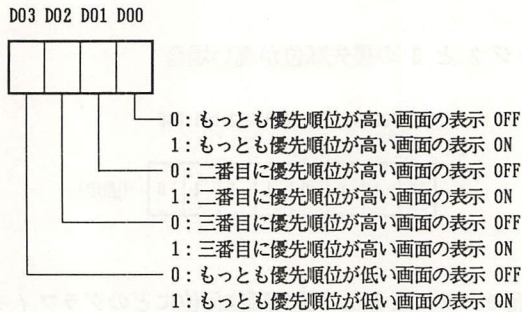
レジスタ 2 (E82500H) の下位バイト (D13~D08) では、グラフィック画面、テキスト画面、スプライト画面間のプライオリティの設定を行います。



なお、グラフィック画面 (D08、D09)、テキスト画面 (D10、D11)、スプライト画面 (D12、D13) の各データには同じ値は設定できません。

(3) レジスタ 3 (E82600H)

レジスタ 3 の上位 4 ビットには、グラフィック実画面 512×512 表示 ON/OFF の設定を行います。なお、この設定はレジスタ 1 の D02=0 のときだけ有効です。



●グラフィックモードが 65536 色 1 面モードのときは、次のようなビット構成になります (固定)。

	D03	D02	D01	D00
表示 ON	1	1	1	1

ただし、任意のドットにおいて、そのパレットアドレスが 0000H であり、かつそのパレットデータが 0000H の場合は、透明になります。

	D03	D02	D01	D00
表示 OFF	0	0	0	0

ただし、任意のドットにおいて、そのパレットアドレスが示すパレットデータにかかわらず、0000H が出力されます（透明）。

- グラフィック 256 色 2 面モードのときは、次のようなビット構成になります（固定）。
 - ・もっとも優先順位の高いグラフィック画面ページを表示して、次の優先順位のグラフィックページの表示制御をする場合

	D03	D02	D01	D00
二番目のグラフィックページ表示 ON	1	1	1	1

ただし、もっとも優先順位が高いグラフィックページの任意のドットにおいて、パレットアドレスが 00H の場合は、二番目に優先順位が高いページ画面の同じドットのパレットアドレスが示すパレットデータが出力されます。しかし、そのパレットアドレスも 00H の場合は、パレットアドレス 00H のパレットデータが出力されます。なお、パレットアドレス 00H のパレットデータが 0000H の場合は透明になります。

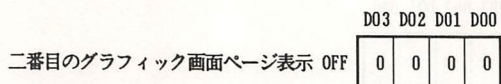
	D03	D02	D01	D00
二番目のグラフィック画面ページ表示 OFF	0	0	1	1

ただし、もっとも優先順位が高いグラフィックページの任意のドットにおいて、パレットアドレスが 00H の場合は、パレットアドレス 00H のパレットデータが出力されます。なお、パレットアドレス 00H のパレットデータが 0000H の場合は透明になります。

- ・もっとも優先順位の高いグラフィック画面ページを表示せずに、次の優先順位のグラフィックページの表示制御をする場合

	D03	D02	D01	D00
二番目のグラフィック画面ページ表示 ON	1	1	0	0

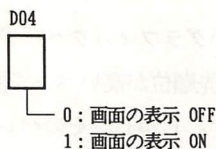
ただし、二番目に優先順位が高いグラフィックページの任意のドットにおいて、パレットアドレスが 00H の場合は、パレットアドレス 00H のパレットデータが出力されます。なお、パレットアドレス 00H のパレットデータが 0000H の場合は透明になります。



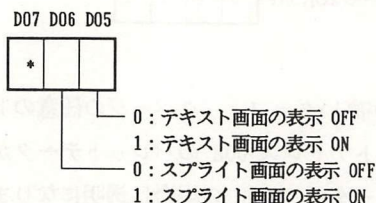
ただし、任意のドットにおいて、そのパレットアドレスが示すパレットデータにかかわらず、0000H が出力されます（透明）。

なお、グラフィック 16 色 4 面および 256 色 2 面モードの場合、この優先順位は、レジスタ 2 にて設定したプライオリティのページが対象となります。

レジスタ 3 のビット D04 では、グラフィック実画面 1024×1024 表示 ON/OFF の設定（レジスタ 1 の D02=1 のとき有効）を行います。



レジスタ 3 のビット D06～D07 では、テキスト、スプライト表示 ON/OFF の設定を行います。なお、ビット D07 は無効です。



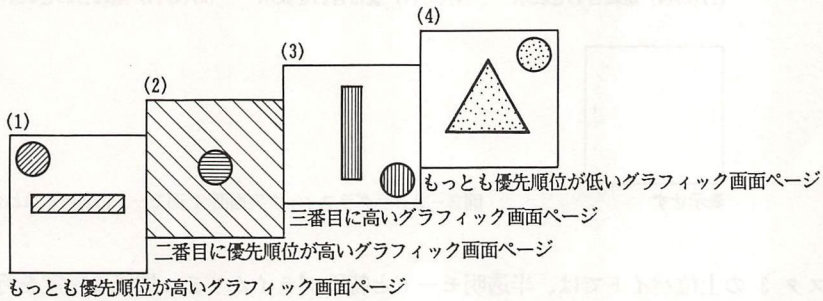
X68000 では、テキスト画面とスプライト画面との間、および、グラフィック画面を 2 ページ以上持てるモードでのグラフィックページ画面間のプライオリティについては、パレットがそれぞれにおいて共用される（テキストとスプライト画面のパレットは共用、グラフィック画面 2、4 ページのパレットも共用）ため、パレットアドレス値で優先順位が決定されます。とくにパレットアドレスが 00H の場合は、そのパレットデータにかかわらず、次の優先順位の画面のパレットアドレスが示すパレットデータが有効になります。

ただし、グラフィック画面を重ね合わせるモードにおいて、全グラフィックページ画面のパレットアドレスが 00H で、かつ、1 つでも画面表示 ON が設定されている場合は、パレットアド

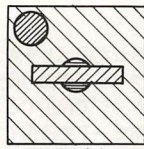
レス 00H の内容が出力されます。しかし、画面表示がすべて OFF の場合は、パレットアドレス 00H の内容にかかわらず 0000H が出力されます。また、グラフィック画面とテキスト（スプライト）画面間のプライオリティについては、それぞれのパレットが独立しているため、パレットアドレスの示すパレットデータで優先順位が決定されます。

・グラフィック実画面 512×512、16 色 4 ページモードにおける重ね合わせ例

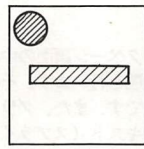
ここで重ね合わせる 4 ページの画面は、次のとおりです。ただし、空白の部分はパレットアドレス 00H とします。



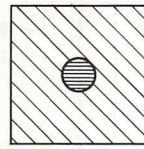
これらを重ね合わせてみると、



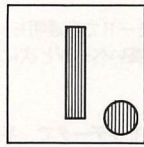
(1)(2)(3)(4)
重ね合わせ表示



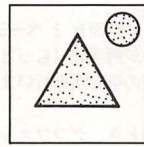
(1) のみ表示



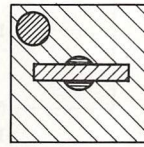
(2) のみ表示



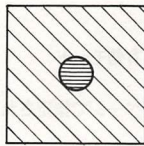
(3) のみ表示



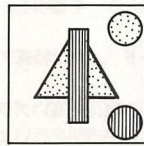
(4) のみ表示



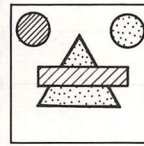
(1)(2) 重ね合わせ表示



(2)(3) 重ね合わせ表示



(3)(4) 重ね合わせ表示



(1)(4) 重ね合わせ表示

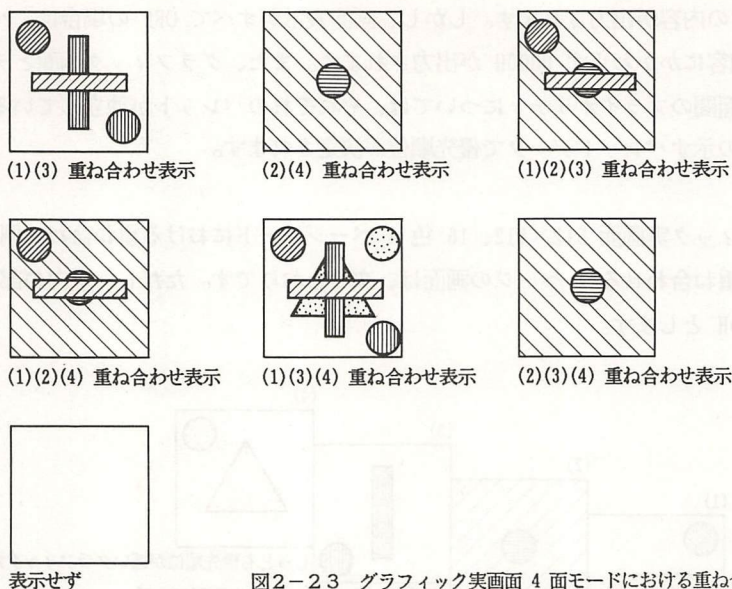


図 2-23 グラフィック実画面 4 面モードにおける重ね合わせ例

レジスタ 3 の上位バイトでは、半透明モードと特殊プライオリティ機能の設定を行います。

D15 D14 D13 D12 D11 D10 D09 D08

Ys	AH	VH	EO	HP	BP	GG	GT
----	----	----	----	----	----	----	----

- 0: 通常モード
- 1: グラフィックページ画面の中の任意に指定された領域とテキスト（スプライト）画面との半透明を行います。そのグラフィックページ画面の優先順位がもっとも高い場合に有効です。また、グラフィック画面ページで使用できる色の数は半分になりますが、テキスト（スプライト）画面は通常モードで使用できます。
- 0: 通常モード
- ただし、半透明モード（D12="1"、D11="1"）のときは、使用できるパレットは半分になります。
- 1: グラフィック画面を 2 ページ以上持てるモードで半透明モードにしたとき、グラフィックページ画面間（もっとも優先順位の高いページと次に優先順位の高いページ）の指定領域の半透明を行います。
- 0: Reserve
- 1: D12="1" のとき、グラフィック VRAM のメモリデータで、半透明、特殊プライオリティを行う領域を指定します。
- 0: D12="1" のとき、特殊プライオリティモードとします。
- 1: D12="1" のとき、半透明モードとします。
- 0: 通常モード
- 1: 半透明モード、または特殊プライオリティ有効モード
- 0: 通常モード
- 1: もっとも優先順位の高いグラフィック画面ページで指定された領域と、テレビ、ビデオ画面との半透明を行います。
- 0: 通常モード
- 1: テキスト（スプライト）のパレットメモリ 00H の内容とグラフィック画面との半透明を行います。
- 0: CMPCUT (Ys) 信号を有効にします。
- 1: CMPCUT (Ys) 信号を強制的に "H" とし、スーパーインポーズ時でもコンピュータ画面だけを表示します (TV 画面をカットします)。

5-3 特殊モードの詳細

(1) 半透明モード

半透明モードとは、表示画面内のグラフィック画面の中で、

- a. もっとも優先順位の高いグラフィック画面ページ（半透明領域指定ページ）と次に優先順位の高いグラフィック画面ページとの間
- b. 表示画面中、もっとも優先順位の高いグラフィック画面ページ（半透明領域指定画面）と、そのグラフィック画面より優先順位が低いテキスト（スプライト）画面との間
- c. また、スーパーインポーズ時では、表示画面中、もっとも優先順位の高いグラフィック画面ページ（半透明領域指定画面）と、テレビ・ビデオ画面との間

で、領域指定された部分の色をそれぞれハーフトーン（50%）にして重ね合わせる機能（ただし、c. ではレジスタ 3 のビット D13="1" であること）を指します。

基本的には、ビデオコントローラのレジスタ 3 のビット D12、D11をととも "1" とするか、D14 を "1" にすれば半透明モードになります。

図2-24で、半透明モードの考え方を図示します。

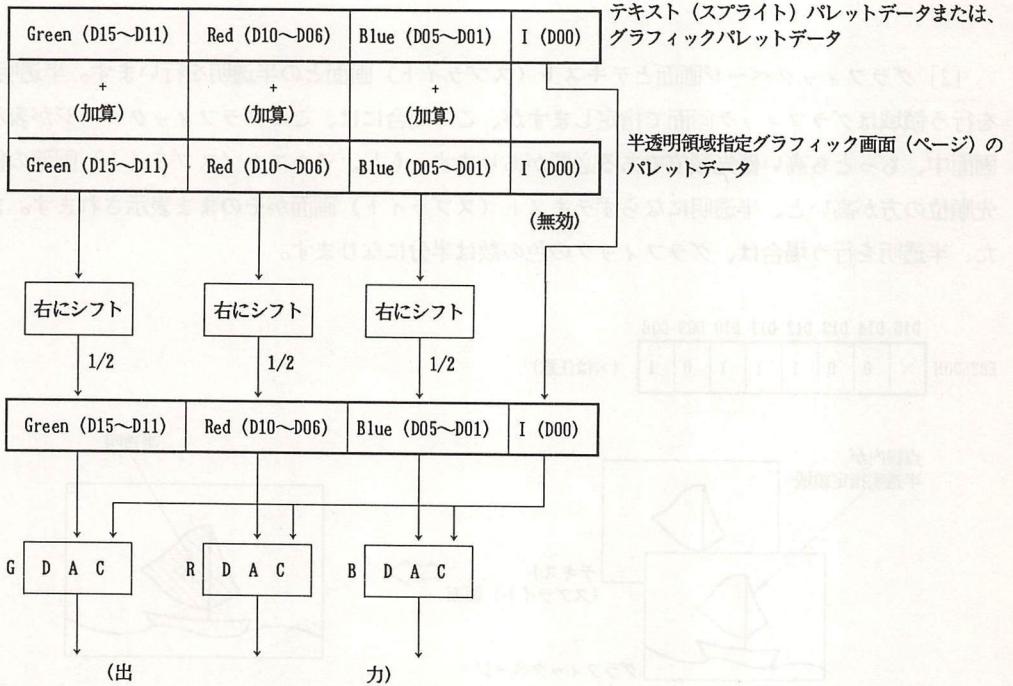


図2-24 半透明モード

以下、さまざまな半透明モードの詳細を解説します。

[1] 画面や色のモードに関係なく、グラフィック画面と、テキスト（スプライト）共通パレットアドレス 00H の内容との半透明を行います。

	D15	D14	D13	D12	D11	D10	D09	D08	
E82600H	×	1	×	×	×	1	×	×	(×は任意)

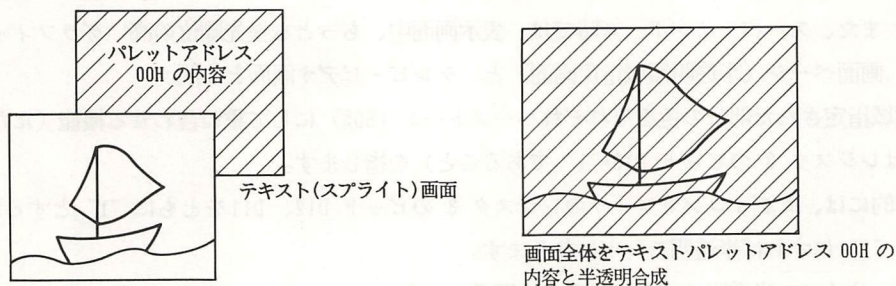


図2-25 半透明モード (1)

[2] グラフィックページ画面とテキスト（スプライト）画面との半透明を行います。半透明を行う領域はグラフィック画面で指定しますが、この場合には、このグラフィックページが表示画面中、もっとも高い優先順位である必要があります。もし、テキスト（スプライト）画面の優先順位の方が高いと、半透明にならずテキスト（スプライト）画面がそのまま表示されます。また、半透明を行う場合は、グラフィックの色の数は半分になります。

	D15	D14	D13	D12	D11	D10	D09	D08	
E82600H	×	0	0	1	1	1	0	1	(×は任意)

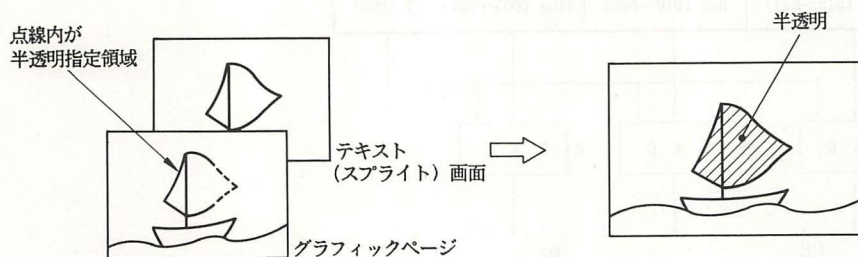


図2-26 半透明モード (2)

[3] グラフィック画面を 2 ページ以上持てるモードにおいて、表示画面中、もっとも優先順位の高いグラフィック画面と次に優先順位の高いグラフィック画面との半透明を行います。なお、半透明の領域指定はもっとも優先順位の高いグラフィック画面で行います。またそのグラフィック画面で使用できる色の数は半分になります。

D15 D14 D13 D12 D11 D10 D09 D08
E82600H × 0 0 1 1 1 1 0 (×は任意)

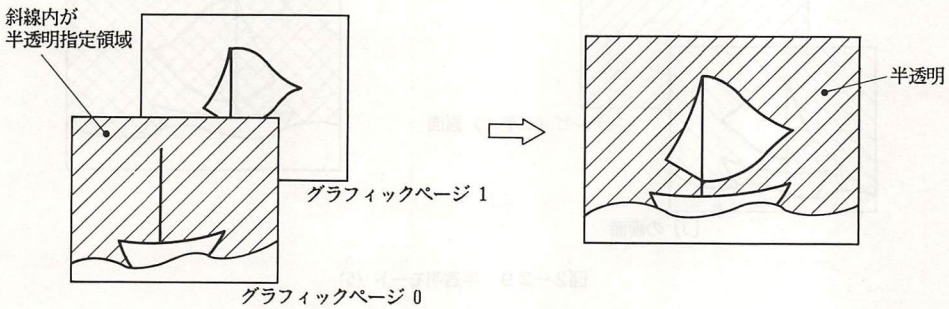


図2-27 半透明モード (3)

[4] [2] と [3] の両方の機能が働きます。

D15 D14 D13 D12 D11 D10 D09 D08
E82600H × 0 0 1 1 1 1 1 (×は任意)

[5] スーパーインポーズ時の半透明モードです。まず [2] の半透明機能が働き、さらに [2] で半透明機能が働いたのと同じ領域でテレビ、ビデオ信号との半透明が行なわれます。

D15 D14 D13 D12 D11 D10 D09 D08
E82600H × 0 1 1 1 1 0 1 (×は任意)

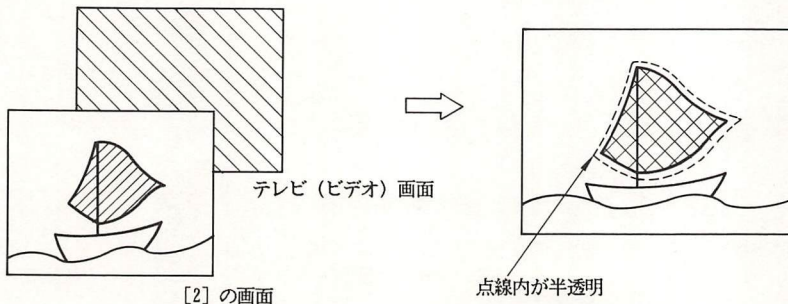


図2-28 半透明モード (4)

[6] スーパーインポーズ時の半透明モードです。まず [3] の機能が働き、さらに [3] で半透明機能が働いたのと同じ領域でテレビ、ビデオ信号との半透明が行われます。

	D15	D14	D13	D12	D11	D10	D09	D08	
E82600H	×	0	1	1	1	1	1	0	(×は任意)

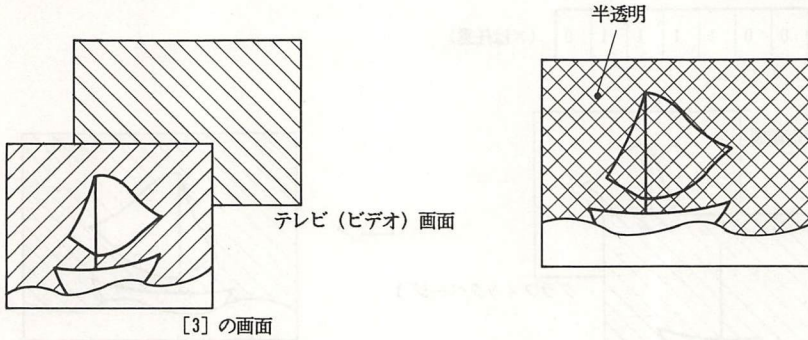


図2-29 半透明モード (5)

[7] [5] と [6] の両方の機能が働きます。

	D15	D14	D13	D12	D11	D10	D09	D08	
E82600H	×	0	1	1	1	1	1	1	(×は任意)

※なお、D08、D09 がともに "0" の場合は、領域指定があっても半透明機能は働きません。したがって、半透明機能を使用する場合には、レジスタ 3 の D08～D15 の初期設定値は次のようにしてお使いください。

	D15	D14	D13	D12	D11	D10	D09	D08
E82600H	0	0	0	1	1	1	0	0

(2) 特殊プライオリティモード

ビデオコントローラのレジスタ 3 のビット D12 を "1"、D11 を "0" とすると、特殊プライオリティモードになります。

特殊プライオリティモードとは、表示画面中のグラフィック画面の中で、もっとも優先順位の高いグラフィックページの任意のメモリデータを使って領域を指定した部分（特殊プライオリティ領域指定画面）が、テキスト（スプライト）画面の優先順位より低い場合に、領域指定した部分だけをテキスト（スプライト）画面より高い優先順位に設定できる機能です。

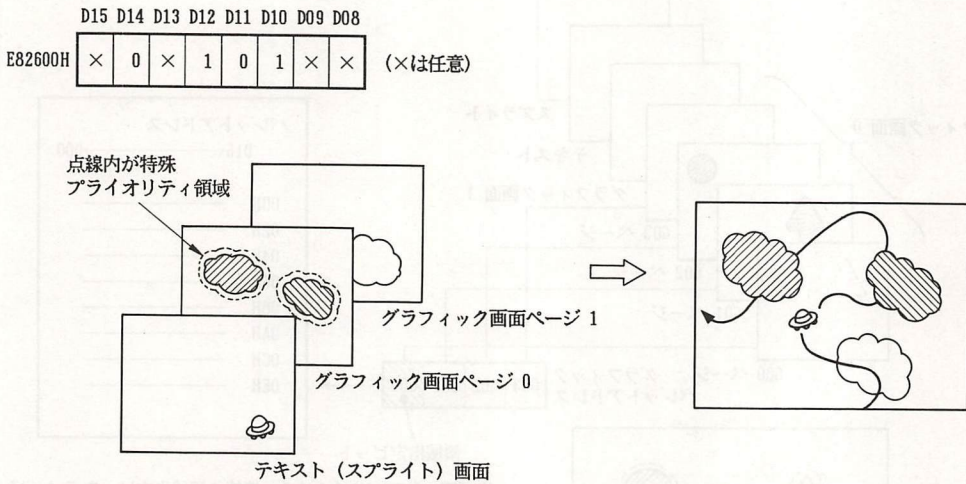


図2-30 特殊プライオリティモード

●半透明あるいは特殊プライオリティ機能の領域指定 (D10 を使用)

表示画面中、もっとも優先順位の高いグラフィック画面ページのグラフィック VRAM のメモリデータの最下位ビット (半透明指定の場合は、“1” をセット) をこの機能の領域指定に使用します。なお、テキスト、スプライトに関しては通常通り使用可能です。

グラフィック VRAM のメモリデータ (LSB) を領域指定に使用する場合 (D10="1" の場合)

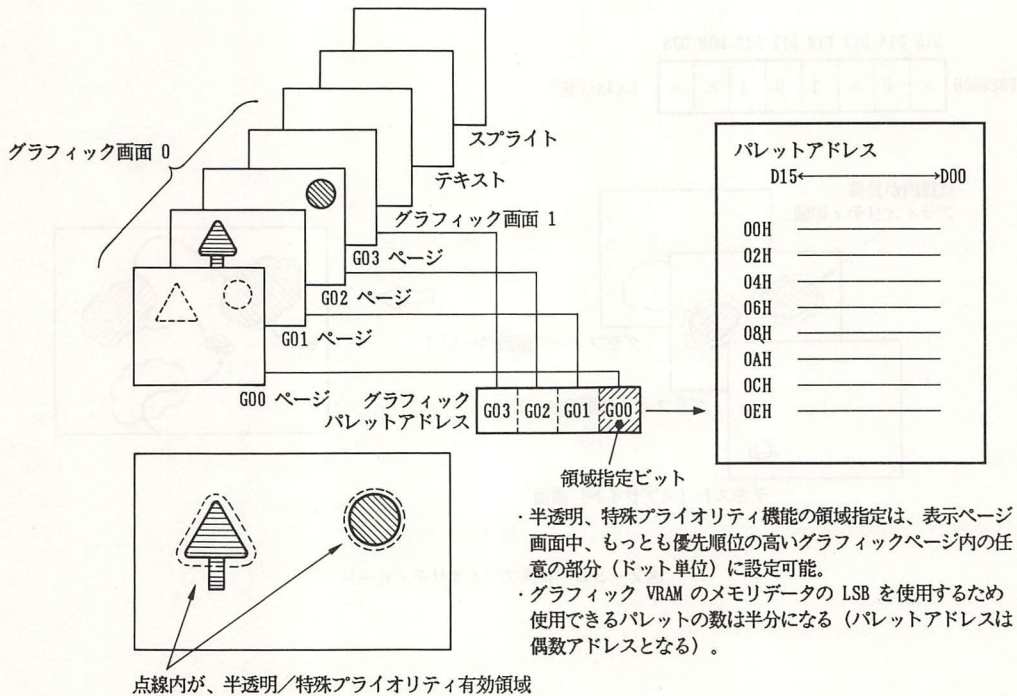


図2-31 領域指定

※半透明指定を行う場合において、グラフィック VRAM のメモリデータの中で LSB (半透明領域指定ビット) 以外のビットがすべて “0” のときは、LSB (半透明領域指定ビット) には “1” を設定しないでください。

※グラフィック VRAM のメモリデータの LSB で半透明領域指定を行う場合 (D12="1"、D11="1"、D10="1")、グラフィックのパレット構成は図2-32のようになります。このモードでは、偶数パレットアドレスと奇数パレットアドレスの内容は同じ値にしてください。とくに、グラフィック画面同士の半透明を行う場合は注意してください。

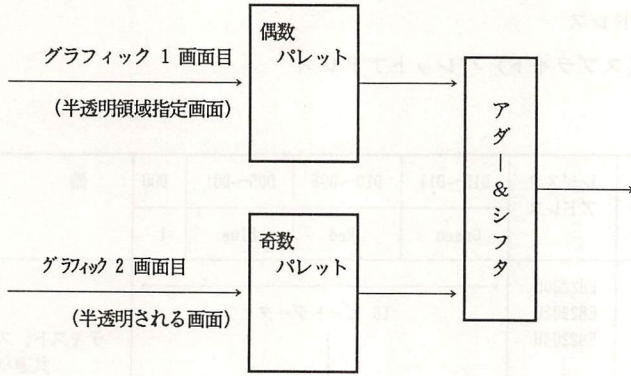


図2-32 グラフィック画面のパレット構成

(4) CMPCUT (Ys) 信号 (標準解像度スーパーインポーズ時)

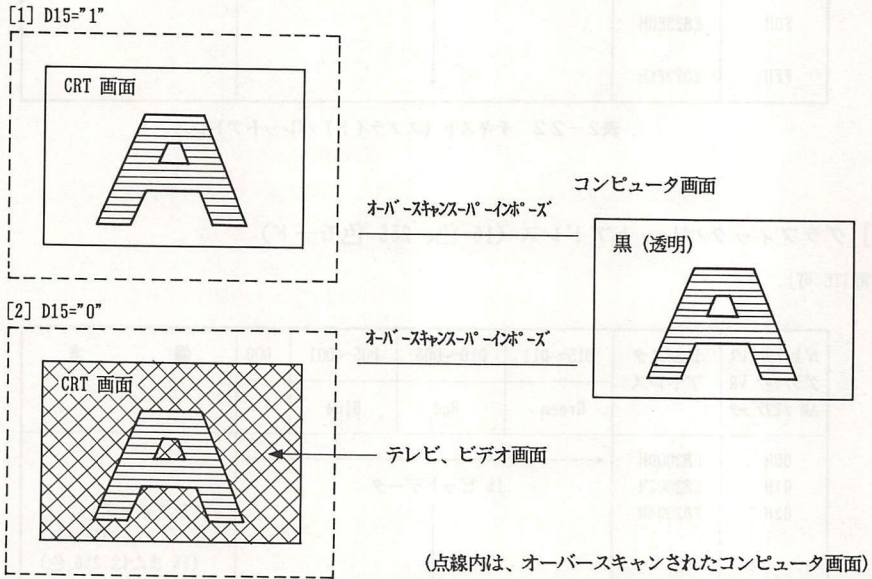


図2-33 CMPCUT信号

(5) パレットアドレス

[1] テキスト (スプライト) パレットアドレス

[READ/WRITE 可]

パレット アドレス	レジスタ アドレス	D15~D11	D10~D06	D05~D01	D00	備 考
		Green	Red	Blue	I	
00H 01H 02H ⋮ 0FH	E82200H E82202H E82204H ⋮ E8221EH	← 16 ビットデータ →				テキスト、スプライト 共通パレット
10H ⋮ 1FH	E82220H ⋮ E8223EH	↓				
⋮	⋮					↓
FOH ⋮ FFH	E823E0H ⋮ E823FEH					

表2-22 テキスト (スプライト) パレットアドレス

[2] グラフィックパレットアドレス (16 色、256 色モード)

[READ/WRITE 可]

パレットアドレス グラフィック VR AM データ	レジスタ アドレス	D15~D11	D10~D06	D05~D01	D00	備 考
		Green	Red	Blue	I	
00H 01H 02H ⋮ 0FH	E82000H E82002H E82004H ⋮ E8201EH	← 16 ビットデータ →				グラフィック パレット (16 または 256 色)
10H ⋮ FFH	E82020H ⋮ E821FEH	↓				
						↓

表2-23 グラフィックパレットアドレス (1)

※パレットアドレス 00H のデータには、原則として "0000H" を入れてください。

[3] グラフィックパレットアドレス (65536 色モード)

[READ/WRITE 可]

パレットアドレス グラフィック VR AM データ 下位バイト		レジスタ アドレス	D15~D14	D13~D09	D08	D07~D06	D05~D01	D00	備 考
			Red 下位	Blue	I	Red 下位	Blue	I	
00H	01H	E82000H	← 8 ビット → ↓			← 8 ビット → ↓			65536 色モードパレット D15~D08 の 8 ビットか D07~D00 の 8 ビットを セレクトし、下位 8 ビ ットとして出力します。
02H	03H	E82004H							
04H	05H	E82008H							
⋮	⋮	⋮							
FCH	FDH	E821F8H							
FEH	FFH	E821FCH							

パレットアドレス グラフィック VR AM データ 上位バイト		レジスタ アドレス	D15~D11	D10~D08	D07~D03	D02~D00	備 考
			Green	Red 上位	Green	Red 上位	
00H	01H	E82002H	← 8 ビット → ↓		← 8 ビット → ↓		65536 色モードパレット D15~D08 の 8 ビットか D07~D00 の 8 ビットを セレクトし、上位 8 ビ ットとして出力します。
02H	03H	E82006H					
04H	05H	E8200AH					
⋮	⋮	⋮					
FCH	FDH	E821FAH					
FEH	FFH	E821FEH					

表2-24 グラフィックパレットアドレス (2)

※それぞれのパレットレジスタアドレスのデータには、原則としてパレットアドレス値を入れてください。

6. CGROM

6-1 CGROMの仕様

(1) フォントの構成

- ・1/4 角文字 (8×8、12×12)
- ・半角文字 (8×16、12×24)
- ・全角文字 (16×16、24×24)

(2) 文字レターフェイス

- ・1/4 角文字 (6×7、10×10)
- ・半角文字 (7×13、10×18)
- ・全角文字 (15×16、24×24)

(3) 文字数

- ・1/4 角文字 256 文字
- ・半角文字 256 文字
- ・全角文字 非漢字……………752 文字 (JIS コード [上位アドレス] 21H~28H、
[下位アドレス] 21H~7EH)
第 1 水準漢字……………3008 文字 (JIS コード [上位アドレス] 30H~4FH、
[下位アドレス] 21H~7EH)
第 2 水準漢字……………3478 文字 (JIS コード [上位アドレス] 50H~74H、
[下位アドレス] 21H~7EH)

6-2 CGROMのアドレスマップ

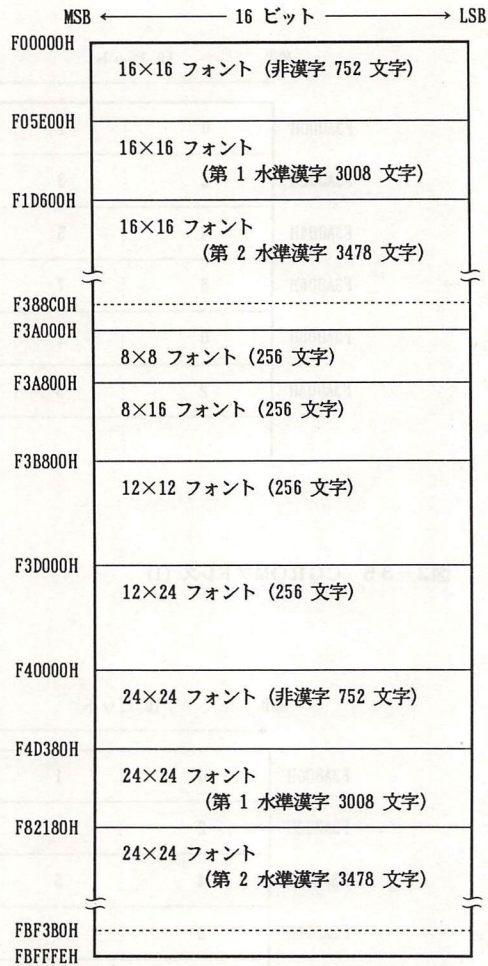


図2-34 CGROMアドレスマップ

6-3 CGROMのアドレス構成

(1) 8×8 フォント

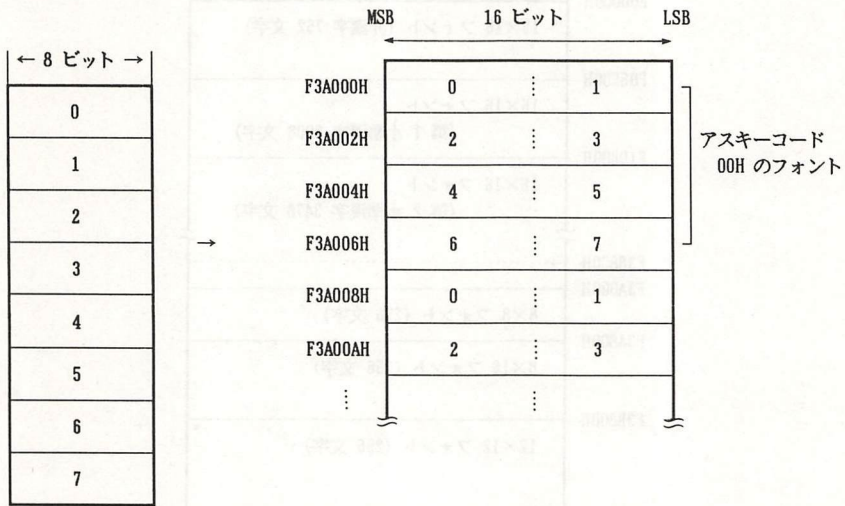


図2-35 CGROMアドレス (1)

(2) 8×16 フォント

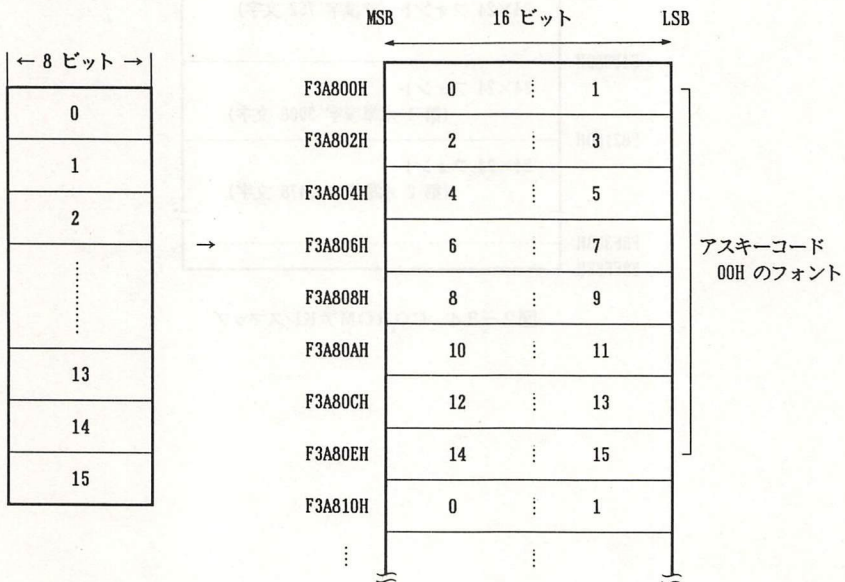


図2-36 CGROMアドレス (2)

(3) 16×16 フォント

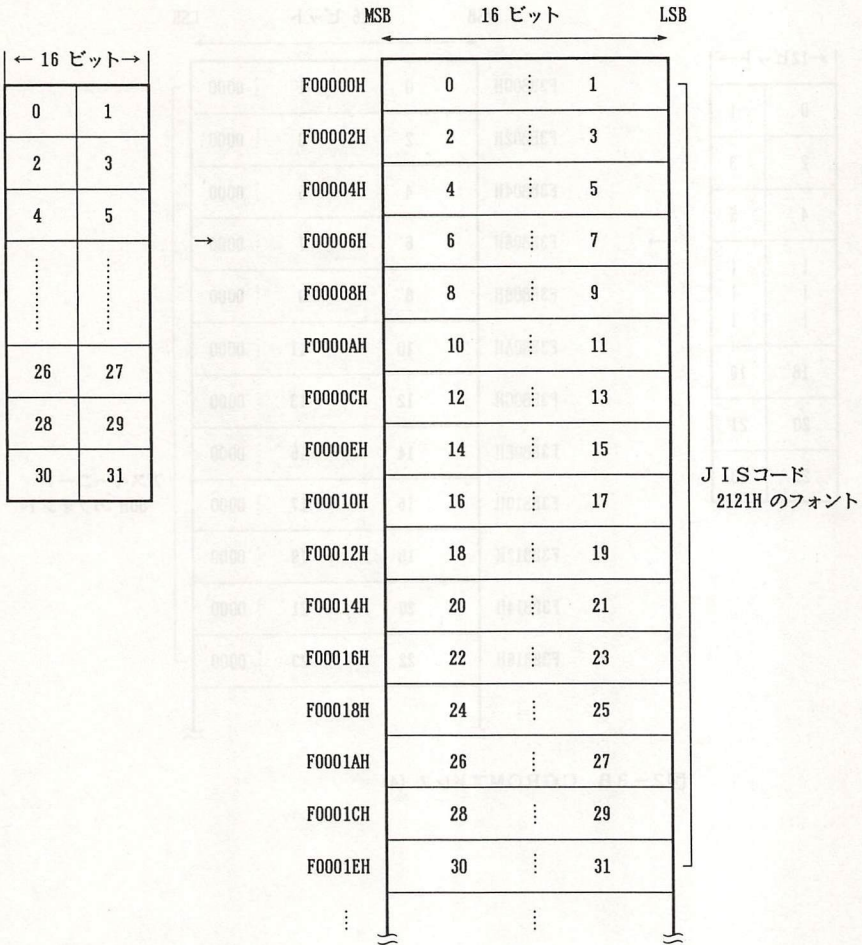


図2-37 CGROMアドレス (3)

(4) 12×12 フォント

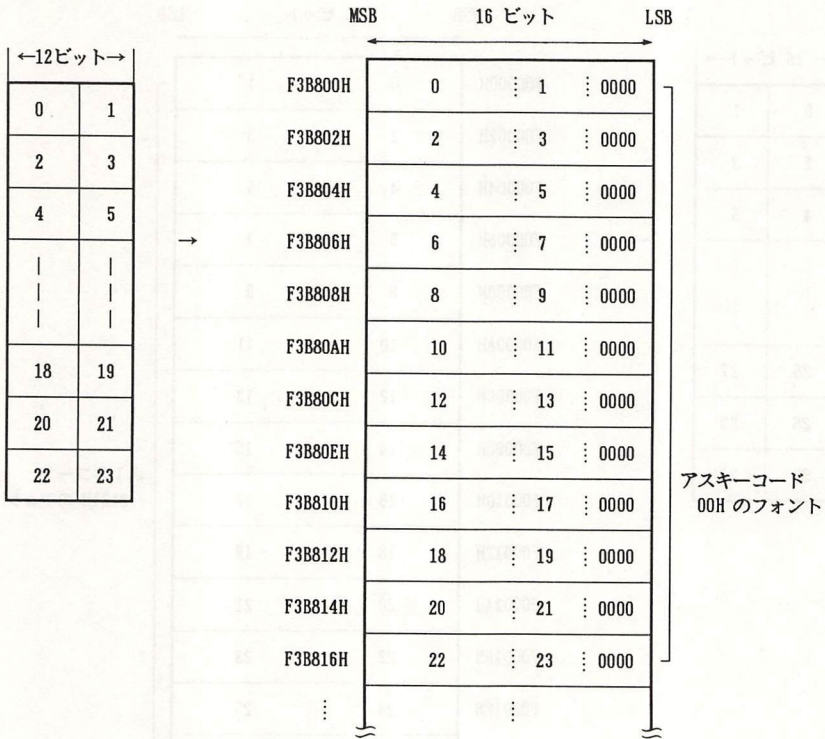


図2-38 CGROMアドレス (4)

(5) 12×24 フォント

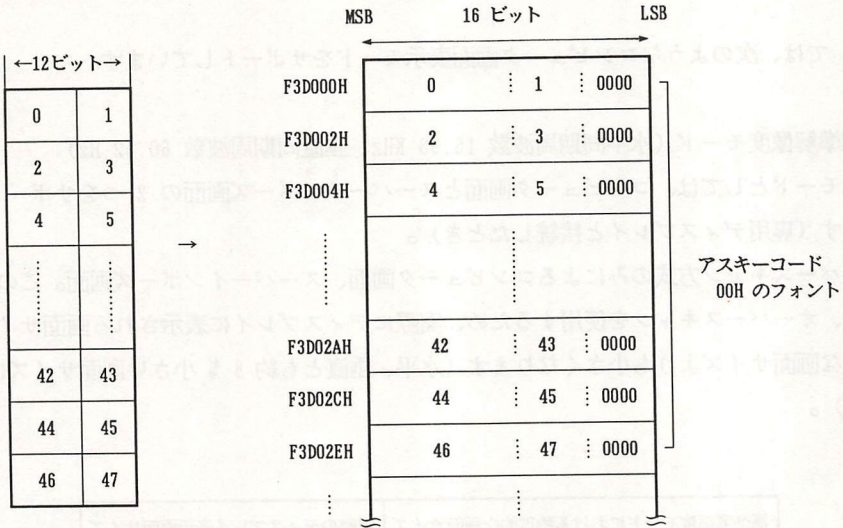


図2-39 CGROMアドレス (5)

(6) 24×24 フォント

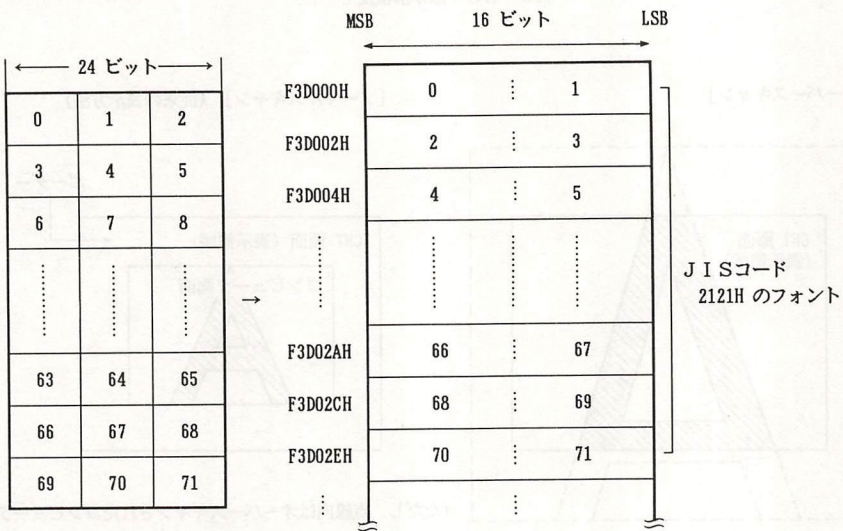


図2-40 CGROMアドレス (6)

7. スーパーインポーズとオーバースキャン

X68000 では、次のようなコンピュータ画面表示モードをサポートしています。

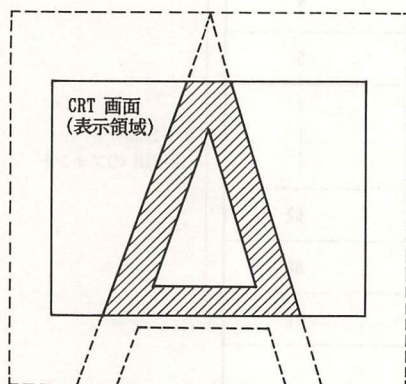
(1) 標準解像度モード (水平同期周波数 15.98 KHz、垂直同期周波数 60.52 Hz)

- ・表示モードとしては、コンピュータ画面とスーパーインポーズ画面の 2 つをサポートしています (専用ディスプレイと接続したとき)。
- ・オーバースキャン方式のみによるコンピュータ画面、スーパーインポーズ画面。このモードでは、オーバースキャンを使用するため、実際にディスプレイに表示される画面サイズは物理的な画面サイズよりも小さくなります (水平、垂直とも約 8 % 小さい画面サイズになります)。

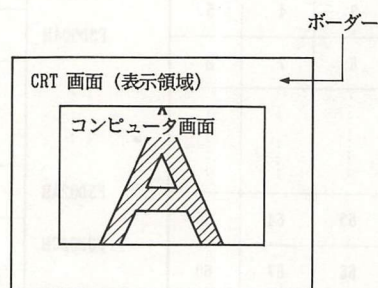
標準解像度モードにおける物理的な画面サイズ	実際のディスプレイ表示画面サイズ	(インターレース)
512×256 (ドット) 256×256 512×512	約 471×236 (ドット) 約 236×236 約 471×471	

表2-25 標準解像度モード

[オーバースキャン]



[ノーマルスキャン] (従来の表示方法)



(ただし、点線内はオーバースキャンされたコンピュータ画面)

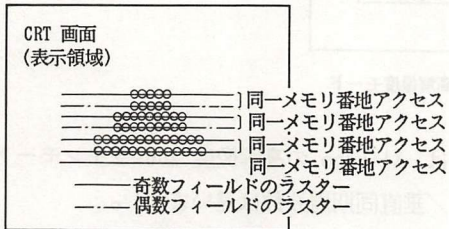
図2-41 標準解像度モード

このモードでは、従来の X1、X1turbo シリーズと同じスーパーインポーズモードの他に、インターレース方式による疑似高解像度スーパーインポーズモードもサポートしています。なお、いずれの場合もオーバースキャンです。

従来のスーパーインポーズモード	512×256 256×256	
疑似高解像度スーパーインポーズモード	512×512	(インターレース)

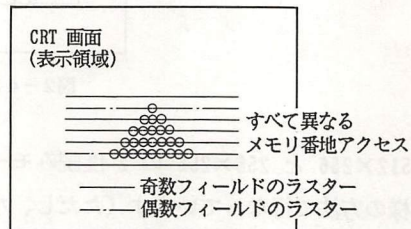
表2-26 スーパーインポーズモード

[従来のスーパーインポーズモード]



[テレビ走査線の奇数、偶数フィールドとも
同じメモリデータをアクセス]

[疑似高解像度スーパーインポーズモード]



[テレビ走査線の奇数、偶数フィールドで
違うメモリデータをアクセス]

(ただし、点線内はオーバースキャンされたコンピュータ画面)

図2-42 スーパーインポーズモード

(2) 高解像度モード (水平同期周波数 31.5 KHz、垂直同期周波数 55.46 Hz)

- ・表示モードとしてはコンピュータ画面のみをサポートしており、スーパーインポーズ画面はサポートしていません。
- ・コンピュータ画面はノーマルスキャンの表示のみ (ただし、専用ディスプレイ側ではオーバースキャンにも対応) です。

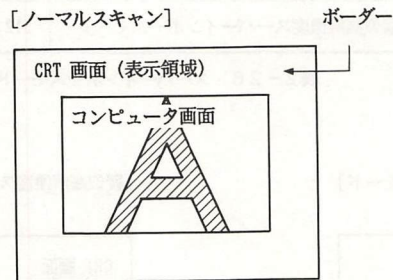


図2-43 高解像度モード

- ・512×256 と 256×256 の 2 度読みモードは、X1turbo の高解像度 200 ラインモードと同様の方法で行なっています (ただし、水平/垂直同期周波数は違います)。

(3) 本体 CPU によるスーパーインポーズの判別

DMA の PCLO (8 番ピン) に外部から垂直同期信号を送り、この信号を DMA のレジスタを介してチェックすることによって、スーパーインポーズモードになっているか否かを判別できます。

<概要> DMA の PCLO に入力されている外部からの垂直同期信号は、スーパーインポーズ以外
のときは "L" となっており、変化しません。ところが、スーパーインポーズの場合は外部の垂
直同期信号が入力されているので、1 垂直期間に一度 "H" の信号が入ります。したがって、こ
のポートを 1 垂直期間以上見にいき、もし "L" から "H" への変化があればスーパーインポー
ズモードであり、"L" のまま変化がなければスーパーインポーズ以外のモード (コンピュータモ
ード/TV モード) というわけです。

<方法> PCLO のモードは DCRO (DMAC のチャンネル 0; レジスタアドレス E84004H) のビット
0、1 (PCL) を 00 に設定することによって、PCLO を読み出し、知ることができます。PCLO
の内容は、CSR (同じく DMAC のチャンネル 0; レジスタアドレス E84000H) のビット 0 (PCS)
を見て "H" "L" を判別します。

第3章

サウンド機能

X68000 では、FM 音源用 LSI として YM2151、音声合成用 LSI として MSM6258 を使用しています。

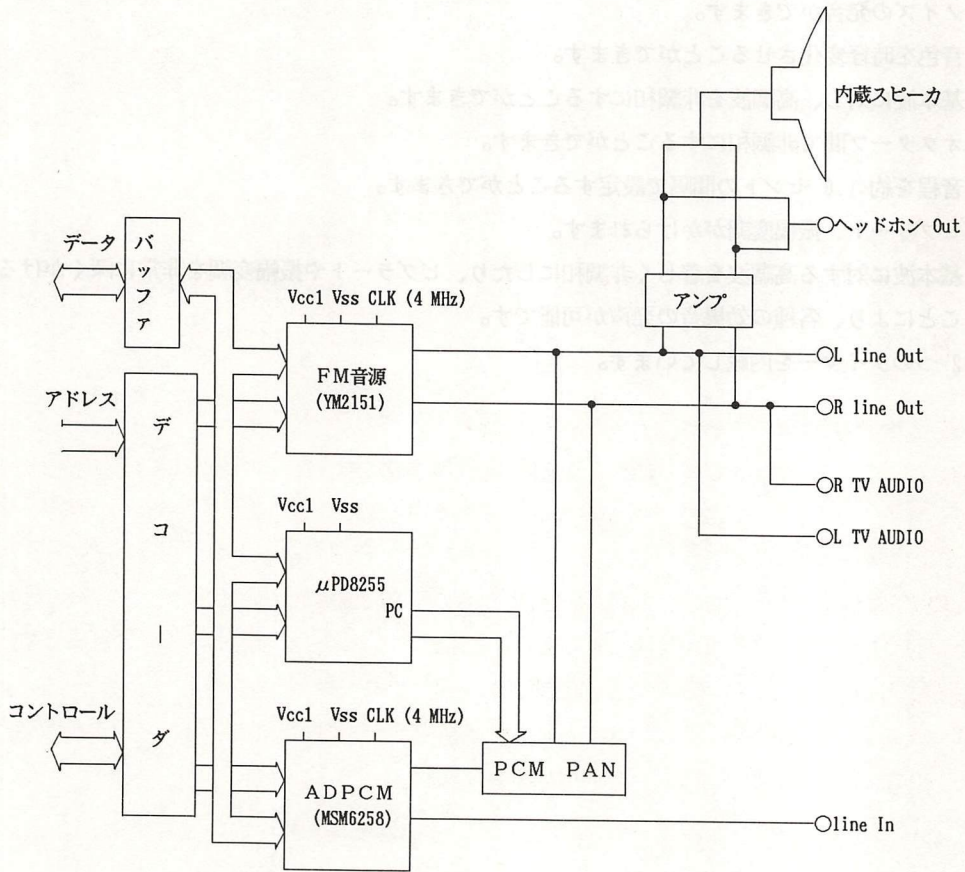


図3-1 サウンド系ブロック図

1. FM音源

X68000 では、FM 音源用 LSI として YM2151 を使用しています。

1-1 特長

- ・ 8 音まで発音可能です。ただし、サイン波に限れば最大 32 音まで発音できます。
- ・ ノイズの発音ができます。
- ・ 音色を時経変化させることができます。
- ・ 基本波に対し、高調波を非調和にすることができます。
- ・ オクターブ間で非調和にすることができます。
- ・ 音程を約 1.6 セントの間隔で設定することができます。
- ・ ビブラート、振幅変調がかけられます。
- ・ 基本波に対する高調波を著しく非調和にしたり、ビブラートや振幅変調を非常に深くかけることにより、各種の効果音の発音が可能です。
- ・ 2 つのタイマーを内蔵しています。

1-2 FM音源ブロック図

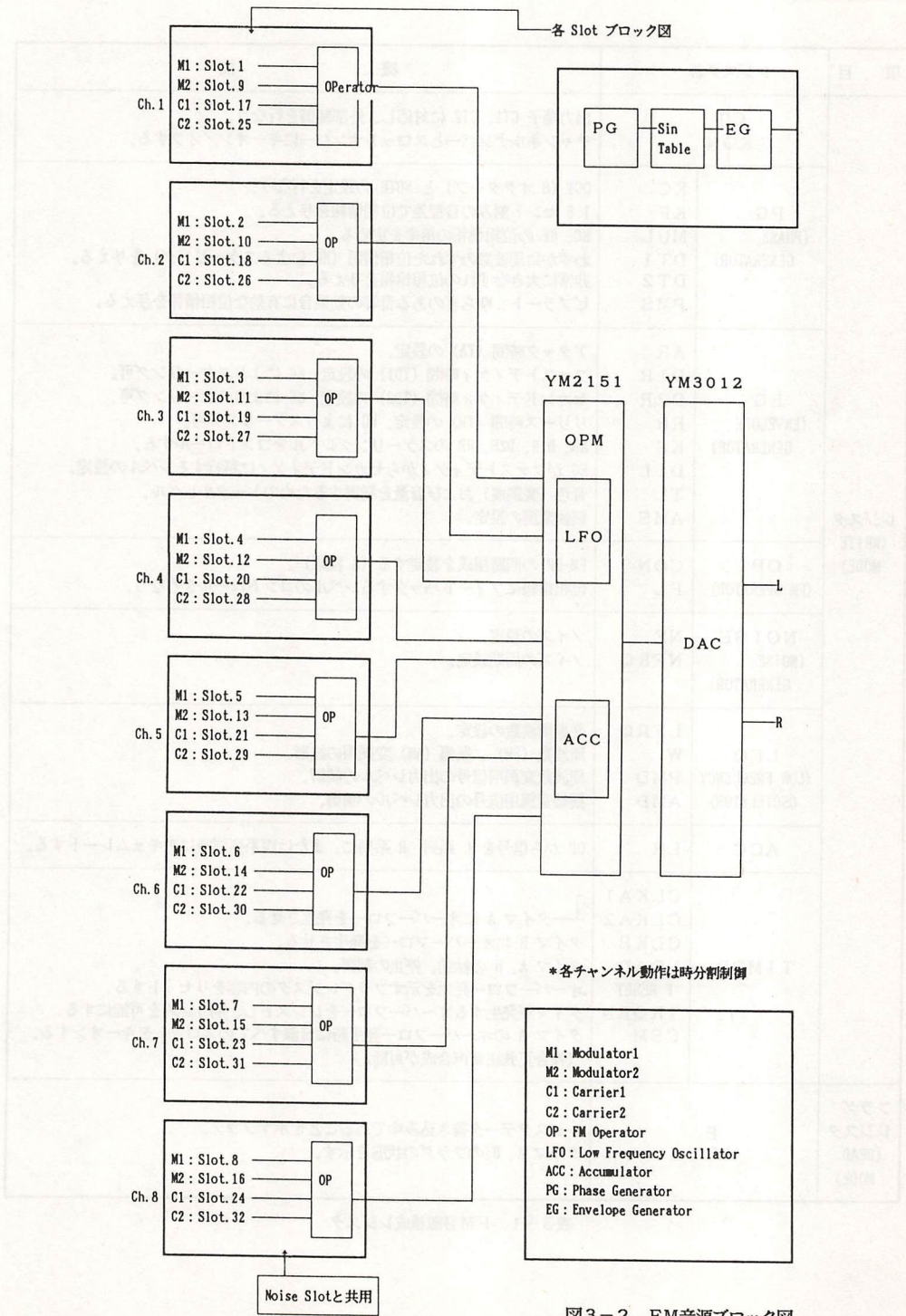


図3-2 FM音源ブロック図

1-3 FM音源の構成レジスタ

項目	レジスタ名	機能
レジスタ (WRITE MODE)	CT KON	出力端子 CT1、CT2 に対応し、外部制御を行なう。 チャンネルナンバーとスロットナンバーにキーオン/オフする。
	PG (PHASE GENERATOR)	KC KF MUL DT1 DT2 PMS OCT (8 オクターブ) と NOTE の設定を行なう。 1.6 セント刻みの音程差で位相情報を与える。 KC、KF の位相情報の倍率を定める。 わずかに周波数のずれた位相情報 (KC によるスケーリング) を与える。 非常に大きなずれの位相情報を与える。 ビブラート、ゆらぎのある音等の効果音に有効な位相情報を与える。
	EG (ENVELOPE GENERATOR)	AR D1R D2R RR KS D1L TL AMS アタック時間 (TA) の設定。 ファストディケイ時間 (TD1) の設定。KC によりスケーリング可。 セカンドディケイ時間 (TD2) の設定。KC によりスケーリング可。 リリース時間 (TR) の設定。KC によりスケーリング可。 AR、D1R、D2R、RR のスケーリングレベルをコントロールする。 EG がファストディケイからセカンドディケイに移行するレベルの設定。 音色 (変調度) および音量を制御するためのトータルレベル。 振幅変調の設定。
	OP (FM OPERATOR)	CON FL FM-OP の回路構成を設定する (8 種類)。 位相情報にフィードバックするレベルのコントロールを行なう。
	NOISE (NOISE GENERATOR)	NE NFRQ ノイズの設定。 ノイズの周期設定。
	LFO (LOW FREQUENCY OSCILLATOR)	LFRQ W PMD AMD 発振周波数の設定。 周波数 (FM)、振幅 (AM) 変調用の波形。 周波数変調用信号の出力レベルの制御。 振幅変調用信号の出力レベルの制御。
	ACC	LR OP から信号を L 系列、R 系列に、または両系列同時にアキュムレートする。
	TIMER	CLKA1 CLKA2 CLKB LOAD F RESET IRQEN CSM — タイマ A にオーバーフローを発生させる。 タイマ B にオーバーフローを発生させる。 タイマ A、B の始動、停止の制御。 オーバーフロー発生を示すフラグレジスタの内容をリセットする。 タイマが発生するオーバーフローをレジストし、割り込みを可能にする。 タイマ A のオーバーフロー発生時に音源すべてのスロットをキーオンする。 (複合正弦法音声合成が可能)
	フラグ レジスタ (READ MODE)	B IST レジスタデータ書き込み中であることを示すフラグ。 タイマ A、B のフラグの状態を示す。

表3-1 FM音源構成レジスタ

1-4 FM音源レジスタのアドレスマップ

レジスタ アドレス	D07 D06 D05 D04 D03 D02 D01 D00	備 考
E90001H		FM 音源レジスタアドレスポート (WRITE)
E90003H		FM 音源レジスタデータポート (READ/WRITE)

表3-2 FM音源構成レジスタのアドレスマップ

FM 音源の内部レジスタの構成は、表3-3のようになっています。これらのレジスタにデータを書き込むには、

1. まず、レジスタアドレス E90001H にアクセスしたい内部レジスタ値 (00H~FFH まで、詳細は表3-3を参照) を書き込みます。
2. 次に、セットしたいデータ値をレジスタアドレス E90003H に書き込みます。

また、レジスタアドレス E90003H からデータを読み出した場合は、レジスタアドレス E90001H の内部レジスタ値は無効となります。

なおリセット時は、各内部レジスタのデータはすべて "0" になります。

アドレス	D7	D6	D5	D4	D3	D2	D1	D0	備 考
01H	TEST								D1 は LFO RESET
08H	×	KON							D3~D6 はスロット番号、 D0~D2 はチャンネル番号。
0FH	NE	×	×	NFRQ					
10H	CLKA1								
11H	×	×	×	×	×	×	CLKA2		
12H	CLKB								
14H	CSM	×	F RESET	IRQEN	LOAD				
18H	LFRQ								
19H	PMD/AMD								
1BH	CT	×	×	×	×	W			

アドレス	D7	D6	D5	D4	D3	D2	D1	D0	備考	
20H	LR		FL		CON				チャンネル 1	
}	}		}		}				}	
27H	LR		FL		CON				チャンネル 8	
28H	×	KC								チャンネル 1 (D4~D6 はオクターブ、D0~D3 は NOTE)
}	}	}								}
2FH	×	KC								チャンネル 8 (D4~D6 はオクターブ、D0~D3 は NOTE)
30H	KF				×		×		チャンネル 1	
}	}				}		}		}	
37H	KF				×		×		チャンネル 8	
38H	×	PMS		×		×		AMS	チャンネル 1	
}	}	}		}		}		}	}	
3FH	×	PMS		×		×		AMS	チャンネル 8	
40H	×	DT1		MUL				スロット 1		
}	}	}		}				}		
5FH	×	DT1		MUL				スロット 32		
60H	×	TL								スロット 1
}	}	}								}
7FH	×	TL								スロット 32
80H	KS		×		AR				スロット 1	
}	}		}		}				}	
9FH	KS		×		AR				スロット 32	
AOH	AMS	×	×	D1R				スロット 1 (D7 は AMS-EN)		
}	}	}	}	}				}		
BFH	AMS	×	×	D1R				スロット 32 (D7 は AMS-EN)		

チャンネル単位

スロット単位

アドレス	D7	D6	D5	D4	D3	D2	D1	D0	備 考
COH	DT2		×	D2R					スロット 1
{	{		}	{					}
DFH	DT2		×	D2R					スロット 32
EOH	D1L			RR					スロット 1
{	{			{					}
FFH	D1L			RR					スロット 32

スロット単位

表3-3 FM音源内部レジスタアドレスマップ: WRITE MODE

D7	D6	D5	D4	D3	D2	D1	D0	備 考
B	×	×	×	×	×	IST		

表3-4 FM音源内部レジスタアドレスマップ: READ MODE

1-5 チャンネルとスロット

YM2151 の音源回路には FM 変調回路が 2 組用意されており、時分割で動作しています。サインテーブルは 4 回読まれ、全体では 8 音源の発音が可能ですから、32 スロットの時分割で動作するように回路が構成されています。発音チャンネルとスロット番号の関係は次の通りです。

FUNCTION	M 1	M 2	C 1	C 2
	Modulator 1	Modulator 2	Carrier 1	Carrier 2
スロット番号	1 2 3 4 5 6 7 8	9 10 11 12 13 14 15 16	17 18 19 20 21 22 23 24	25 26 27 28 29 30 31 32
チャンネル番号	1 2 3 4 5 6 7 8	1 2 3 4 5 6 7 8	1 2 3 4 5 6 7 8	1 2 3 4 5 6 7 8

このスロットは Noise が ENABLE (NE="1") の状態でノイズのスロットに切り換わる

表3-5 チャンネルとスロットの関係

1-6 FM音源レジスタの詳細

<KON : KEY ON>

	D7	D6	D5	D4	D3	D2	D1	D0
08H	×	S N				CH.No.		

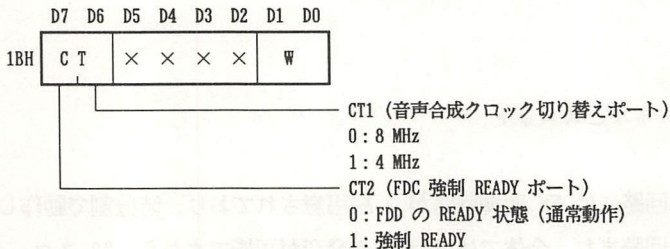
3 ビットのチャンネル番号 (CH.No) と、4 ビットのスロット番号 (SN) に対応したキーオン (キーオフ) を与えることにより、音源が機能し始め (または機能を終わり) ます。

SN = "1" キーオン

SN = "0" キーオフ

チャンネル番号は、表3-5を参照してください。SN の D3、D4、D5、D6 ビットは、それぞれ表3-5の M1、M2、C1、C2 に対応したスロット番号を使用します。

<CT : CONTROL OUTPUT>



D6、D7 ビットは出力端子 CT1、CT2 に対応し、外部制御ができる出力ポートです。

X68000 では、CT1 は音声合成用原発振周波数 4 MHz / 8 MHz の切り換えを行いません。"0" を書き込むと 8 MHz、"1" を書き込むと 4 MHz になります。なおリセット時は "0" になるため 8 MHz が選択されます。

CT2 は FDC (フロッピーディスクコントローラ) の READY 端子を強制的に READY 状態にし、FDD (フロッピーディスクドライブ) の接続を確認するときに使用します。"1" を書き込むと強制 READY になります。通常は (リセット時も) "0" が書き込まれ、FDD の READY 状態が FDC へ入力されます。

音声合成の詳細については本章2を、ディスクの詳細については第4章5を参照してください。

<PG : PHASE GENERATOR>

以下に解説するレジスタからの KC、KF、MUL、DT1、DT2、PMS データで、キャリアの周波数、モジュレータ周波数を定めるための位相情報を発生します。また、LFO からのデータで、ビブラート効果、周波数変調による効果音等の発生もここで行われます。

- ・ KC : KEY CODE (OCT、NOTE)

	D7	D6	D5	D4	D3	D2	D1	D0
28H	×	OCT				NOTE		
2FH								

キーコードは 1 音に対し 1 データで、1 データは 7 ビットからなり、上位 3 ビットが OCT (8 オクターブ)、下位 4 ビットが NOTE を表します。OCT と NOTE の関係は表 3-6 を参照してください。

- ・ KF : KEY FRACTION

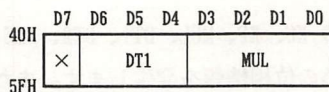
	D7	D6	D5	D4	D3	D2	D1	D0
30H	KF						×	×
37H								

1 音に対し 1 データで、1 データは 6 ビットからなります。この 6 ビットデータで 1 度の音程差 (100 セント) 間を約 1.6 セント刻みの間隔で位相情報を求めることができます (表 3-6 参照)。

	D 約 36.7 Hz							D 約 4698.6 Hz																	
	↓							↓																	
D6~D4	0	1	2	3	4	5	6	7	D3~D0	0	1	2	4	5	6	8	9	10	12	13	14				
OCT	0	1	2	3	4	5	6	7	NOTE	D#	E	F	F#	G	G#	A	A#	B	C	C#	D				
D7~D2	0	1	...	16	17	...	32	33	...	48	49	...	63	0	KF (cent)	0	...	25	...	50	...	75	...	100	0

表 3-6 OCTとNOTEの音程関係 (クロック 4 MHz 時)

・ MUL : PHASE MULTIPLY

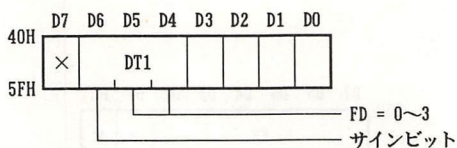


1 音に対し 4 データを設定し、4 ビットからなります。KC、KF で与えた位相情報に対し、表 3-7 に示す倍率の位相情報とすることができます。

MUL=D3~D0	0	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15
MULTIPLY	0.5	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15

表3-7 MULの位相情報

・ DT1 : DETUNE (1)



1 音に対し 4 データを設定し、3 ビットからなります。KC、KF で与えた位相情報に対し、表 3-8 に示す値のようにわずかに周波数のずれた位相情報とすることができます。また、この DT1 により得られる位相情報は、KEY CODE (OCT と NOTE の上位 2 ビット) によりスケールリングされています。

OCT	NOTE	FD=0 D-CENT	FD=1	FD=2	FD=3	FD=0 D-FREQ	FD=1 (HZ)	FD=2	FD=3
0	0	0.000	0.000	5.025	10.036	0.000	0.000	0.053	0.107
0	1	0.000	0.000	4.228	8.445	0.000	0.000	0.053	0.107
0	2	0.000	0.000	3.559	7.110	0.000	0.000	0.053	0.107
0	3	0.000	0.000	2.993	5.980	0.000	0.000	0.053	0.107
1	0	0.000	2.515	5.025	5.025	0.000	0.053	0.107	0.107
1	1	0.000	2.115	4.228	6.338	0.000	0.053	0.107	0.160
1	2	0.000	1.778	3.555	5.330	0.000	0.053	0.107	0.160
1	3	0.000	1.496	2.990	4.483	0.000	0.053	0.107	0.160
2	0	0.000	1.258	2.515	5.025	0.000	0.053	0.107	0.213
2	1	0.000	1.057	3.170	4.225	0.000	0.053	0.160	0.213
2	2	0.000	0.889	2.667	3.555	0.000	0.053	0.160	0.213
2	3	0.000	0.748	2.242	3.735	0.000	0.053	0.160	0.267
3	0	0.000	1.258	2.515	3.143	0.000	0.107	0.213	0.267
3	1	0.000	1.057	2.114	3.170	0.000	0.107	0.213	0.320
3	2	0.000	0.889	1.778	2.667	0.000	0.107	0.213	0.320
3	3	0.000	0.748	1.869	2.615	0.000	0.107	0.267	0.373
4	0	0.000	0.629	1.572	2.515	0.000	0.107	0.267	0.427
4	1	0.000	0.793	1.586	2.114	0.000	0.160	0.320	0.427
4	2	0.000	0.667	1.334	2.001	0.000	0.160	0.320	0.480
4	3	0.000	0.561	1.308	1.869	0.000	0.160	0.373	0.533
5	0	0.000	0.629	1.258	1.729	0.000	0.213	0.427	0.587
5	1	0.000	0.529	1.057	1.586	0.000	0.213	0.427	0.640
5	2	0.000	0.445	1.001	1.445	0.000	0.213	0.480	0.693
5	3	0.000	0.467	0.935	1.308	0.000	0.267	0.533	0.747
6	0	0.000	0.393	0.865	1.258	0.000	0.267	0.587	0.853
6	1	0.000	0.397	0.793	1.123	0.000	0.320	0.640	0.907
6	2	0.000	0.334	0.723	1.056	0.000	0.320	0.693	1.013
6	3	0.000	0.327	0.654	0.935	0.000	0.373	0.747	1.067
7	0	0.000	0.315	0.629	0.865	0.000	0.427	0.853	1.173
7	1	0.000	0.315	0.629	0.865	0.000	0.427	0.853	1.173
7	2	0.000	0.315	0.629	0.865	0.000	0.427	0.853	1.173
7	3	0.000	0.315	0.629	0.865	0.000	0.427	0.853	1.173

表3-8 DETUNE (1) 位相情報設定値

・DT2 : DETUNE (2)

	D7	D6	D5	D4	D3	D2	D1	D0
COH	DT2		×	D2R				
DFH								

1 音に対し 4 データを設定し、2 ビットからなります。KC、KF で与えた位相情報に対し、表 3-9 に示すように非常に大ききずれを得ることができます。これは効果音の発生に有効です。

DT2 = D7~D6	0	1	2	3
(cent)	0	+600	+781	+950
DETUNE (倍)	1	+1.41	+1.57	+1.73

表3-9 DETUNE (1) 位相情報設定値

・PMS : PHASE MODULATION SENSITIVITY

	D7	D6	D5	D4	D3	D2	D1	D0
38H	×	PMS			×	×	AMS	
3FH								

1 音に対し 1 データを設定し、3 ビットからなります。後述の LFO (低周波発振回路) からの記号 (振幅を表し、8 ビットで表現) を KC、KF に加えて (波形は三角波、鋸歯状波、矩形波、ノイズ)、ピブラート、ゆらぎのある音等の効果が得られます。この感度は、表 3-10 に示すように、0 を含め 8 段階にコントロールできます。ここに示す値は、LFO の出力が最大のときの値です。

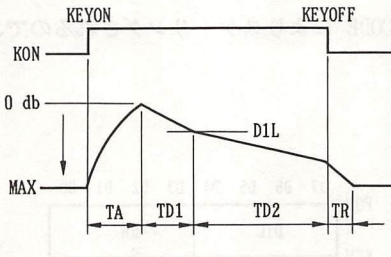
PMS=D6~D4	0	1	2	3	4	5	6	7
MOD. MAX (cent)	0	±5	±10	±20	±50	±100	±400	±700

表3-10 PMSの感度

<EG : ENVELOPE GENERATOR>

EG の出力は、OP がサインテーブルを読み出した後の信号にかけ算され、音色、音量の時経変化を与えます。EG にキーオンが与えられた場合、この EG は下図のように変化します。減衰量を対数で表したとき、アタック部はエクスポネンシャル、ディケイ部はすべて直線の変化です。

TA から TD1、および TD1 から TD2 への移行は、減衰量が 0 db、およびファストディケイレベル (D1L) になったときに行われます。



• AR : ATTACK RATE

	D7	D6	D5	D4	D3	D2	D1	D0
80H	KS		×	AR				
9FH								

1 音に対し 4 データを設定し、1 データは 5 ビットからなります。EG にキーオンが与えられると減衰量が減少し、TA 時間後に減衰量は 0 db に達します。このアタック時間 (TA) を AR により、表 3-11、3-12 のように設定することができます。また、AR は KEY CODE によりスケールされるので、図 3-3 を参照してください。

• D1R : 1st DECAY RATE

	D7	D6	D5	D4	D3	D2	D1	D0
A0H	×		×	D1R				
BFH								

AMS-EN

1 音に対し 4 データ設定し、1 データは 5 ビットからなります。EG は減衰量が 0 db のとき、自動的にファストディケイレベルに達します。このファストディケイ時間 (TD1) を D1R により、表 3-11、表 3-12 のように設定することができます。また、D1R は KEY CODE によりスケールされるので、図 3-3 を参照してください。

・ D2R : 2nd DECAY RATE

	D7	D6	D5	D4	D3	D2	D1	D0
COH	DT2		×	D2R				
DFH								

1 音に対し 4 データ設定し、1 データは上のように 5 ビットからなります。EG はファストディケイレベルを経過するとセカンドディケイに移り、この状態がキーオフまで続きます。このセカンドディケイ時間 (TD2) を D2R により、表3-11、3-12のように設定することができます。また、D2R は KEY CODE によりスケーリングされるので、図3-3を参照してください。

・ RR : RELEASE RATE

	D7	D6	D5	D4	D3	D2	D1	D0
FOH	D1L				RR			
FFH								

1 音に対し 4 データを設定し、1 データは上のように 4 ビットからなります。EG はキーオフされるとリリースに移り、最大減衰量 (96 db) に向かって減衰が進みます。このリリース時間 (TR) を RR により表3-11、3-12のように設定することができます。また、RR は KEY CODE によりスケーリングされるので、図3-3を参照してください。

RR は、D1R および D2R に比べ、下位が 1 ビット少ないため分解能が悪くなります。

・ KS : KEY SCALING

	D7	D6	D5	D4	D3	D2	D1	D0
80H	KS		×	AR				
9FH								

1 音に対し 4 データを設定し、1 データは 2 ビットからなります。この KS は AR、D1R、D2R、RR に関係し、KEY CODE により、各レートをスケーリングします。スケーリングレベルは、図3-3のように 4 段階にコントロールすることができます。スケーリングした後の各レートでアタック、ファストディケイ、リリースの各時間が定まります。

KC	KSO	KS1	KS2	KS3
0	0	0	0	0
1	0	0	0	1
2	0	0	1	2
3	0	0	1	3
4	0	1	2	4
5	0	1	2	5
6	0	1	3	6
7	0	1	3	7
8	1	2	4	8
9	1	2	4	9
10	1	2	5	10
11	1	2	5	11
12	1	3	6	12
13	1	3	6	13
14	1	3	7	14
15	1	3	7	15
16	2	4	8	16
17	2	4	8	17
18	2	4	9	18
19	2	4	9	19
20	2	5	10	20
21	2	5	10	21
22	2	5	11	22
23	2	5	11	23
24	3	6	12	24
25	3	6	12	25
26	3	6	13	26
27	3	6	13	27
28	3	7	14	28
29	3	7	14	29
30	3	7	15	30
31	3	7	15	31

※キースケーリングした後のレートは、下式のように入力レート (R) の 2 倍に左の表の値 (RKs) を加えたものです。

$$\text{RATE} = 2 \times R + \text{RKs}$$

R: 入力各レート

AR、D1R、D2R はレジスタに書き込んだ値を入力レートとしますが、RR はレジスタに書き込んだ値の 2 倍に 1 を加えた値を入力レートとします。

※計算結果が 63 より大きな値のときは、すべて RATE=63

RKs: KEY CODE と KS で定まる値 (左表)。

ただし、ここでの KEY CODE は下図のように、NOTE の下位 2 ビットは切り捨てた KC を用います。

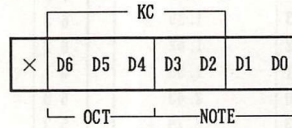


図3-3 キースケーリング

表3-11、3-12は、図3-3で決まるキースケーリング後のレート 6 ビットを上位 4 ビット、下位 2 ビットに分けて表現しています。

(10%~90%) または (90%~10%)

※レベルが 10% から 90%、または 90% から 10% に達する時間を示します。

※この表は 0 M = 4.0 MHz で計算してあります。

EG ATTACK TIME		EG DECAY TIME					
RATE	msec (10%~90%)	RATE	msec (90%~10%)				
15 3	0.00	15 3	1.22	7 3	35.78	7 3	177.43
15 2	0.24	15 2	1.22	7 2	41.75	7 2	207.74
15 1	0.24	15 1	1.22	7 1	50.10	7 1	249.28
15 0	0.24	15 0	1.22	7 0	62.62	7 0	311.60
14 3	0.30	14 3	1.39	6 3	71.57	6 3	356.12
14 2	0.36	14 2	1.62	6 2	83.50	6 2	415.47
14 1	0.42	14 1	1.95	6 1	100.20	6 1	498.57
14 0	0.59	14 0	2.43	6 0	125.26	6 0	623.21
13 3	0.55	13 3	2.78	5 3	143.15	5 3	712.23
13 2	0.65	13 2	3.26	5 2	167.01	5 2	830.94
13 1	0.78	13 1	3.89	5 1	200.40	5 1	997.13
13 0	0.98	13 0	4.87	5 0	250.50	5 0	1246.41
12 3	1.12	12 3	5.57	4 3	286.29	4 3	1424.47
12 2	1.31	12 2	6.49	4 2	334.01	4 2	1661.88
12 1	1.57	12 1	7.79	4 1	400.81	4 1	1994.26
12 0	1.96	12 0	9.74	4 0	501.01	4 0	2492.83
11 3	2.24	11 3	11.12	3 3	572.59	3 3	2848.95
11 2	2.61	11 2	12.99	3 2	668.01	3 2	3323.77
11 1	3.13	11 1	15.58	3 1	801.62	3 1	3988.52
11 0	3.91	11 0	19.48	3 0	1002.02	3 0	4985.65
10 3	4.48	10 3	22.26	2 3	1145.16	2 3	5697.88
10 2	5.22	10 2	25.96	2 2	1336.02	2 2	6647.53
10 1	6.27	10 1	31.16	2 1	1603.23	2 1	7977.05
10 0	7.87	10 0	38.95	2 0	2004.04	2 0	9971.30
9 3	8.95	9 3	44.52	1 3	2290.32	1 3	11395.78
9 2	10.44	9 2	52.83	1 2	2672.05	1 2	13295.07
9 1	12.52	9 1	62.32	1 1	3206.45	1 1	15954.08
9 0	15.65	9 0	77.90	1 0	4008.07	1 0	19942.60
8 3	17.89	8 3	69.03	0 3	無限大	0 3	無限大
8 2	20.87	8 2	103.86	0 2	無限大	0 2	無限大
8 1	25.05	8 1	124.64	0 1	無限大	0 1	無限大
8 0	31.32	8 0	155.80	0 0	無限大	0 0	無限大

表3-11 ATTACK、DECAY TIME (1)

(96 dB~0 dB) または (0 dB~96 dB)

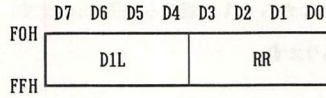
※レベルが 0 % から 100 %、または 100 % から 0 % に達する時間を示します。

※この表は 0 M = 4.0 MHz で計算してあります。

EG ATTACK TIME		EG DECAY TIME					
RATE	msec (96dB~0dB)	RATE	msec (0dB~96dB)				
15 3	0.00	15 3	6.02	7 3	63.72	7 3	835.95
15 2	0.47	15 2	6.02	7 2	74.34	7 2	1027.48
15 1	0.47	15 1	6.02	7 1	89.20	7 1	1232.97
15 0	0.47	15 0	6.02	7 0	111.51	7 0	1541.22
14 3	0.57	14 3	8.03	6 3	127.43	6 3	1761.39
14 2	0.67	14 2	8.03	6 2	148.68	6 2	2296.04
14 1	0.81	14 1	9.63	6 1	178.41	6 1	2465.94
14 0	1.00	14 0	12.04	6 0	223.01	6 0	3082.42
13 3	1.09	13 3	13.77	5 3	254.87	5 3	3522.77
13 2	1.27	13 2	16.06	5 2	297.35	5 2	4109.90
13 1	1.53	13 1	19.27	5 1	356.82	5 1	4931.89
13 0	1.91	13 0	24.08	5 0	446.02	5 0	6164.86
12 3	1.99	12 3	27.52	4 3	509.74	4 3	7045.55
12 2	2.33	12 2	32.11	4 2	594.69	4 2	8228.76
12 1	2.78	12 1	38.53	4 1	713.63	4 1	9863.77
12 0	3.48	12 0	48.16	4 0	892.04	4 0	12329.71
11 3	3.98	11 3	55.04	3 3	1019.48	3 3	14091.09
11 2	4.65	11 2	64.22	3 2	1189.38	3 2	16439.61
11 1	5.58	11 1	77.06	3 1	1427.27	3 1	19727.54
11 0	6.97	11 0	96.33	3 0	1784.08	3 0	24659.42
10 3	7.97	10 3	110.09	2 3	2038.95	2 3	28182.20
10 2	9.29	10 2	128.43	2 2	2378.78	2 2	32879.23
10 1	11.15	10 1	154.12	2 1	2854.53	2 1	39455.07
10 0	13.94	10 0	192.65	2 0	3568.16	2 0	49318.84
9 3	15.93	9 3	220.17	1 3	4077.90	1 3	56364.40
9 2	18.58	9 2	212.12	1 2	4757.55	1 2	65758.46
9 1	22.30	9 1	308.25	1 1	5709.06	1 1	78910.15
9 0	27.88	9 0	385.31	1 0	7136.33	1 0	98637.69
8 3	31.86	8 3	440.35	0 3	無限大	0 3	無限大
8 2	41.53	8 2	513.74	0 2	無限大	0 2	無限大
8 1	44.60	8 1	616.48	0 1	無限大	0 1	無限大
8 0	55.75	8 0	770.60	0 0	無限大	0 0	無限大

表3-12 ATTACK、DECAY TIME (2)

・ D1L : 1st DECAY LEVEL

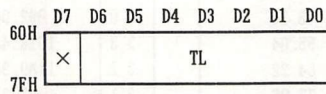


1 音に対し 4 データ設定し、1 データは 4 ビットからなります。EG はこのレベルを経過するとファストディケイからセカンドディケイに移ります。3 dB の分解能を持ち、各ビットは下表のような重みづけになっています。

D7	D6	D5	D4
24	12	6	3

D7~D4 がすべて "1" (= 45 dB) のときは、さらに減衰量が 48 dB 加算されます。

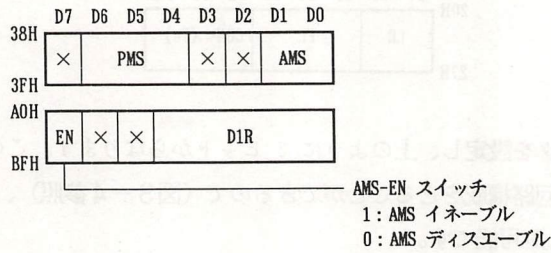
・ TL : TOTAL LEVEL



1 音に対し 4 データを設定し、1 データは 7 ビットからなります。EG で演算された各時点での値に対し、このトータルレベルは（減衰量で表す）を加算して OP に出力し、音色（変調度）および音量を制御します。最小分解能は 0.75 dB であり、各ビットは次のような重みづけになっています。

48	24	12	6	3	1.5	0.75
----	----	----	---	---	-----	------

・ AMS : AMPLITUDE MODULATION SENSITIVITY



1 音に対し 1 データを設定し、1 データは 2 ビットからなります。EG は LFO からの LFA (8 ビット) データで振幅変調を行うことができます。この振幅変調の最大変調度は次のように設定します。この振幅変調は、AMS-EN スイッチによりスロットごとに変調をかけるかどうかを選択できます。なお、AMS のデータはチャンネルごとに設定します。

AMS	AM MOD (最大)
0 0	0
0 1	23.90625 dB
1 0	47.8125 dB
1 1	95.625 dB

表3-13 AMSの最大変調度

<OP : FM OPERATOR>

PG からの位相情報を受けてサインテーブルを読み出します。読み出された信号は、EG からのエンベロープ情報とかけ算されます。その後、FM-OP 回路の接続構成切り替えを行い、また必要に応じて、自分自身への位相情報にフィードバックする量のコントロールが行われます。

ここで FM 変調された信号は ACC に送られます。

・ CON : CONNECTION

	D7	D6	D5	D4	D3	D2	D1	D0
20H	LR		FL			CON= (Fs)		
27H								

1音に対し1データを設定し、上のように3ビットからなります。このCONにより、8音とも異なるFM-OPの回路構成をとることができるので(図3-4参照)、8音それぞれ異なる音色で発音させることが可能です。

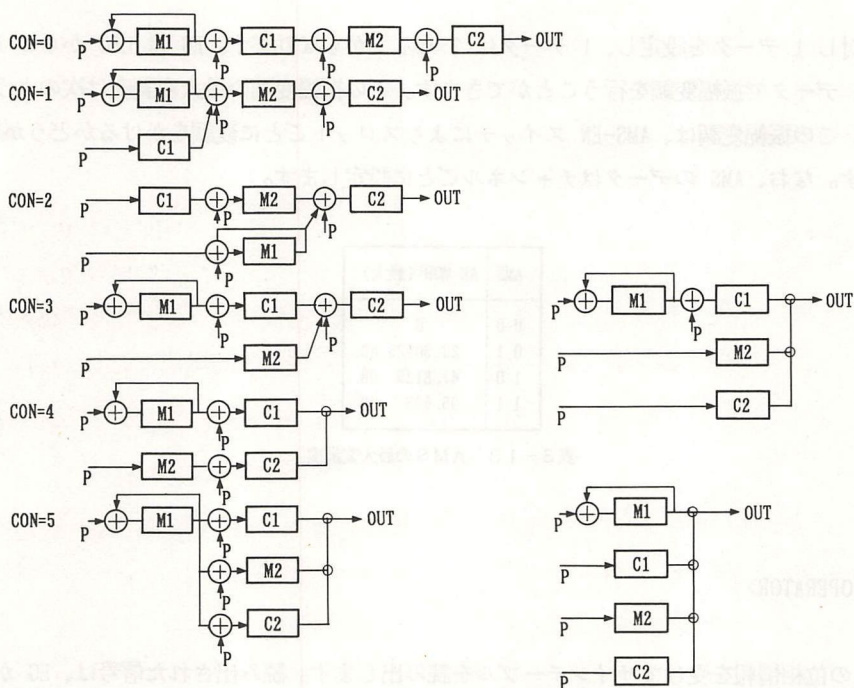


図3-4 FM-OPの構成

・ FL : SELF FEED BACK LEVEL

	D7	D6	D5	D4	D3	D2	D1	D0
20H	LR		FL			CON		
27H								

1音に対し1データを設定し、3ビットからなります。FLのレベルは表3-14のように各音ごとにコントロールが可能です。

FL= (D5~D3)	0	1	2	3	4	5	6	7
LEVEL	OFF	$\pi/16$	$\pi/8$	$\pi/4$	$\pi/2$	π	2π	4π

表3-14 FLのレベル

<NOISE : NOISE GENERATOR>

NOISE がイネーブルされると、32番目のスロットがノイズのスロットに変わります。NOISEの値はNOISE GENERATORのクロックを外部から制御することで変えることができます。

また、エンベロープは32スロット目のエンベロープ機能を用いますが、このときは対数的変化でなく、アタック部はエクスポネンシャル、ディケイ部はすべて直線的に変化します。

・ NE : NOISE ENABLE

	D7	D6	D5	D4	D3	D2	D1	D0
0FH	NE	×	×	NFRQ				

NEのビット (= D7) を "1" にすると、32番目のスロットはノイズになります。

・ NFRQ : NOISE FREQUENCY

NFRQ とノイズとの関係は、

$$f_{\text{Noise}} = \frac{f_{\text{M}} \text{ (KHz)}}{32 \times \text{(NFRQ)}} \text{ (KHz)}$$

※ $f_{\text{M}} = 4000 \text{ KHz}$ (YM2151 に加えるクロック周波数)

となり、約 4.0 KHz から 125 KHz の間、変化させることができます。このときのノイズの周期は、

$$T_{\text{Noise}} = \frac{2^{17} - 1}{f_{\text{Noise}} \text{ (Hz)}} \text{ (sec)}$$

により求めることができ、約 32.8 sec から約 1.05 sec の値になります。

<LFO : FREQUENCY OSC>

約 53 Hz から約 0.008 Hz と広範囲に発振周波数の制御ができます。鋸歯状波、矩形波、三角波、およびノイズのうちの1波形を選び、音源の周波数変調と振幅変調を行います。このとき出力レベルは周波数変調用、振幅変調用と別に制御できます。

・ LFRQ : LOW FREQUENCY

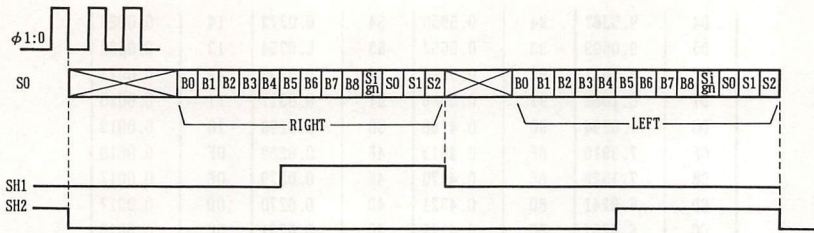
	D7	D6	D5	D4	D3	D2	D1	D0
18H	LFRQ							

8 ビットにより発振周波数を設定できます。設定数値は表3-15を参照してください。

・ W : WAVE FORM

	D7	D6	D5	D4	D3	D2	D1	D0
1BH	CT	×	×	×	×			W

上の2ビットにより、周波数変調 (FM)、振幅変調 (AM) 用に各4種類 (図3-5を参照) に出力されます。



DATA (HEX)	FREQ. (Hz)	DATA (HEX)	FREQ. (Hz)	DATA (HEX)	FREQ. (Hz)	DATA (HEX)	FREQ. (Hz)
FF	59.1278	BF	3.6955	7F	0.2310	3F	0.0144
FE	57.2205	BE	3.5763	7E	0.2235	3E	0.0140
FD	55.3131	BD	3.4571	7D	0.2161	3D	0.0135
FC	53.4058	BC	3.3379	7C	0.2086	3C	0.0130
FB	51.4984	BB	3.2187	7B	0.2012	3B	0.0126
FA	49.5911	BA	3.0994	7A	0.1937	3A	0.0120
F9	47.6837	B9	2.9802	79	0.1863	39	0.0116
F8	45.7764	B8	2.8618	78	0.1788	38	0.0112
F7	43.8690	B7	2.7418	77	0.1714	37	0.0107
F6	41.9617	B6	2.6226	76	0.1639	36	0.0102
F5	40.0543	B5	2.5034	75	0.1565	35	0.0098
F4	38.1470	B4	2.3842	74	0.1490	34	0.0093
F3	36.2396	B3	2.2650	73	0.1416	33	0.0088
F2	34.3323	B2	2.1458	72	0.1341	32	0.0084
F1	32.4249	B1	2.0266	71	0.1267	31	0.0079
F0	30.5176	B0	1.9073	70	0.1192	30	0.0075
EF	29.5639	AF	1.8477	6F	0.1155	2F	0.0072
EE	28.6102	AE	1.7881	6E	0.1118	2E	0.0070
ED	27.6566	AD	1.7285	6D	0.1080	2D	0.0068
EC	26.7029	AC	1.6689	6C	0.1043	2C	0.0065
EB	25.7492	AB	1.6093	6B	0.1006	2B	0.0063
EA	24.7955	AA	1.5497	6A	0.0969	2A	0.0061
E9	23.8419	A9	1.4901	69	0.0931	29	0.0058
E8	22.8882	A8	1.4305	68	0.0894	28	0.0056
E7	21.9345	A7	1.3709	67	0.0857	27	0.0054
E6	20.9808	A6	1.3113	66	0.0820	26	0.0051
E5	20.0272	A5	1.2517	65	0.0782	25	0.0049
E4	19.0735	A4	1.1921	64	0.0745	24	0.0047
E3	18.1198	A3	1.1325	63	0.0708	23	0.0044
E2	17.1661	A2	1.0729	62	0.0671	22	0.0042
E1	16.2125	A1	1.0133	61	0.0633	21	0.0040
E0	15.2588	A0	0.9537	60	0.0596	20	0.0037
DF	14.7820	9F	0.9239	5F	0.0577	1F	0.0036
DE	14.3051	9E	0.8941	5E	0.0599	1E	0.0035
DD	13.8283	9D	0.8643	5D	0.0540	1D	0.0034
DC	13.3514	9C	0.8345	5C	0.0522	1C	0.0033
DB	12.8746	9B	0.8047	5B	0.0503	1B	0.0031
DA	12.3978	9A	0.7749	5A	0.0484	1A	0.0030
D9	11.9209	99	0.7451	59	0.0466	19	0.0029
D8	11.4441	98	0.7153	58	0.0447	18	0.0028
D7	10.9673	97	0.6855	57	0.0428	17	0.0027
D6	10.4904	96	0.6557	56	0.0410	16	0.0026
D5	10.0136	95	0.6258	55	0.0391	15	0.0024

D4	9.5367	94	0.5950	54	0.0373	14	0.0023
D3	9.0599	93	0.5662	53	0.0354	13	0.0022
D2	8.5831	92	0.5364	52	0.0335	12	0.0021
D1	8.1062	91	0.5066	51	0.0317	11	0.0020
D0	7.6294	90	0.4768	50	0.0298	10	0.0019
CF	7.3910	8F	0.4619	4F	0.0289	0F	0.0018
CE	7.1526	8E	0.4470	4E	0.0279	0E	0.0017
CD	6.9141	8D	0.4321	4D	0.0270	0D	0.0017
CC	6.6757	8C	0.4172	4C	0.0261	0C	0.0016
CB	6.4373	8B	0.4023	4B	0.0251	0B	0.0016
CA	6.1989	8A	0.3874	4A	0.0242	0A	0.0015
C9	5.9605	89	0.3725	49	0.0233	09	0.0015
C8	5.7220	88	0.3576	48	0.0224	08	0.0014
C7	5.4836	87	0.3427	47	0.0214	07	0.0013
C6	5.2452	86	0.3278	46	0.0205	06	0.0013
C5	5.0068	85	0.3129	45	0.0196	05	0.0012
C4	4.7684	84	0.2980	44	0.0186	04	0.0012
C3	4.5300	83	0.2831	43	0.0177	03	0.0011
C2	4.2915	82	0.2682	42	0.0168	02	0.0010
C1	4.0531	81	0.2533	41	0.0158	01	0.0010
C0	3.8147	80	0.2384	40	0.0149	00	0.0009

表3-15 LFO

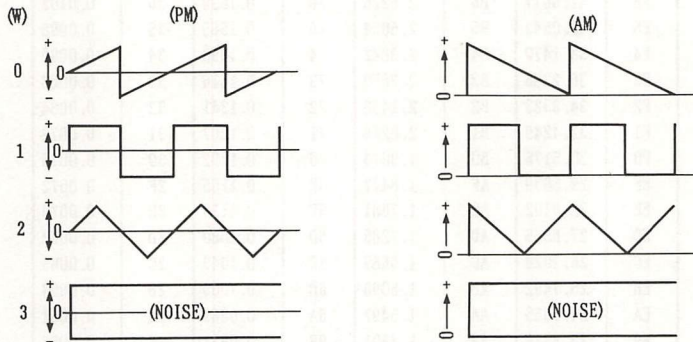
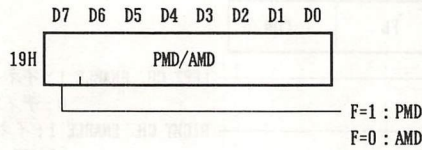


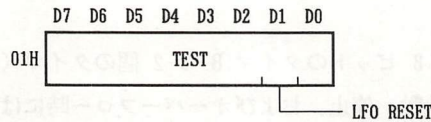
図3-5 WAVE FORM

- ・ PMD : PHASE MODULATION DEPTH
- ・ AMD : AMPLITUDE MODULATION DEPTH



各データは 7 ビットからなり、最上位ビットに与えるデータで PMD と AMD を区別します。PMD/AMD は、周波数変調（または振幅変調）の出力レベルを 1/128 の分解能で制御します。出力は、PMD で制御されるものは 2 の補数、AMD で制御されるものはバイナリとなっています。

- ・ TEST (LFO RESET)



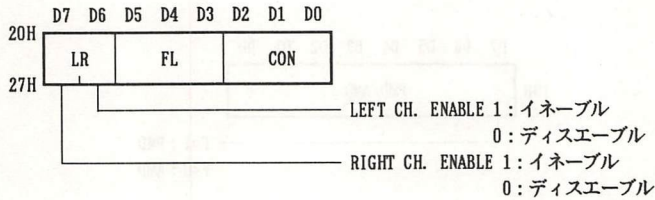
テスト用に設けた信号です。このうち、図の LFO RESET ビット (D1) は、キーオン時に一度 "1" を書き込み、再び "0" を書き込むと LFO の出力波形がリセットされ、図 3-5 に示す波形の左端の部分から再スタートします。各変調のキーオン時の同期を行うことができます。

※注意：テスト用ですから、指定したビット (D1) 以外のビットにレベル "1" のデータを書き込むと、デバイスがテストモードになってしまいます。ご注意ください。

<ACC : ACCUMULATOR>

レジスタから L、R の制御信号を受けて、OP からの楽音信号データを L 系列、R 系列、または両系列同時にアキュムレートします。アキュムレートされた L、R の 2 系列の信号は、交互に仮数部 10 ビット (サインビットも含む)、指数部 3 ビットのオフセット、バイナリ、のフォーマットで LSB からシリアルに出力します。

・ LR : LEFT CH. ENABLE/RIGHT CH. ENABLE

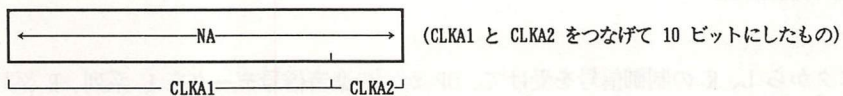
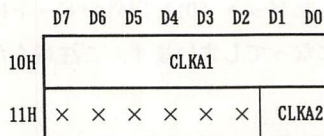


2 ビットからなり、OP からの信号を L 系列、R 系列に振り分けて、または両系列同時にアキუმレートに入力するための制御信号です。

<TIMER>

10 ビットのタイマ A と、8 ビットのタイマ B の 2 個のタイマ (どちらもプリセット可能) からなります。各タイマの始動、停止、およびオーバーフロー時にはデータベースにフラグを立て、割り込みを要求する機能を持っています。またタイマ A は、このデバイス内部でオーバーフロー時にキーオン信号とする機能を持っています。そのときには、割り込み要求を停止させることができます。

・ CLKA1/CLKA2

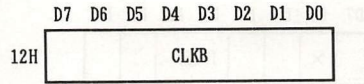


上記のように 2 ワードによる 10 ビットからなり、タイマ A は次の式で示すような周期でオーバーフローを発生します。NA は CLKA1 と CLKA2 を図のようにつないだものです。

$$T_A \text{ (ms)} = \frac{64 \times (1024 - NA)}{f_M \text{ (KHz)}}$$

※ fM (KHz) = 4000 KHz (YM2151 に加えるクロック周波数)

・CLKB

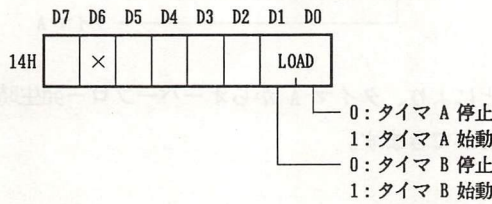


8 ビットからなり、これによりタイマ B は次のような周期でオーバーフローを発生します。

$$TB \text{ (ms)} = \frac{1024 \times (256 - \text{CLKB})}{fM \text{ (KHz)}}$$

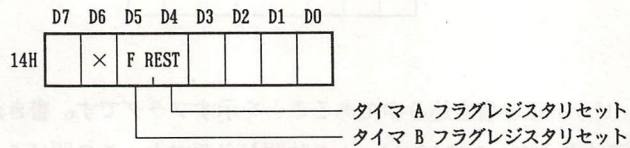
※ fM (KHz) = 4000 KHz (YM2151 に加えるクロック周波数)

・LOAD



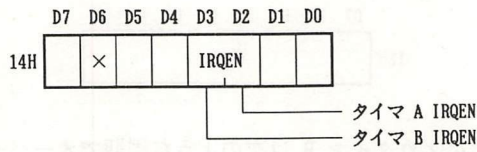
2 ビットからなり、タイマ A、B の始動/停止の制御をします。"1" で始動、"0" で停止です。

・F RESET



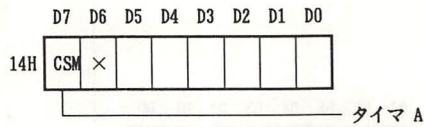
この 2 ビットは、前述の各タイマがオーバーフローしたことを示すフラグレジスタの内部をリセットします ("1" でリセット)。

・ IRQEN



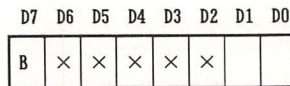
この 2 ビットは、タイマが発生するオーバーフローをフラグレジスタに登録できるようにします。割り込み要求もできます。

・ CSM



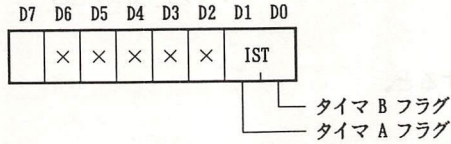
"1" を書き込むことにより、タイマ A からオーバーフロー発生時に音源すべてのスロットにキーオンを与えることができます。

<B: WRITE Busy FLAG (READ MODE)>



この 1 ビットは、書き込み中であることを示すフラグです。書き込み命令を受けてから書き込みを終了するまで、f の 68 ビットの時間が必要です。この間はこのフラグが "1" になります。データを連続して書き込むときには、このフラグを読み、"0" になったことを確認してから次のデータを書き込む必要があります。

<IST (READ MODE)>

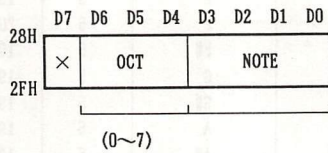


この 2 ビットは、フラグレジスタの状態を示します。ピン端子 IRQ が "0" の状態のときは、2 つのフラグレジスタのどちらかがタイマ A またはタイマ B からのオーバーフローにより "1" のレベルの状態にあることを示します。

1-7 システムクロックが4MHzの際の補正方法

(YM2203のデータをYM2151で使用する場合)

YM2151 の音程は、KC (KEY CODE ; FM音源内部レジスタ 28H~2FH) と KF (KEY FRACTION ; 同 30H~37H) により決められますが、YM2151 はシステムクロックを 3.579545 MHz にしたとき、KF 値 0 でずれの少ない音程となるように、デバイス内部にデータを持っています。したがって、システムクロックが 3.579545 MHz の場合には KF を 0 に設定し、KC の値を変えて音程を決めます。



	0	1	2	4	5	6	8	9	10	12	13	14
NOTE	C#	D	D#	E	F	F#	G	G#	A	A#	B	C

表3-16 KF=0のときのKCと音程の関係 (クロック 3.579545 MHz 時)

ところが、システムクロックを変更すると、音程が次式で示される値だけずれます。

$$\frac{\log (f_{MX}/f_M)}{\log (2)} \times 1200 \text{ [セント]}$$

f_{MX} : 新たなシステムクロック
 f_M : 3.579545 MHz
 1 セント : 1/100 [度]

いま、f_{MX}=4 MHz とすると、

$$\frac{\log (4/3.579545)}{\log 2} \times 1200 = 192.27 \text{ [セント]}$$

すなわち、システムクロックを 3.579545 MHz から 4 MHz に変更すると、約 192.27 セントだけ音程が高くなります。

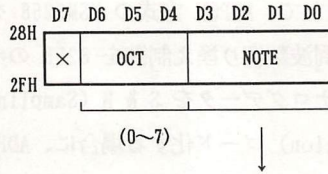
●補正方法

システムクロックを 3.579545 MHz から 4 MHz に変更し、KC、KF が変更されなければ、自動的に 192.27 セント高い音出力されます。そこで、KF の値を与えて、音のずれを約 200 セントとします。すると、発音音程は 1 音高い音になるため、KC の NOTE と発音音程は次の表のようになります。

KCのNOTEの値	3.579545 MHzのときの音程	4 MHzのときの音程	KFの値	
0	C#	D#	6	200.56
1	D	E	5	198.98
2	D#	F	6	200.71
4	E	F#	5	199.06
5	F	G	5	199.79
6	F#	G#	5	199.37
8	G	A	5	199.81
9	G#	A#	5	199.39
10	A	B	5	199.73
12	A#	C	6	200.02
13	B	C#	6	200.25
14	C	D	5	199.80

表3-17 クロック周波数による音程の違い

よって、4 MHz のときの KC の値と音程は次の関係になります。



	0	1	2	4	5	6	8	9	10	12	13	14
NOTE	D#	E	F	F#	G	G#	A	A#	B	C	C#	D

表3-18 KF=0のときのKCと音程の関係 (クロック 4 MHz 時)

また、システムクロックの変更により、同一オクターブデータ内での最低の音程は D# となります。以降、E、F、F# ……と高くなり、D がもっとも高い音となります。

したがって、出力の音域は、0 オクターブの D# から 7 オクターブの D となり、システムクロック 3.579545 MHz の場合と比べ、1 音高い音が出せる代わりに 1 音低い音が出せなくなります。

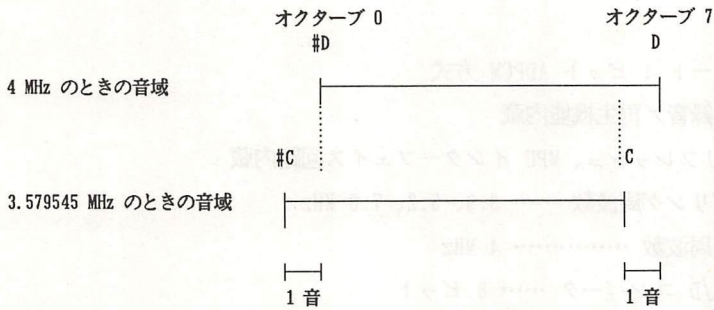


図3-6 クロック周波数による音域の違い

2. 音声合成

X68000 では、音声合成用 LSI として、ADPCM 方式の MSM6258 を使用しています。また、この PCM の出力制御とサンプリング周波数切り換え制御を 8255 のポート C にて行なっています。

この LSI では、音声波形などアナログデータを S & H (Sampling & Hold)、AD コンバータを介して PCM (Pulse Code Modulation) コード化する場合に、ADPCM (Adaptive Differential PCM) 法を用いて、信号の隣接サンプルの差分を量子化、符号化することにより、情報量を削減します。

また、合成時には逆のプロセスを経過して、デジタル-アナログ変換器 (DAC) により、原音波形に近い形に戻されます。

なお、X68000 の音声合成では、まずラインイン端子から入力されたオーディオ信号を A/D 変換して、そのデータをメモリに取り込んでいき、次に、逆のプロセスを経由してメモリ内のデータを D/A 変換してオーディオ信号に変え、ラインアウト端子から出力します。ただし、サンプリング周波数が 7.8 KHz の場合は、1 分間のオーディオ信号が約 229 K バイトの A/D 変換データに変換されます。

2-1 特長

- (1) ストレート 4 ビット ADPCM 方式
- (2) ADPCM 録音/再生機能内蔵
- (3) DRAM リフレッシュ、MPU インターフェイス回路内蔵
- (4) サンプリング周波数 …… 3.9、5.2、7.8 KHz
- (5) 原発振周波数 …………… 4 MHz
- (6) 内蔵 A/D コンバータ …… 8 ビット
- (7) 内蔵 D/A コンバータ …… 10 ビット
- (8) D/A 出力形式 …………… A 級 (電圧型)

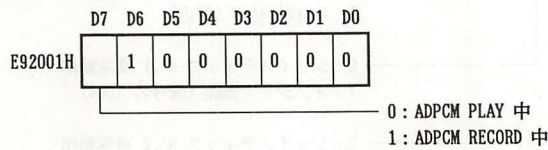
2-2 音声合成レジスタのアドレスマップ

レジスタアドレス		D7	D6	D5	D4	D3	D2	D1	D0	備考
E92001H	READ	REC/ PLAY	1	0	0	0	0	0	0	ADPCM ステータス
	WRITE	0	0	0	0	0	REC ST	PLAY ST	SP	ADPCM コマンド
E92003H	READ	B3	B2	B1	B0	B3	B2	B1	B0	入力データ
	WRITE									出力データ
E9A005H	WRITE	IOC7	IOC6	IOC5	IOC4	Sampling RATE		PCM PAN		ADPCM 出力/ サンプリング周波数 切り換え
E92003H (E90001H = 1BH)	WRITE	CT2	CT1	×	×	×	×	WAVE FORM		ADPCM クロック切り 替え (FM 音源レジ スタデータポート)

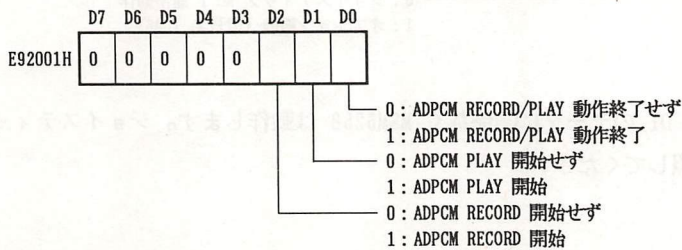
表3-19 音声合成レジスタアドレスマップ

2-3 音声合成レジスタの詳細

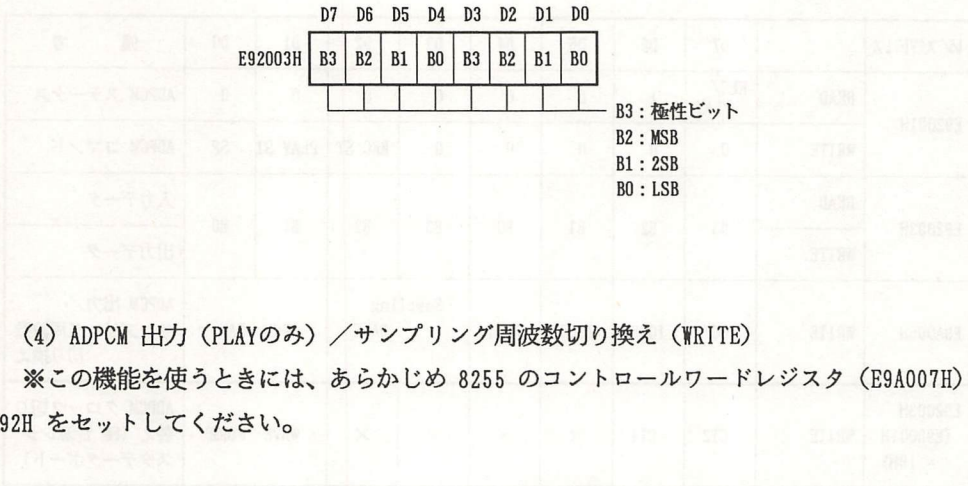
(1) ADPCM ステータス (READ)



(2) ADPCM コマンド (WRITE)

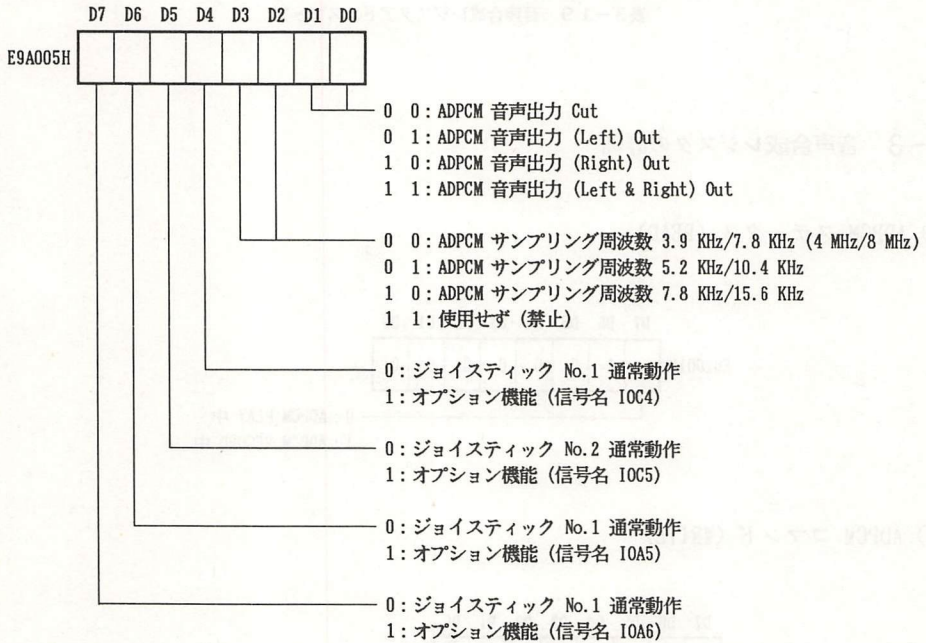


(3) ADPCM 音声データ (READ/WRITE)



(4) ADPCM 出力 (PLAYのみ) / サンプル周波数切り換え (WRITE)

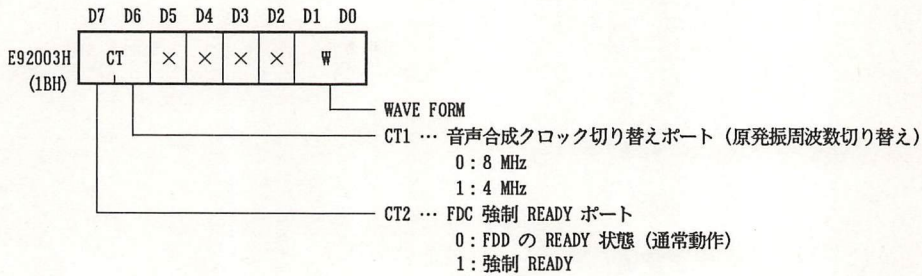
※この機能を使うときには、あらかじめ 8255 のコントロールワードレジスタ (E9A007H) に 92H をセットしてください。



ただし、D0、D1 のデータに関係なく MSM6258 は動作します。ジョイスティックの詳細は、第5章の3を参照してください。

(5) FM音源レジスタデータポート (WRITE)

※この機能を使うときには、あらかじめ YM2151 の FM 音源レジスタアドレスポート (E90001H) に 1BH (内部レジスタ) をセットしてください。



なお、詳細は本章 1-6 を参照してください。

2-4 音声合成アクセス

音声合成を行うための手順は、次のとおりです。

- (1) 8255 にモード 0 のポート C (出力) をセットする。
E9A007H に 92H をセットします。
- (2) ADPCM 音声出力 (PLAYのみ) / サンプル周波数をセットする。
E9A005H に ADPCM 音声出力 / サンプル周波数データをセットします。
- (3) 63450 DMAC のチャンネル 3 の各レジスタをセット (外部転送要求サイクルスチールモードで、デュアルアドレスモード) する。
なお、DMAC 転送終了におけるノーマルベクタ割り込みルーチンには、あらかじめ ADPCM の動作を終了するためのプログラム (E92001H に 01H をセット) を入れておく必要があります。
- (4) ADPCM の PLAY (RECORD) の開始をセットする。
ADPCM PLAY 開始の場合は、E92001H に 02H をセット、逆に ADPCM RECORD 開始の場合は、E92001H に 04H をセットします。
- (5) ADPCM の PLAY (RECORD) が終了すると、DMAC の転送終了におけるノーマルベクタ割り込みが発生し、その割り込みルーチン内で ADPCM の動作が終了されます。

1. DMAコントローラ(Direct Memory Access Controller)

X68000 には、DMAC として 63450 を使用しています。これは、独立した 4 チャンネルの DMA C で、X68000 では、表4-1のように割りつけられています。

チャンネル番号	割りあて	転送要求	ブロック転送
0	内蔵 2HD	外部転送要求 サイクルスチールモード	<ul style="list-style-type: none"> 全チャンネル デュアルアドレスモード 全チャンネル (プログラマブル) コンティニューモード アレイチェーンモード リンクアレイチェーンモード
1	ハードディスク (オプション)	同 上	
2	メモリー-メモリー	オートリクエスト 限定速度、最大速度	
3	音声合成	外部転送要求 サイクルスチールモード	

表4-1 DMAC各チャンネル割りあて

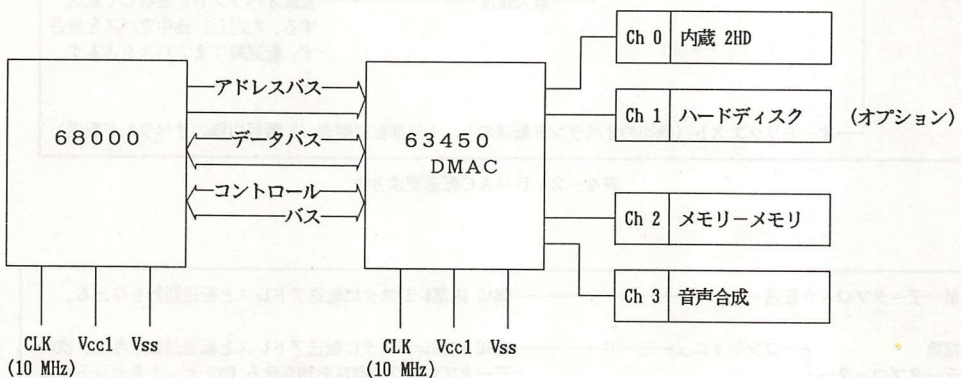


図4-1 DMACブロック図

1-1 特長

この DMAC は、次のような特長を持っています。また、表4-2に DMAC 転送要求方法を、表4-3に DMAC データブロック転送について示します。

- (1) 4本の独立 DMA チャンネルを装備（優先順位はプログラマブル）
- (2) メモリー-メモリー、メモリー-I/O デバイス間転送が可能
- (3) コンティニュー、アレイチェイン、リンクアレイチェインモードのブロック転送機能をサポート
- (4) 内部レジスタを利用したプログラマブルな転送
- (5) エラー検出、エラー割り込みベクタ、例外処理など高信頼なデータ転送機能をサポート
- (6) 最大 5 M バイト/秒 (10 MHz)
- (7) 68000 バスコンパチブル

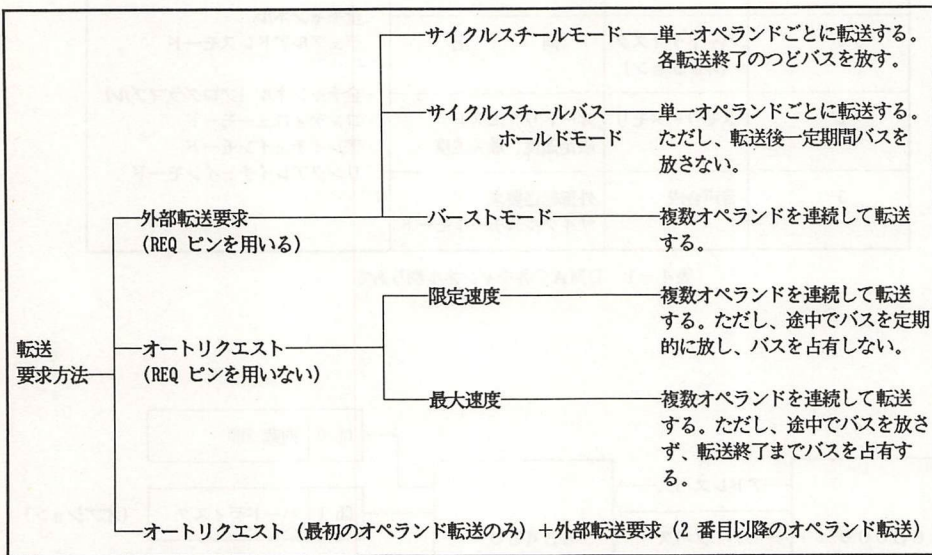


表4-2 DMAC転送要求方法

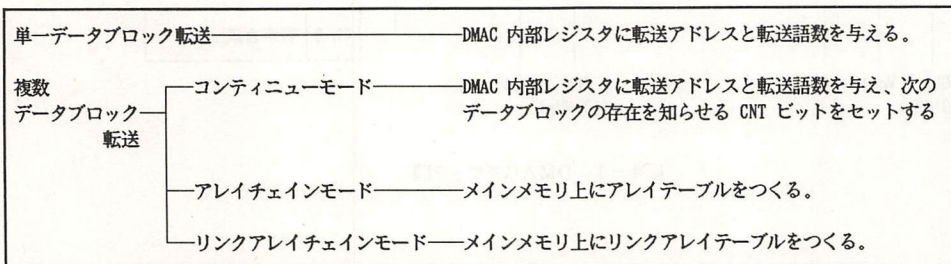


表4-3 DMACデータブロック転送

1-2 DMACレジスタのアドレスマップ

Ch No.	レジスタアドレス	D07 (D15) D06 (D14) D05 (D13) D04 (D12) D03 (D11) D02 (D10) D01 (D09) D00 (D08)	備考
	E84000H	COC BTC NDT ERR ACT DIT PCT PCS	CSRO (チャンネルステータスレジスタ)
	E84001H	0 0 0 ← ERROR CODE →	CERO (チャンネルエラーレジスタ)
	E84004H	XRM DTYP PCL	DCRO (デバイスコントロールレジスタ)
	E84005H	← SIZE → CHAIN REQG	OCRO (オペレーションコントロールレジスタ)
	E84006H	DIR BTD ← MAC → DAC	SCRO (シーケンスコントロールレジスタ)
	E84007H	0 0 0 0 ← INT 0 0 0	CCRO (チャンネルコントロールレジスタ)
	E8400AH	←] MTCO (メモリトランスファカウンタ)
	E8400BH	→	
	E8400CH	←] MARO (メモリアドレスレジスタ) (H)
	E8400DH	→	
	E8400EH	←] MARO (メモリアドレスレジスタ) (L)
	E8400FH	→	
0 Ch	E84014H	←] DARO (デバイスアドレスレジスタ) (H)
	E84015H	→	
	E84016H	←] DARO (デバイスアドレスレジスタ) (L)
	E84017H	→	
	E8401AH	←] BTCO (ベーストランスファカウンタ)
	E8401BH	→	
	E8401CH	←] BARO (ベースアドレスレジスタ) (H)
	E8401DH	→	
	E8401EH	←] BARO (ベースアドレスレジスタ) (L)
	E8401FH	→	
	E84025H	←	NIVO (ノーマルインタラプトベクタ)

2. MFP(Multi Function Peripheral)

X68000 では、キーボードとのデータ送受信、各種タイマ機能、各種割り込み制御などを 68000 ファミリーである 68901 を使用して行っています。

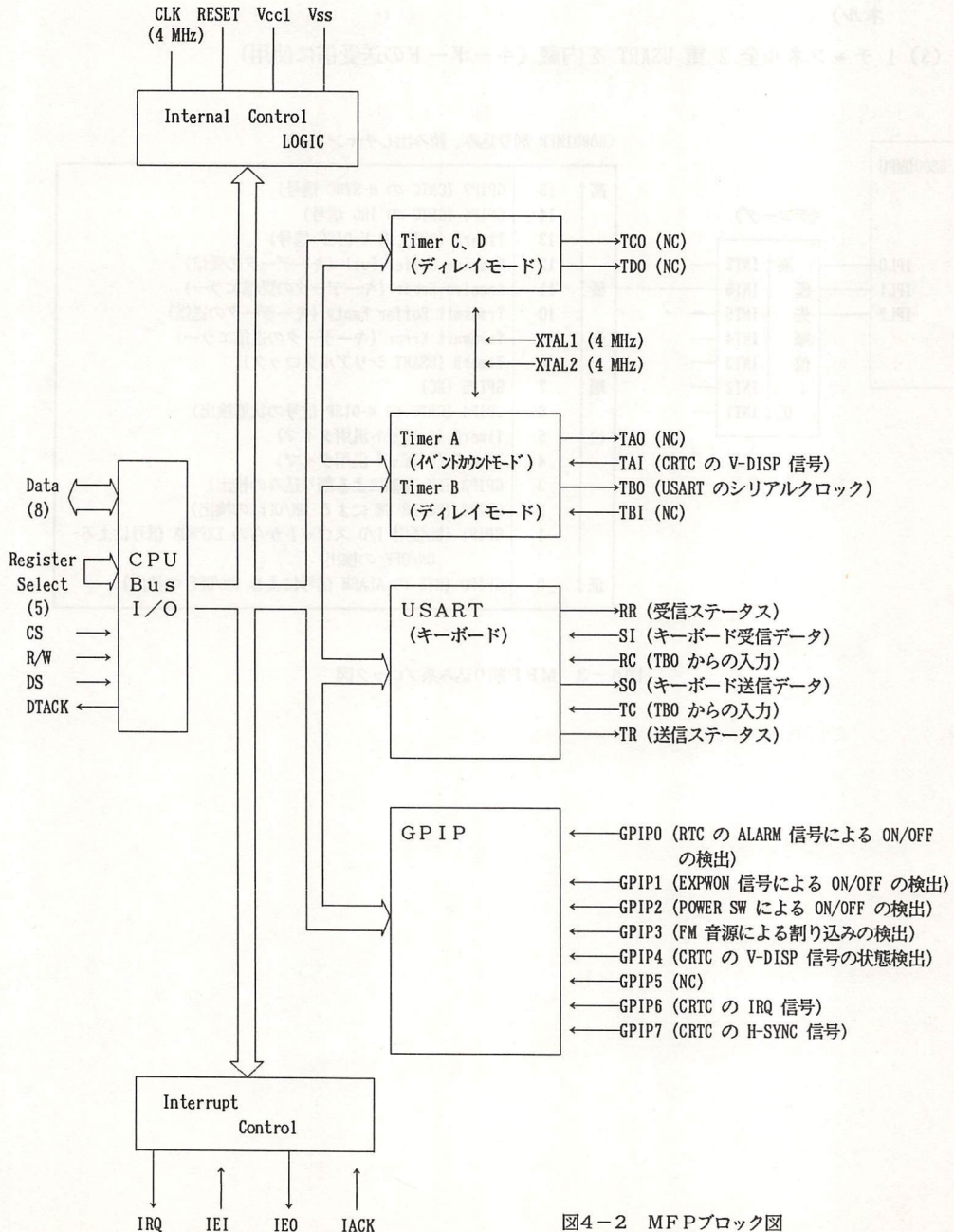


図4-2 MFPブロック図

2-1 特長

この MFP は、次のような特長をもっています。

- (1) 16 チャンネルの割り込み制御 (各種信号からの割り込み)
- (2) 4 つのタイマを内蔵 (ディレイモード 3 チャンネル、イベントカウントモード 1 チャンネル)
- (3) 1 チャンネル全 2 重 USART を内蔵 (キーボードの送受信に使用)

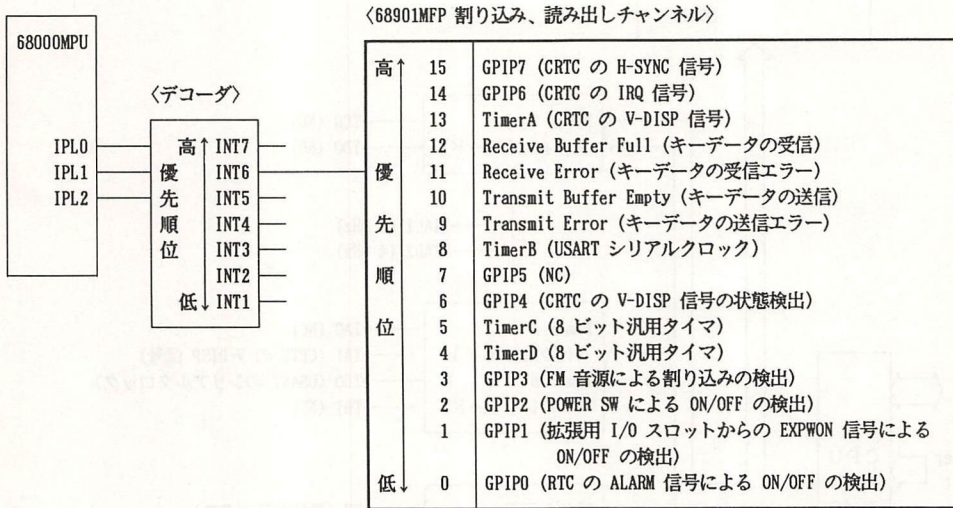


図4-3 MFP割り込み系ブロック図

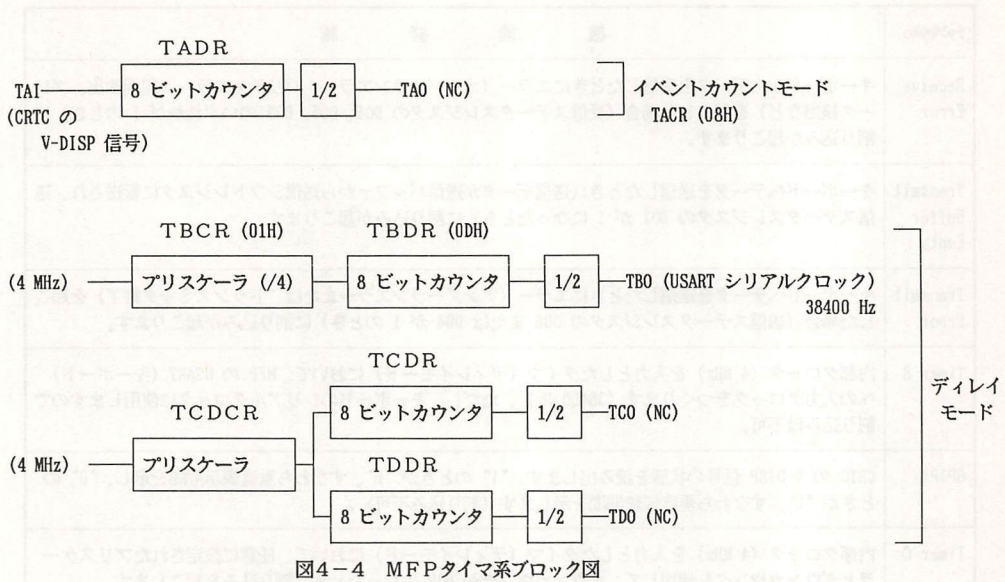


図4-4 MFPタイマ系ブロック図

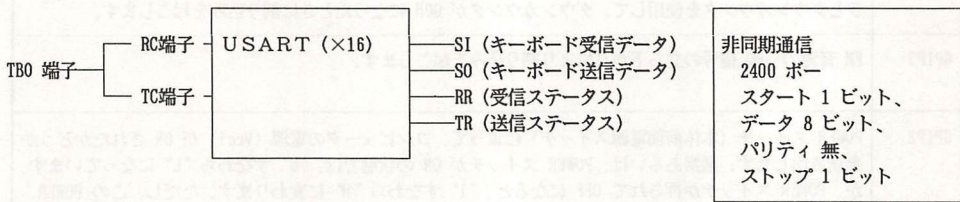
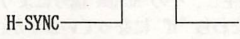
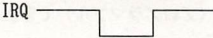


図4-5 MFP USART系ブロック図

チャンネルNo.	機能詳細
GPIP7	CRTC の H-SYNC 信号の立ち下がりにより割り込みを起こします (アクティブエッジレジスタには "0" をセット) 
GPIP6	CRTC の R09 (E80012H) で設定された割り込みラスタアドレスで割り込みを起こしたい場合に、CRTC の IRQ 信号の立ち下がりにより割り込みを起こします (アクティブエッジレジスタには "0" をセット) 
Timer A	CRTC の V-DISP 信号を入力としたタイマ (イベントカウントモード) において任意に設定されたカウントパルス発生方法 (入力信号の立ち下がりか、立ち上がりによりカウントパルスを発生) とダウンカウンタ値によりダウンカウンタが 00H になったときに割り込みを起こします。
Receive Buffer Full	キーボードからデータを受信したとき (受信データが受信シフトレジスタから受信バッファに転送され、受信ステータスレジスタの D07 が 1 になったとき) に割り込みが起こります。

チャンネルNo.	機 能 詳 細
Receive Error	キーボードからデータを受信したときにエラー（オーバーランエラー、パリティエラー、同期検出、ブレイク検出など）を起こした場合（受信ステータスレジスタの D06、D05、D03 のいずれかが 1 のとき）に割り込みが起きます。
Transmit Buffer Empty	キーボードヘデータを送信したとき（送信データが送信バッファから送信シフトレジスタに転送され、送信ステータスレジスタの D07 が 1 になったとき）に割り込みが起きます。
Transmit Error	キーボードヘデータを送信したときにエラー（アンダーランエラーまたは、トランスミット終了）を起こした場合（送信ステータスレジスタの D06 または D04 が 1 のとき）に割り込みが起きます。
Timer B	内部クロック（4 MHz）を入力としたタイマ（ディレイモード）において、MFP の USART（キーボード）への入力クロックをつくります（38400 Hz）。ただし、キーボードのシリアルクロックに使用しますので割り込みは不可。
GPIP4	CRTC の V-DISP 信号の状態を読み出します。“1”のときが“H”、すなわち垂直表示期間を示し、“0”のときが“L”、すなわち垂直帰線期間を示します（割り込み不可）。
Timer C	内部クロック（4 MHz）を入力としたタイマ（ディレイモード）において、任意に設定されたプリスケアラとダウンカウンタを使用して、ダウンカウンタが 00H になったときに割り込みを起します。
Timer D	内部クロック（4 MHz）を入力としたタイマ（ディレイモード）において、任意に設定されたプリスケアラとダウンカウンタを使用して、ダウンカウンタが 00H になったときに割り込みを起します。
GPIP3	FM 音源の IRQ 信号の立ち下がりにより割り込みを起します。
GPIP2	POWER スイッチ（本体前面電源スイッチ）によって、コンピュータの電源（Vcc1）が ON されたかどうかを読み出します。通常あるいは、POWER スイッチが ON の状態では、“0”すなわち“L”になっていますが、POWER スイッチが押されて OFF になると、“1”すなわち“H”に変わります。ただし、この POWER スイッチが OFF されたかどうかの検出方法については、通常この信号の立ち上がりによる割り込みを使用してください。
GPIP1	拡張用 I/O スロットから EXPWON 信号を使ってコンピュータの電源（Vcc1）が ON されたかどうかを読み出します。通常あるいは、EXPWON 信号以外の方法によりコンピュータの電源が ON された場合は、“1”すなわち“H”になっていますが、EXPWON 信号を使用してコンピュータの電源が ON された場合は“0”すなわち“L”になります。つまり MPU は、この GPIP1 ポートを調べることにより、コンピュータの電源が拡張用 I/O スロットの EXPWON 信号を使用して ON されたかどうかを知ることができます。
GPIPO	RTC の ALARM タイマを使用して ALARM 信号を発生し、その ALARM 信号によりコンピュータの電源が ON されたかどうかを読み出します。通常は“1”すなわち“H”になっていますが、ALARM 信号が発生したときには、1 分間だけ“0”すなわち“L”になります。つまり MPU は、コンピュータの電源が ON になってから 1 分間以内であれば、この GPIPO ポートを調べることにより、コンピュータの電源が ALARM 信号によって ON されたかどうかを知ることができます。ただし この ALARM 信号には、ALARM タイマによる信号のほかに、1 Hz、または 16 Hz のクロックパルスも使用（プログラムブル）でき、その信号の任意に設定された状態変化による割り込みを起すこともできます。

表 4-5 MFP各チャンネル詳細

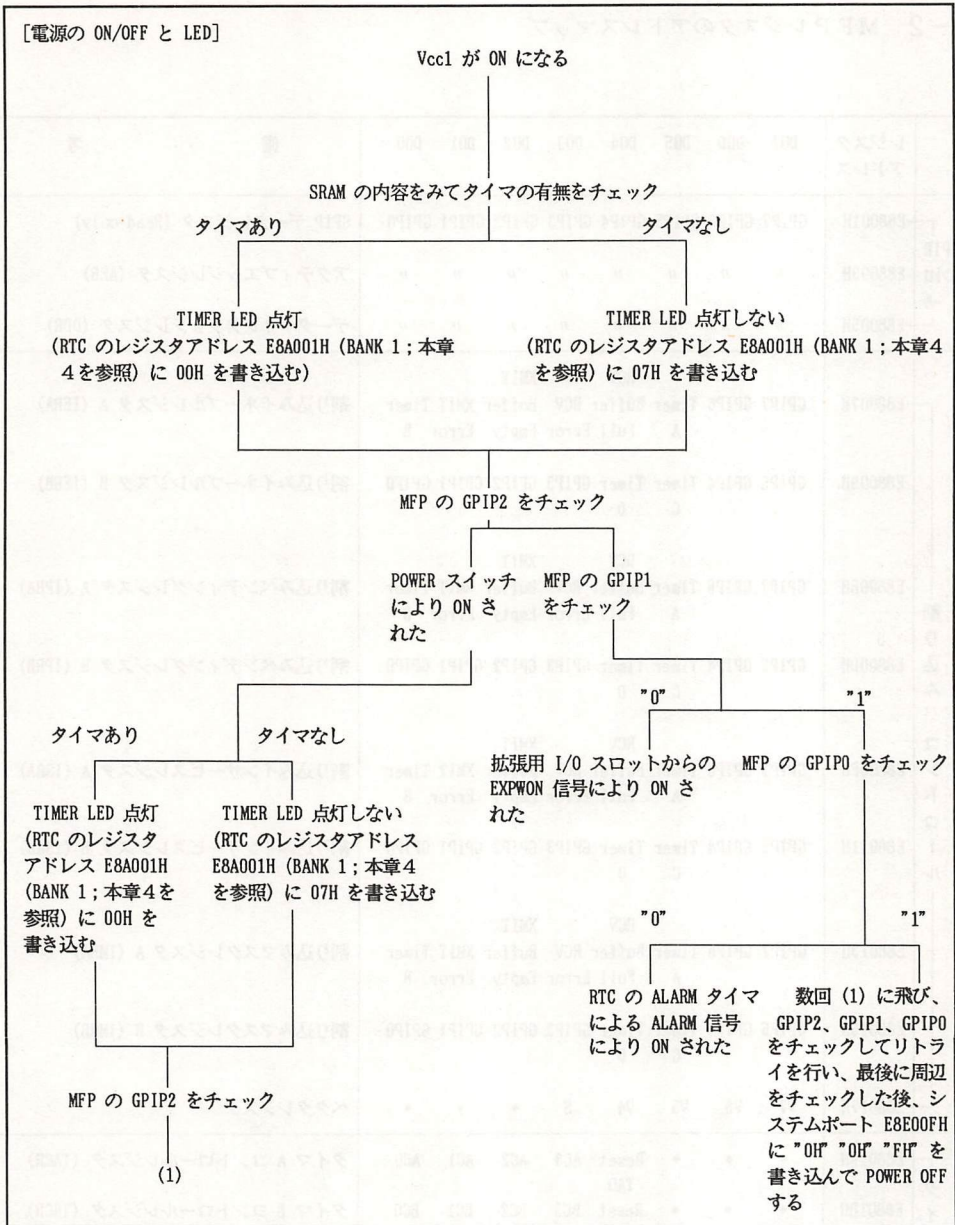


図4-6 電源ONのチェックに関するフローチャート

2-2 MFPレジスタのアドレスマップ

	レジスタ アドレス	D07	D06	D05	D04	D03	D02	D01	D00	備 考
GPIP エント ール	E88001H	GPIP7	GPIP6	GPIP5	GPIP4	GPIP3	GPIP2	GPIP1	GPIP0	GPIP データレジスタ (Read only)
	E88003H	”	”	”	”	”	”	”	”	アクティブエッジレジスタ (AER)
	E88005H	”	”	”	”	”	”	”	”	データディレクションレジスタ (DDR)
割り 込み コン トロ ール	E88007H	GPIP7	GPIP6	Timer A	Buffer Full	RCV Error	Buffer Empty	XMIT Error	Timer B	割り込みイネーブルレジスタ A (IERA)
	E88009H	GPIP5	GPIP4	Timer C	Timer D	GPIP3	GPIP2	GPIP1	GPIP0	割り込みイネーブルレジスタ B (IERB)
	E8800BH	GPIP7	GPIP6	Timer A	Buffer Full	RCV Error	Buffer Empty	XMIT Error	Timer B	割り込みベンディングレジスタ A (IPRA)
	E8800DH	GPIP5	GPIP4	Timer C	Timer D	GPIP3	GPIP2	GPIP1	GPIP0	割り込みベンディングレジスタ B (IPRB)
	E8800FH	GPIP7	GPIP6	Timer A	Buffer Full	RCV Error	Buffer Empty	XMIT Error	Timer B	割り込みインサービスレジスタ A (ISRA)
	E88011H	GPIP5	GPIP4	Timer C	Timer D	GPIP3	GPIP2	GPIP1	GPIP0	割り込みインサービスレジスタ B (ISRB)
	E88013H	GPIP7	GPIP6	Timer A	Buffer Full	RCV Error	Buffer Empty	XMIT Error	Timer B	割り込みマスクレジスタ A (IMRA)
	E88015H	GPIP5	GPIP4	Timer C	Timer D	GPIP3	GPIP2	GPIP1	GPIP0	割り込みマスクレジスタ B (IMRB)
E88017H	V7	V6	V5	V4	S	*	*	*	ベクタレジスタ	
タイ マー コン トロ ール	E88019H	*	*	*	Reset TAO	AC3	AC2	AC1	AC0	タイマ A コントロールレジスタ (TACR)
	E8801BH	*	*	*	Reset TBD	BC3	BC2	BC1	BC0	タイマ B コントロールレジスタ (TBCR)
	E8801DH	*	CC2	CC1	CC0	*	DC2	DC1	DC0	タイマ C, D コントロールレジスタ (TCDCR)
	E8801FH	D7	D6	D5	D4	D3	D2	D1	D0	タイマ A データレジスタ (TADR)
	E88021H	”	”	”	”	”	”	”	”	タイマ B データレジスタ (TBDR)
	E88023H	”	”	”	”	”	”	”	”	タイマ C データレジスタ (TCDR)
	E88025H	”	”	”	”	”	”	”	”	タイマ D データレジスタ (TDDR)

USART コントロール	E88027H	”	”	”	”	”	”	”	”	同期キャラクタレジスタ (未使用)
	E88029H	CLK	WLI	WLO	ST1	ST0	PE	E/O	*	USART コントロールレジスタ (UCR)
	E8802BH	BF	CE	PE	PE	F/S or B	M/CIP	SS	RE	受信ステータスレジスタ (RSR)
	E8802DH	BE	UE	AT	END	B	H	L	TE	送信ステータスレジスタ (TSR)
	E8802FH	D7	D6	D5	D4	D3	D2	D1	D0	USART データレジスタ (UDR)

表4-6 MFPレジスタアドレスマップ

レジスタ アドレス	D07	D06	D05	D04	D03	D02	D01	D00	備 考
E88001H	*	*	*	*	*	*	*	*	GPIP データレジスタ (Read only)
E88003H	0	0	*	P	*	1	*	*	アクティブエッジレジスタ (AER)
E88005H	0	0	0	0	0	0	0	0	データディレクションレジスタ (DDR)
E88007H	P	P	P	1	1	P	P	0	割り込みイネーブルレジスタ A (IERA)
E88009H	P	0	P	P	0	1	0	0	割り込みイネーブルレジスタ B (IERB)
E8800BH	*	*	*	*	*	*	*	*	割り込みベンディングレジスタ A (IPRA)
E8800DH	*	*	*	*	*	*	*	*	割り込みベンディングレジスタ B (IPRB)
E8800FH	*	*	*	*	*	*	*	*	割り込みインサービスレジスタ A (ISRA)
E88011H	*	*	*	*	*	*	*	*	割り込みインサービスレジスタ B (ISRB)
E88013H	P	P	P	1	1	P	P	0	割り込みマスクレジスタ A (IMRA)
E88015H	P	0	P	P	0	1	0	0	割り込みマスクレジスタ B (IMRB)
E88017H	P	P	P	P	*	*	*	*	ベクタレジスタ
E88019H	0	0	0	0	1	0	0	0	タイマ A コントロールレジスタ (TACR)
E8801BH	0	0	0	0	0	0	0	1	タイマ B コントロールレジスタ (TBCR)
E8801DH	0	P	P	P	0	P	P	P	タイマ C、D コントロールレジスタ (TCDCR)
E8801FH	P	P	P	P	P	P	P	P	タイマ A データレジスタ (TADR)
E88021H	0	0	0	0	1	1	0	1	タイマ B データレジスタ (TBDR)
E88023H	P	P	P	P	P	P	P	P	タイマ C データレジスタ (TCDR)
E88025H	P	P	P	P	P	P	P	P	タイマ D データレジスタ (TDDR)
E88027H	0	0	0	0	0	0	0	0	同期キャラクタレジスタ (未使用)
E88029H	1	0	0	0	1	0	0	*	USART コントロールレジスタ (UCR)
E8802BH	*	*	*	*	*	*	0	P	受信ステータスレジスタ (RSR)
E8802DH	*	*	P	*	P	1	0	P	送信ステータスレジスタ (TSR)
E8802FH	*	*	*	*	*	*	*	*	USART データレジスタ (UDR)

上表において、P はプログラマブルであることを表します。

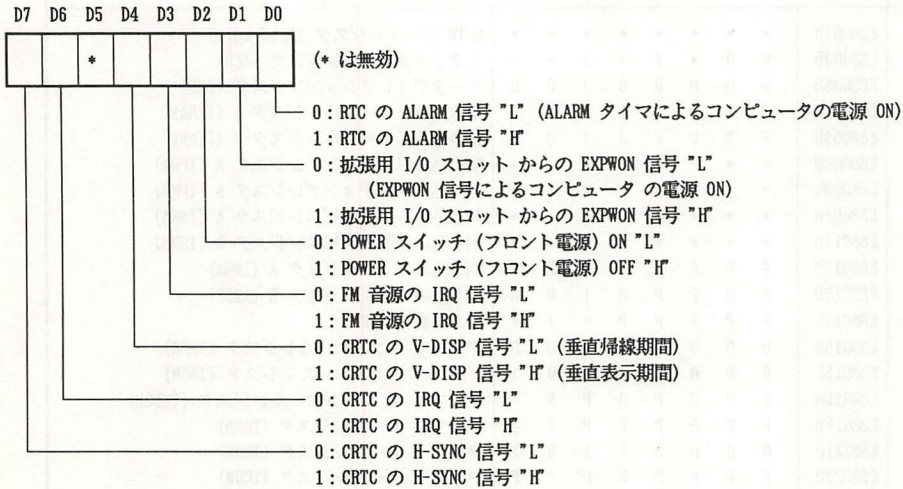
表4-7 MFP各レジスタ標準設定値

2-3 MFPレジスタの詳細

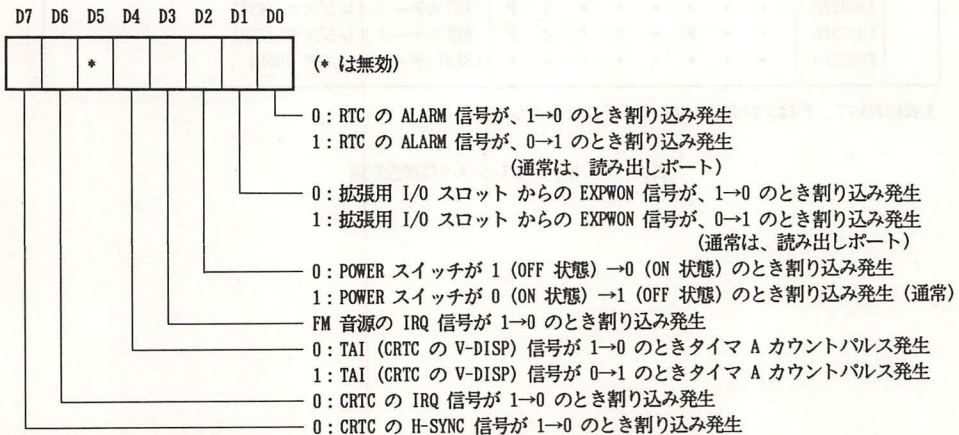
(1) GPIIP コントロール

・GPIIP データレジスタ (E88001H)

MFP の GPIIP ポート (8 ビット) は、ビットごとに、通常のポートに指定したり、割り込みのポートに指定したりすることができます。X68000 では、GPIPO、GPIPI を読み出しポートに使用しているほか、タイマ A にイベントカウントモード を使用していますので、GPIPA も読み出しポートに使用しています。また、GPIP2、GPIP6、GPIP7 (GPIPO) については割り込みポートとして使用しています (GPIP5 は未使用)。いずれにしても、全ビット読み出しのみになっています。ただし、リセット時は全ビットが 0 になります。



・アクティブエッジレジスタ (E88003H)



ただし、リセット時は全ビットが 0 になります。

・データディレクションレジスタ (E88005H)

GPIP ポートの入出力を指定します。X68000 では、8 ビット全部が入力として使用されますので、E88005H には 00H が入ります。ただし、リセット時は全ビットが 0 になります。

(2) 割り込みコントロール

・割り込みイネーブルレジスタ A (E88007H)

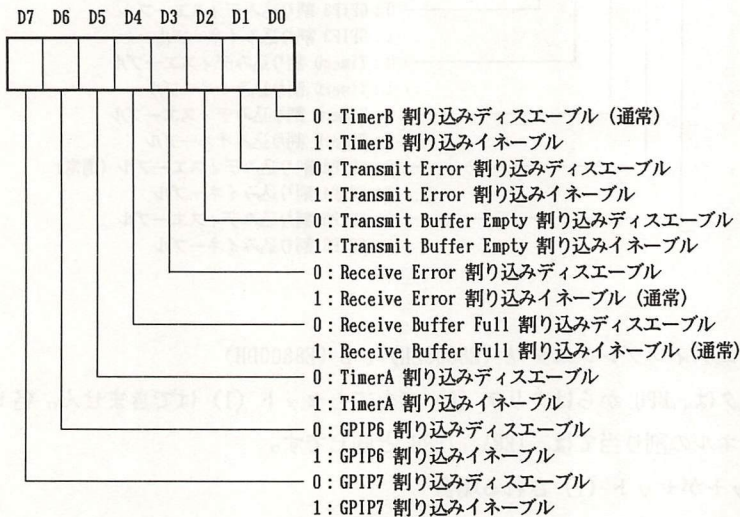
a. 該当ビットがセット (1) される場合

*割り込みをイネーブルにするため、1 を書き込んだとき。

b. 該当ビットがクリア (0) される場合

*割り込みをディスエーブルにするため、0 を書き込んだとき (IPRA の該当ビットも 0 になる)。

*リセットされたとき。



・割り込みイネーブルレジスタ B (E88009H)

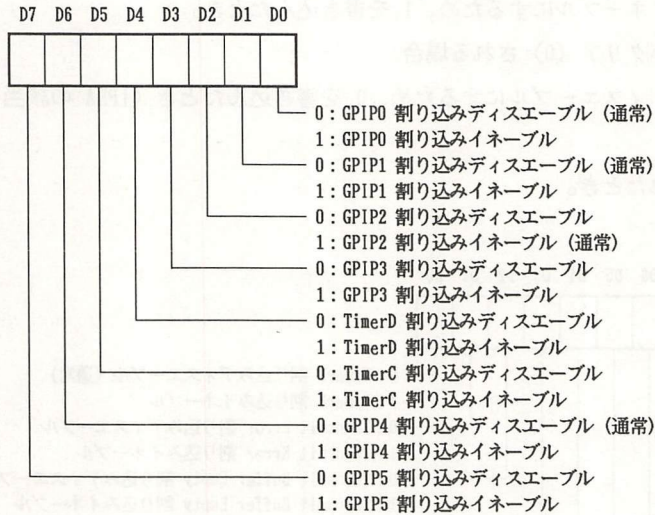
a. 該当ビットがセット (1) される場合

*割り込みをイネーブルにするため、1 を書き込んだとき。

b. 該当ビットがクリア (0) される場合

*割り込みをディスエーブルにするため、0 を書き込んだとき (IPRA の該当ビットも 0 になる)。

*リセットされたとき。



・割り込みペンディングレジスタ A (E8800BH) 、B (E8800DH)

このレジスタは、MPU からはクリア (0) できてもセット (1) はできません。各ビットへの割り込みチャンネルの割り当ては、IERA、IERB と同じです。

a. 該当ビットがセット (1) される場合

*IERA (IERB) の該当ビットが 1 (イネーブル) でかつそのチャンネルに割り込みがかかったとき。ただし、この状態で IMRA (IMRB) の該当ビットが 0 (マスク) されていても IPRA (IPRB) の該当ビットはセット (1) されます。

b. 該当ビットがクリア (0) される場合

*IERA (IERB) の該当ビットに 0 (ディスエーブル) を書き込んだとき。

*該当ビットの割り込みが MPU に受け付けられて割り込みベクタが IACK サイクル中に MPU に渡されるとき。

*該当ビットに 0 を書き込み、該当ビット以外のビットすべてに 1 を書き込んだとき。

*リセットされたとき。

・割り込みインサースレジスタ A (E8800FH)、B (E88011H)

このレジスタは、MPU からはクリア (0) できてもセット (1) はできません。各ビットへの割り込みチャンネルの割り当ては、IERA、IERB と同じです。

a. 該当ビットがセット (1) される場合

*該当ビットの割り込みが MPU に受け付けられて割り込みベクタが IACK サイクル中に MPU に渡され、なおかつ、割り込みベクタレジスタの D03 ビットが 0 (全チャンネル自動割り込み終了モード) のとき。ただし、自動割り込み終了モードでは、割り込みベクタが MPU に渡されて割り込み処理が始まり、その処理が終了した時点で該当ビットには強制的に 0 が書き込まれます。

なお、全チャンネル自動割り込み終了モードでは、あるチャンネルの割り込みが受け付けられて MPU がそれを処理している最中でも、MFP 内の別のチャンネルあるいは同じチャンネルからの割り込みがかかってくると、割り込み優先順位にかかわらず、MFP は、その割り込みを受け付けることができます (該当チャンネルの割り込みイネーブルレジスタがセット (1) されている場合に、割り込みペンディングレジスタの該当ビットがセット (1) される)。すなわち、もし、MPU が現在の割り込み処理を実行しているときや割り込み処理を終了した時点で NMI による割り込みを受け付けていなければ、MFP は新しく受けた割り込みの中でもっとも優先順位の高い割り込み (割り込みペンディングレジスタがセット (1) されて、割り込みマスクレジスタがセット (1) されている割り込みチャンネル) を MPU に要求し、受け付けられればその割り込み処理を実行させることができます。

割り込みベクタレジスタの D03 ビットが 1 (全チャンネルソフトウェア割り込み終了モード) で、なおかつ、該当ビットの割り込みが MPU に受け付けられて割り込みベクタが IACK サイクル中に MPU に渡される時。ただし、割り込みベクタが MPU に渡されて割り込み処理が始まり、その処理が終了した時点でソフトウェア的に該当ビットに 0 が書き込まれるまでは、該当ビットは 1 のまま保持され、その割り込み処理は終了したとみなされません。

なお、全チャンネルソフトウェア割り込み終了モードでは、あるチャンネルの割り込みが受け付けられて MPU がそれを処理している最中でも、MFP 内において現在処理中の割り込みより優先順位が高い割り込みチャンネルあるいは同じチャンネルからの割り込みがかかってくると、MFP は、その割り込みを受け付けることができます (該当チャンネルの割り込みイネーブルレジスタがセット (1) されている場合に、割り込みペンディングレジスタの該当ビットがセット (1) される)。すなわち、もし MPU が、現在の割り込み処理を実行しているときや割り込み処理を終了した時点で NMI による割り込みを受け付けておらず、また、その割り込み該当ビットに 0 が書き込まれていれば (割り込み処理が終了)、MFP は新しく受けた割り込みの中でもっとも優先順位の高い割り込み (割り込みペンディングレジスタがセット (1) されて、割り込みマスクレジスタがセット (1) されている割り込

みチャンネル) を MPU に要求し、受け付けられればその割り込み処理を実行させることができます。ただし、該当する割り込みインサースレジスタのビットに 0 が書き込まれていない場合は、他のどんな割り込みも受け付けられません。

b. 該当ビットがクリア (0) される場合

*割り込みベクタレジスタの D03 ビットが 0 (全チャンネル自動割り込み終了モード) のときで、割り込みベクタが MPU に渡されて割り込み処理が始まり、その処理が終了したとき。

*割り込みベクタレジスタが、セットされたとき。

*該当ビットに 0 を書き込み、該当ビット以外のビットすべてに 1 を書き込んだとき。

*リセットされたとき。

・割り込みマスクレジスタ A (E88013H)、B (E88015H)

各ビットへの割り込みチャンネルの割り当ては、IERA、IERB と同じです。

a. 該当ビットがセット (1) される場合

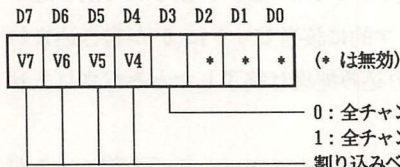
*割り込みのマスクを解除するため、1 を書き込んだとき。

b. 該当ビットがクリア (0) される場合

*割り込みをマスクするため、0 を書き込んだとき。ただし、IERA (IERB) の該当ビットが 1 (イネーブル) でマスクをかけたときに割り込みがかかった場合は、IPRA (IPRB) の該当ビットに 1 が書き込まれます。

*リセットされたとき。

・割り込みベクタレジスタ (E88017H)



0 : 全チャンネル自動割り込み終了モード

1 : 全チャンネルソフトウェア割り込み終了モード (ISRA、ISRB 有効)

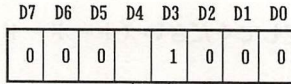
割り込みベクタ上位 4 ビット

(下位 4 ビットは、各割り込みチャンネル番号 (0~16) に MFP が自動的に対応)

ただし、リセット時は全ビットが 0 になります。

(3) タイマ

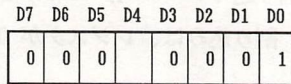
・タイマ A コントロールレジスタ (E88019H)



タイマ A イベントカウントモード
 0: TAO 信号リセットしない
 1: TAO 信号リセット

ただし、リセット時は全ビットが 0 になります。

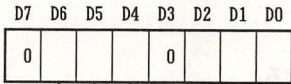
・タイマ B コントロールレジスタ (E8801BH)



タイマ B デイレイモード (/4 プリスケアラ)
 0: TBO 信号リセットしない
 1: TBO 信号リセット

ただし、リセット時は全ビットが 0 になります。

・タイマ C、D コントロールレジスタ (E8801DH)



0 0 0: タイマ D ストップ (カウント禁止)
 0 0 1: タイマ D デイレイモード (/4 プリスケアラ)
 0 1 0: タイマ D デイレイモード (/10 プリスケアラ)
 0 1 1: タイマ D デイレイモード (/16 プリスケアラ)
 1 0 0: タイマ D デイレイモード (/50 プリスケアラ)
 1 0 1: タイマ D デイレイモード (/64 プリスケアラ)
 1 1 0: タイマ D デイレイモード (/100 プリスケアラ)
 1 1 1: タイマ D デイレイモード (/200 プリスケアラ)
 0 0 0: タイマ C ストップ (カウント禁止)
 0 0 1: タイマ C デイレイモード (/4 プリスケアラ)
 0 1 0: タイマ C デイレイモード (/10 プリスケアラ)
 0 1 1: タイマ C デイレイモード (/16 プリスケアラ)
 1 0 0: タイマ C デイレイモード (/50 プリスケアラ)
 1 0 1: タイマ C デイレイモード (/64 プリスケアラ)
 1 1 0: タイマ C デイレイモード (/100 プリスケアラ)
 1 1 1: タイマ C デイレイモード (/200 プリスケアラ)

ただし、リセット時は、全ビットが 0 になります。

・タイマ A データレジスタ (E8801FH) には、TimerA (割り込みレベル 13) における割り込みを発生させるためのダウンカウンタ値を設定します。また、割り込みは、レジスタが 00H になったときにかかります。

・タイマ B データレジスタ (E88021H) には、0DH を設定してください (キーボードのシリアルクロックをつくるため割り込み不可)。

・タイマ C データレジスタ (E88023H) には、TimerC (割り込みレベル 5) における割り込みを発生させるためのダウンカウンタ値を設定します。また、割り込みは、レジスタが 00H になったときにかかります。

・タイマ D データレジスタ (E88025H) には、TimerD (割り込みレベル 4) における割り込みを発生させるためのダウンカウンタ値を設定します。また、割り込みは、レジスタが 00H になったときにかかります。

(4) USART (キーボードとの送受信)

・USART コントロールレジスタ (E88029H)

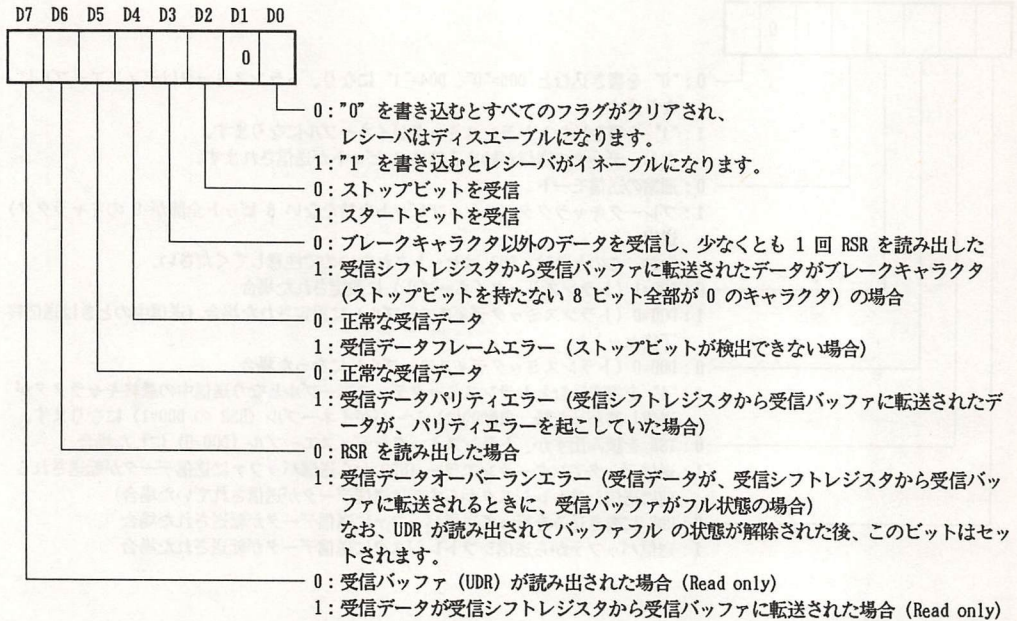
X68000 では、MFP の USART 機能を使用してキーボード内のサブ CPU 80C51 と非同期通信を行い、キーデータの入力等に利用しています。また、この非同期通信は、次のような手順で使用されます。

1. MFP の RC、TC 端子には、16 倍のクロックを入力する。
2. ボーレートは、2400 ボーとする。
3. スタート 1 ビット、データ 8 ビット、パリティなし、ストップ 1 ビット。

D7	D6	D5	D4	D3	D2	D1	D0	
1	0	0	0	1	0	0	*	(* は WRITE 時には無効、READ 時には 0 が入る)

ただし、リセット時は、全ビットが 0 になります。

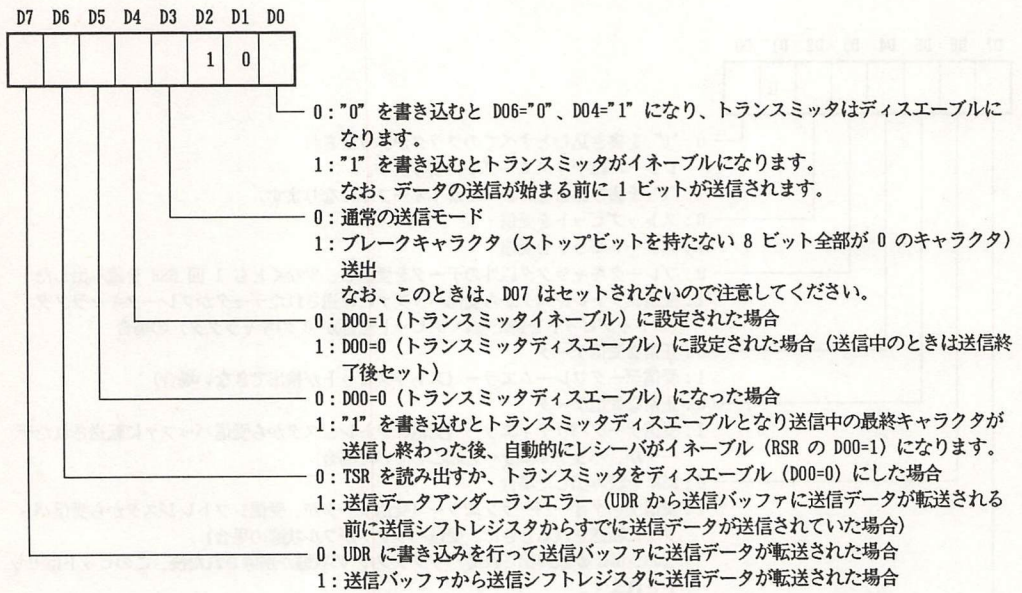
・受信ステータスレジスタ (E8802BH)



なお、D07="1" (バッファフル) のときには、Receive Buffer Full (MFP 12 レベルの割り込み) が起こり、D06="1" (オーバーランエラー) あるいは D05="1" (パリティエラー) あるいは、D03="1" (ブレーク 検出) のときには、Receive Error (MFP 11 レベルの割り込み) が起こります。また、Receive Error の割り込みがディスエーブルのときは、たとえエラーが起こっていたとしても、Receive Buffer Full の割り込みが起こります。

ただし、リセット時は全ビットが 0 になります。

・送信ステータスレジスタ (E8802DH)



なお、D07="1" (バッファエンプティ) のときには、Transmit Buffer Empty (MFP 10 レベルの割り込み) が起こり、D06="1" (アンダーランエラー) あるいは、D04="1" (トランスミッタ終了) のときには、Transmit Error (MFP 9 レベルの割り込み) が起こります。

ただし、リセット時は全ビットが 0 になります。

・USART データレジスタ (E8802FH)

USART の 8 ビット入出力データレジスタです。

3. SCC(Serial Communication Controller)

X68000 では、RS-232C、マウスをサポートするためのシリアルコミュニケーションコントローラとして、Z8000 ファミリである Z8530 SCC を使用しています。また、図4-7にブロック図を示します。

3-1 特長

この SCC は、2 個の独立した全 2 重チャンネルをもち、その各々に 14 個の書き込みレジスタと 7 個の読み出しレジスタとボーレートジェネレータを備えています。

(1) チャンネル A (RS-232C)

●非同期（調歩同期）モード

- ・5、6、7、8 ビット／キャラクタ
- ・1、1.5、2 ストップビット／キャラクタ
- ・偶数パリティ、奇数パリティ、パリティなし
- ・×1、×16、×32、×64 クロックモード
- ・ブロックの生成と検出
- ・パリティ、オーバーラン、フレーミングの各エラーの検出

●同期モード

- ・バイト指向同期モード……キャラクタ同期は、内部、外部のいずれも可能
 - 1 または 2 個の同期キャラクタ
 - 同期キャラクタは 6 または 8 ビット
 - 同期キャラクタの自動挿入または削除
 - CRC の生成と照合
- ・SDLC/HDLC モード……アボードシーケンスの生成と検出
 - 自動ゼロ挿入と削除
 - メッセージ間での自動フラグ挿入
 - アドレスフィールドの検出
 - 情報フィールドの端数処理
 - CRC の生成と照合
 - SDLC ループモードの EOP 検出によるエントリ（オンループ）と脱出
- ・データ転送速度……最大 1.5 M ビット／秒（モノシンク、バイシンク）
 - 最大 375 K ビット／秒（FM 符号化方式 DPLL）
 - 最大 187 K ビット／秒（NRZI 符号化方式 DPLL）

(2) チャンネル B (マウス)

●非同期通信

- ・ ボーレート.....4800 ボー
- ・ スタートビット.....1 ビット
- ・ データビット.....8 ビット
- ・ パリティ.....なし
- ・ ストップビット.....2 ビット
- ・ データバス.....RxDB
- ・ コントロールバス...RTSB

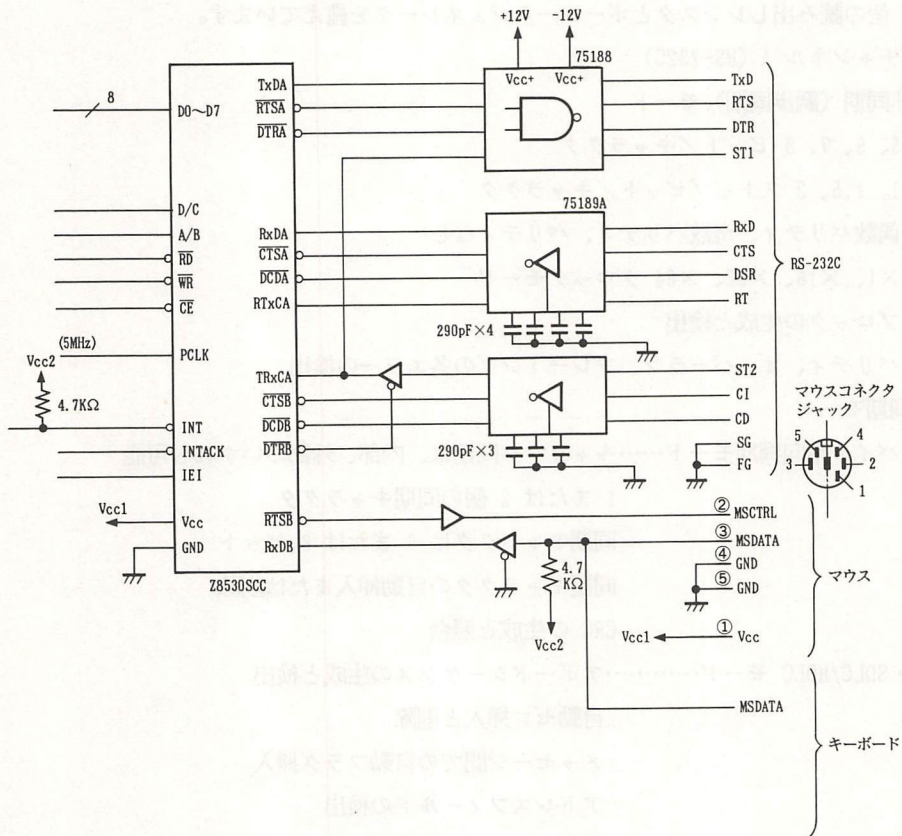


図4-7 SCCブロック図

2. 続いて、そのコマンドポートに制御データを書き込んだり、読み出したりすれば、各レジスタへのアクセスが行われる。

また、書き込みレジスタ WR8 と読み出しレジスタ RR8 については、データポートをアクセスすれば、データを書き込んだり、読み出したりすることができます。

4. RTC(Real Time Clock)

X68000 では、リアルタイムクロックとして RP5C15 を使用しています。

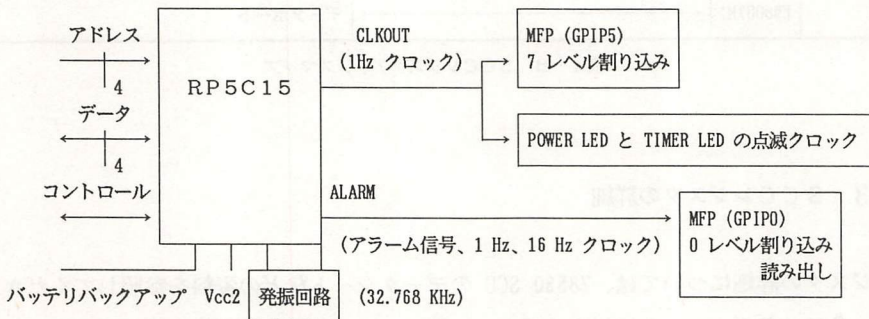


図4-8 RTCブロック図

4-1 特長

この RP5C15 は、メモリの READ/WRITE と同じ手順で、時刻などの設定や読み出しが可能なリアルタイムクロックです。次のような特長を持っています。

- (1) 16 ビット CPU と直結可能でしかも高速アクセス可能
- (2) 4 ビット双方向データバス (D00~D03)
- (3) 4 ビットアドレス入力
- (4) 時刻 (時、分、秒)、カレンダー (うるう年、年、月、日、曜日) のカウンタを内蔵
- (5) アラーム機能内蔵
- (6) 時計のデータはすべて BCD コードで表現
- (7) +30 秒 Adjust 機能内蔵
- (8) バッテリバックアップ可能 (最小 2.0V)
- (9) アラーム信号または 16 Hz か 1 Hz のタイミングパルスを出力可能
- (10) 1 Hz のクロック出力

とくに X68000 では、この RP5C15 のアラーム機能とクロック出力を次のように使用していません。

・アラーム機能 (アラームタイマ)

コンピュータの電源 ON (Vcc1 ON) の予約タイマの設定に使用しています。設定した日時と内蔵タイマの日時が一致するとコンピュータの電源が ON されるとともに、ALARM 端子よりアラーム信号 (または 16 Hz か 1 Hz のクロック) が出力され、MFP の GPIPO (0 レベル割り込み、読み出し) 端子に入力されます。とくに、ALARM 端子からの出力信号はソフトウェア的に選択可能で、この信号により MFP に割り込みもかけられます。また、アラームタイマを設定するときには、TIMER LED を点灯する (BANK 1 の E8A001H に 00H を書き込む) とともに、システムポート E8E00DH に 31H を書き込んで SRAM を書き込み可にした後、SRAM に TIMER LED を点灯したという情報 (E8A001H のビット情報) をセットし、最後にシステムポート E8E00DH に 00H を書き込んで SRAM を書き込み不可 (READ ONLY) にしておくという処理が必要になります (MFP において、Vcc2 が入れ直されたときの処理ルーチンに必要)。

・クロック出力

CLKOUT 端子からは 1 Hz クロック が出力されており、MFP の GPIP5 (7 レベル割り込み) 端子に入力されます。これにより、MFP に割り込みがかけられます。そのほか、この 1 Hz 信号は、本体前面の POWER LED と TIMER LED の点滅クロックにも使用されています。なお、LED については、第5章5-3を参照してください。また、RP5C15 のバックアップのための電池は通常 Vcc2 に接続されていますので、タイマなどを使用する場合は、後部電源スイッチは絶対に切らないでください。

4-2 RTCレジスタのアドレスマップ

表4-10、4-11に、RTCのレジスタアドレスマップを示します。なお、*はWRITEのとき無効、READのときつねに0であることを表します。

ただし、BANK 1のE8A001HはTIMER LEDの設定に使用されますので、書き込むときはビットの状態に注意してください。

<BANK 0>

レジスタ アドレス	D07	D06	D05	D04	D03	D02	D01	D00	備 考
E8A001H	*	*	*						1秒カウンタ (READ/WRITE)
E8A003H	*	*	*		*				10秒カウンタ (READ/WRITE)
E8A005H	*	*	*						1分カウンタ (READ/WRITE)
E8A007H	*	*	*		*				10分カウンタ (READ/WRITE)
E8A009H	*	*	*						1時間カウンタ (READ/WRITE)
E8A00BH	*	*	*		*	*			10時間カウンタ (READ/WRITE)
E8A00DH	*	*	*		*				曜日カウンタ (READ/WRITE)
E8A00FH	*	*	*						1日カウンタ (READ/WRITE)
E8A011H	*	*	*		*	*			10日カウンタ (READ/WRITE)
E8A013H	*	*	*						1月カウンタ (READ/WRITE)
E8A015H	*	*	*		*	*	*		10月カウンタ (READ/WRITE)
E8A017H	*	*	*						1年カウンタ (READ/WRITE)
E8A019H	*	*	*						10年カウンタ (READ/WRITE)
E8A01BH	*	*	*				*		MODEレジスタ (READ/WRITE)
E8A01DH	*	*	*		0	0	0	0	TESTレジスタ (WRITE)
E8A01FH	*	*	*						RESETコントローラ他 (WRITE)

表4-10 RTCレジスタアドレスマップ (1)

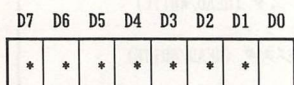
<BANK 1>

レジスタ アドレス	D07	D06	D05	D04	D03	D02	D01	D00	備 考
E8A001H	*	*	*		*	1	0	1	CLKOUT レジスタ (READ/WRITE) 1 Hz 信号出力 (立ち上がりで秒カウンタカウントアップ、duty 50%)
E8A003H	*	*	*		*	*	*		Adjust (READ/WRITE)
E8A005H	*	*	*						アラーム 1 分レジスタ (READ/WRITE)
E8A007H	*	*	*		*				アラーム 10 分レジスタ (READ/WRITE)
E8A009H	*	*	*						アラーム 1 時間レジスタ (READ/WRITE)
E8A00BH	*	*	*		*	*			アラーム 10 時間レジスタ (READ/WRITE)
E8A00DH	*	*	*		*				アラーム曜日レジスタ (READ/WRITE)
E8A00FH	*	*	*						アラーム 1 日レジスタ (READ/WRITE)
E8A011H	*	*	*		*	*			アラーム 10 日レジスタ (READ/WRITE)
E8A013H	*	*	*		*	*	*	*	
E8A015H	*	*	*		*	*	*		12 時/24 時セレクト (READ/WRITE)
E8A017H	*	*	*		*	*			うるう年カウンタ (READ/WRITE)
E8A019H	*	*	*		*	*	*	*	
E8A01BH	*	*	*				*		MODE レジスタ (READ/WRITE)
E8A01DH	*	*	*		0	0	0	0	TEST レジスタ (WRITE)
E8A01FH	*	*	*						RESET コントローラ他 (WRITE)

表4-11 RTCレジスタアドレスマップ (2)

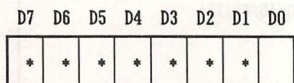
4-3 RTCレジスタの詳細

- BANK 1 の E8A001H に 00H を書き込むと TIMER LED は点灯（点滅）し、07H を書き込むと TIMER LED は消灯します（WRITE only）。
- BANK 0 の E8A001H から E8A019H までのレジスタは、日時の設定で使用します（BCD コード）。
- BANK 1 の E8A005H から E8A011H までのレジスタは、アラーム日時の設定で使用します（BCD コード）。
- BANK 1 の E8A003H



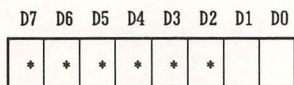
- 0: Adjust OFF
- 1: Adjust ON (秒カウンタが 0 から 29 秒の間にアジャストされると秒が 0 になります。また、30 から 59 秒の間にアジャストされると分をカウントアップして秒も 0 になります)

- BANK 1 の E8A015H



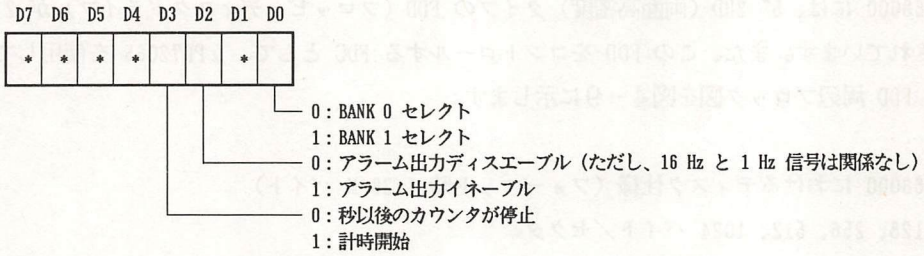
- 0: 12 時間計 (E8A00BH の D01="1" で PM、D01="0" で AM を選択します)
- 1: 24 時間計

- BANK 1 の E8A017H



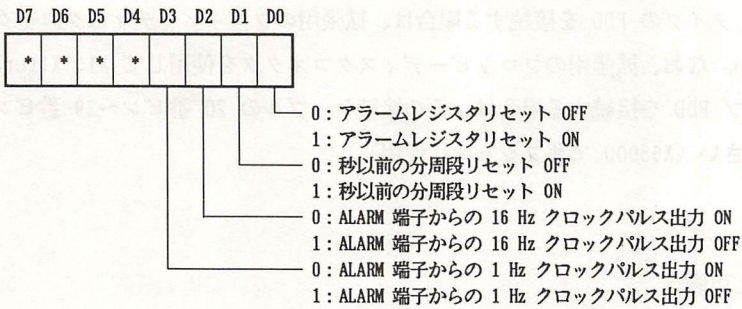
- 0 0: 今年がうるう年
- 0 1: 3 年後がうるう年
- 1 0: 2 年後がうるう年
- 1 1: 来年がうるう年 (正しく初期設定が行われると、バッテリー切れ等の原因でうるう年カウンタの内容が壊れない限り、西暦 2099 年までうるう年の自動補正が行われます)

• E8A01BH



• E8A01DH の D03～D00 全ビットが "0" で正常な時計動作が可能です。

• E8A01FH



5. FDC (Floppy Disk Controller)

X68000 には、5" 2HD (両面高密度) タイプの FDD (フロッピーディスクドライブ) が 2 基内蔵されています。また、この FDD をコントロールする FDC として、 μ PD72065 を使用しています。FDD 周辺ブロック図を図4-9に示します。

●X68000 におけるディスク仕様 (フォーマット時 1.28 M バイト)

- ・128、256、512、1024 バイト/セクタ
- ・26、16、8 セクタ/トラック
- ・77 トラック/side
- ・154 トラック/disk

●FDC 入力クロック

- ・2HD (8 MHz)、2DD・2D (4 MHz) 切り換え可能
- ・ただし、2DD・2D タイプの FDD を接続する場合は、拡張用のフロッピーディスクコネクタを使用してください。なお、拡張用のフロッピーディスクコネクタを使用して X1、X1turbo 用の 2D・2DD タイプ FDD を接続する場合は、その接続ケーブルの 20 番ピン～29 番ピンは N.C. にしてください (X68000 でオプションに使用)。

●変調方式

- ・MFM、FM 切り換え可能

5-1 ディスクドライブの特長と仕様

X68000 の FDD は、次のような独自機能を装備しています。

(1) オートイジェクト機能

指定したドライブに挿入されているメディアの自動排出機能

(2) アクティビティ LED 点滅機能 (2 色 LED)

指定したドライブのアクティビティ LED を点滅させる機能

緑……指定したドライブへのメディア挿入の指示

赤……ドライブセレクト、レディ ON のとき点灯

本体前面の POWER SW.	アクティビティ LED	イジェクト LED
ON 状態	メディアが FDD に入っている場合 →緑色が点灯 メディアが FDD に入っておらず、 かつ LED 点滅機能が ON の場合 →緑色が点滅 メディアが FDD に入っておらず、 かつ LED 点滅機能が OFF の場合 →消灯 ↓ FDD をリード/ライトする場合 (ド ライブセレクト ON、レディ ON) →緑色から赤色点灯に変化	イジェクトスイッチマスク機能が ON の場合 →消灯 メディアが FDD に入っており、か つイジェクトスイッチマスク機能 が OFF の場合 →緑色が点灯
OFF 状態	メディアが FDD に入っている場合 →緑色が点灯 メディアが FDD に入っていない場 合 →消灯	メディアが FDD に入っている場合 →緑色が点灯 メディアが FDD に入っていない場 合 →消灯

表4-12 ディスクドライブLEDの意味

(3) イジェクトスイッチマスク機能

アクセス最中にイジェクトできないように、イジェクト機構をマスクさせる機能

(4) メディア挿入、非挿入を検出する機能

各ドライブの挿入、非挿入をつねにモニターする機能

(5) メディア誤挿入検出機能

各ドライブのメディア誤挿入を検出する機能

(6) 割り込み機能

メディア挿入時、排出時の割り込み機能

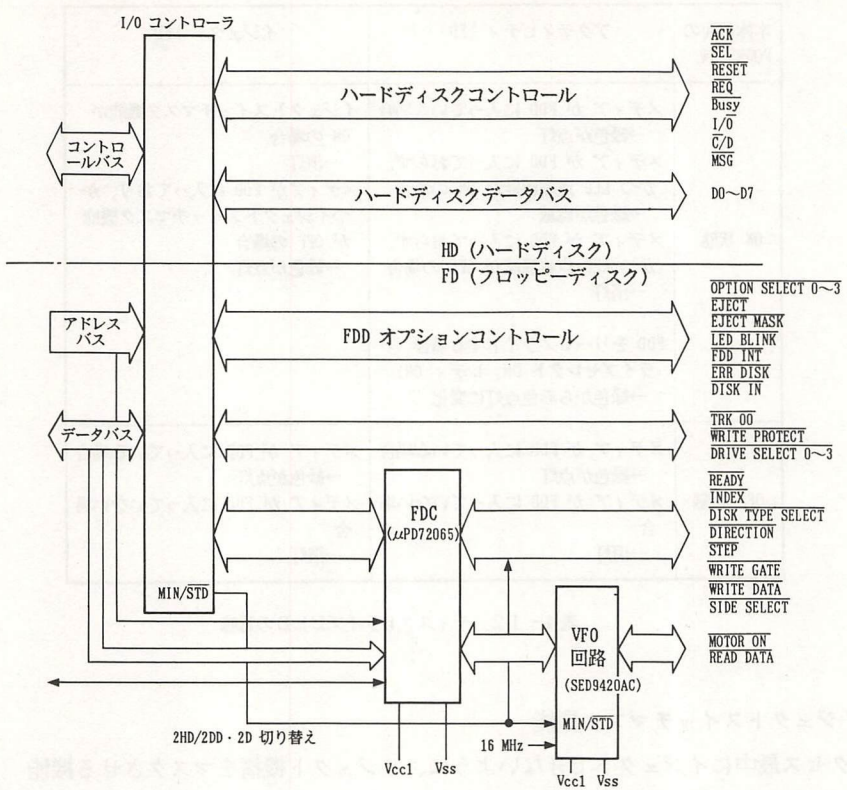


図4-9 FDD周辺ブロック図

記憶容量 (K バイト)	アンフォーマット時	1667	IBM 準拠 26 セクタ、 256 バイト/高密度モード
	フォーマット時	1065	
	トラック容量	10.42	
データ転送速度 (K ビット/秒)		500	
アクセスタイム (msec)	トラック間移動時間	3	シーク時の待ち時間 = トラック間移動時間 + シークセトリング時間 平均アクセス時間 = 平均トラック移動時間 + シークセトリング時間
	シークセトリング時間	15	
	平均アクセス時間	95	
メディア回転数 (rpm)		360	
スピンドルモーター起動時間 (秒)		0.5	
最内周記録密度 (BPI)		9870	
トラック数	TRACK/SIDE	77	
	TRACK/DISK	154	
トラック密度 (TPI)		96	
ヘッド数		2	
変調方式		MFM	FM 方式も可能
外形寸法		27.0 (H) × 148.0 (W) × 198.0 (D) :mm	
重量		900 g	
その他		オートランアイジェクト機構、オートリキャリプレート機能、 VFO (SED9420AC)	

表4-13 内蔵FDDの仕様

5-2 FDCの特長

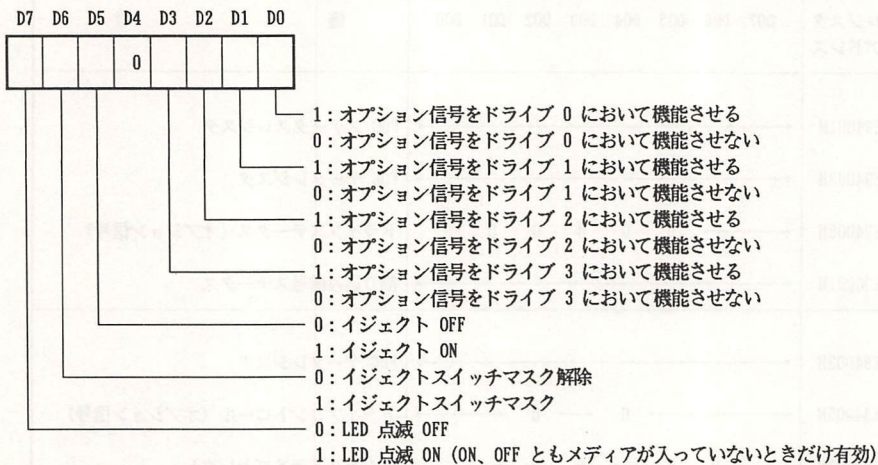
X68000 では、2 基の FDD をコントロールするための FDC として μ PD72065 を使用しています。従来 X1、X1turbo シリーズで使用していた FDC の MB8877A と比べると次のような点が異なります。

μ PD72065	MB8877A
リード/ライト系の実行結果（ステータス）のチェックを割り込みにより行なう。	リード/ライト系の実行結果（ステータス）のチェックをポーリングにより行なう。
ドライブセレクト、ヘッドセレクト用の出力端子がありこれらの I/O ポートが不要になる。	ドライブセレクト、ヘッドセレクト用の I/O ポートが必要である。
各ドライブの現在のヘッド位置を FDC が記憶しておりプログラムが簡単にできる。	メイン RAM 上に各ドライブの現在のヘッド位置のトラック番号を格納しておく必要があり、プログラムがやや複雑となる。
わずか数十バイトのデータを FDC に与えるだけでフォーマットができる。	フォーマットを行うのに 1 トラック分のデータ (6 KB ~8 KB 程度) を必要とし、プログラムもかなり複雑になる。
エラーが起こった場合、割り込みがかかり、コマンドが終了する。 例) リード/ライト中、メディアをドライブから抜き出せば、ただちにエラーで戻ってくる。	エラーの種類によってはコマンドが終了しない場合がある。 例) リード/ライト中、メディアをドライブから抜き出すと、ハングアップして戻ってこないことがある。

表4-14 μ PD72065とMB8877Aとの相違点

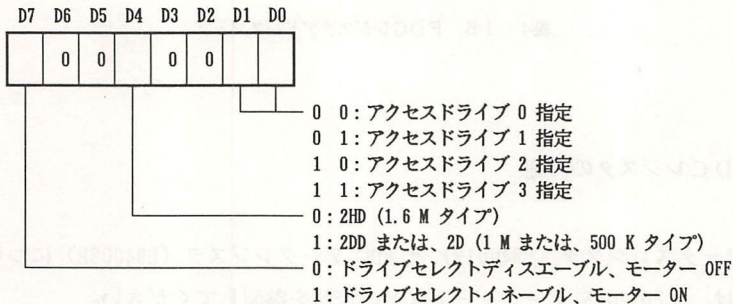
(3) ドライブコントロール (Out) ……オプション信号

・ E94005H



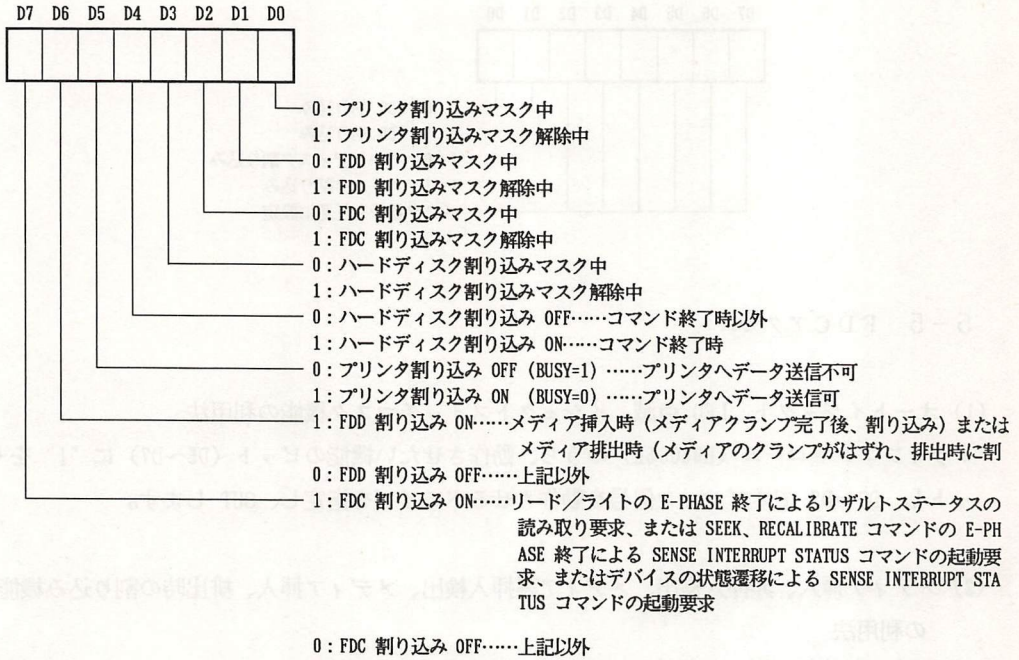
(4) アクセスドライブセレクト、2HD/2DD・2D 切り換え (Out)

・ E94007H



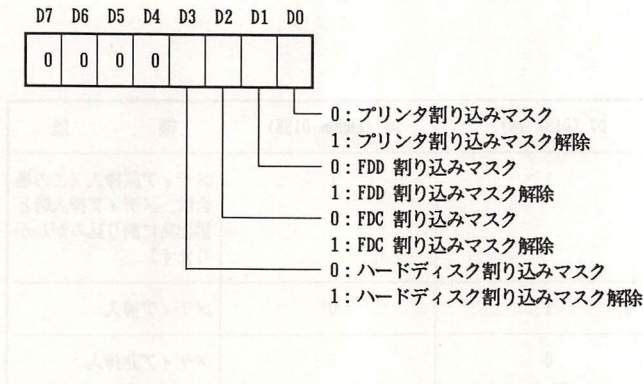
(5) 割り込み信号ステータス (In)

• E9C001H



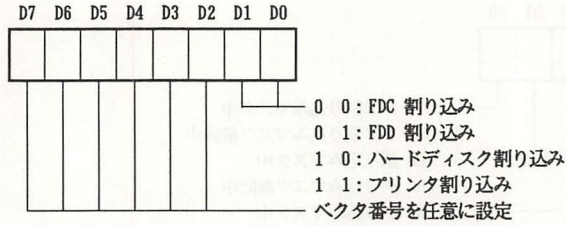
(6) 割り込み信号マスク (Out)

• E9C001H



(7) 割り込みベクタ番号 (Out)

・ E9C003H



5-5 FDCアクセス

(1) オートイジェクト、LED 点滅、イジェクトスイッチマスク機能の利用法

ドライブコントロール (E94005H) のうち、動作させたい機能のビット (D5~D7) に "1" をセットし、D0~D3 でオプション信号を動作させるドライブを指定し、OUT します。

(2) メディア挿入、非挿入検出、メディア誤挿入検出、メディア挿入、排出時の割り込み機能の利用法

まず、メディアの挿入、排出時に割り込みがかかります。

次に、割り込み処理ルーチン内において、D0~D3 でオプション信号を動作させるドライブを指定し OUT します。ただし、このとき D5~D7 は、各ドライブの以前の状態を記憶しておいて、これを OUT します。次に、E94005H をリードして D6、D7 のビットを見て、表4-16のように判断します。

D7 (DISK IN)	D6 (ERROR DISK)	機 能
1	1	メディア誤挿入 (この場合は、メディア挿入時と排出時に割り込みがかかります)
1	0	メディア挿入
0	0	メディア非挿入

表4-16 メディア挿入の判定

なお、メディア誤挿入においては、まず、メディア挿入時に割り込みがかかり、次に D7 が "0" にリセットされ、最後にメディア自動排出における割り込みがかかります。

最後に、D3 を 0 にして E94005H に OUT します。他のビットは、最初の OUT 時とまったく同じにします。

この一連の操作をドライブ 0～3 まで行い、ホスト側は各ドライブの状態を把握します。

(3) 強制 READY 機能の利用法

YM2151 (FM 音源) の CT2 ポートを利用して FDD の接続を確認します。

CT2 ポートは、FDC の READY 端子を強制的に READY 状態にし、下記のような手順で「FDD の電源が入っており、かつ FDD が接続されているか」を判断するのに使います。

●判断方法

1. YM2151 の CT2 ポートに "1" を書き込む (強制 READY)。
2. FDC に "RECALIBRATE" コマンドを送る (FDD1～4、4 台とも)。
3. FDC に "SENSE INTERRUPT STATUS" コマンドを送る。
4. リザルトステータス (ST0) の D4 ビット (EC) をチェックする。
EC="0" ……接続 OK
EC="1" ……接続されていない (または電源が入っていない)。
5. YM2151 の CT2 ポートに "0" を書き込む (通常動作)。

なお、FDC の READY 端子は、FDD の電源が入っており、メディアが入れられ、クランプされた後モーター ON を実行し、モーターが定常回転になったときに "H" になります。

FM 音源 (CT2 ポート) の詳細については、第 3 章の 1-6 を参照してください。

その他のハードウェア

1. キーボード

X68000 では、キーボードとマウスを図5-1のようなブロック構成で使用しています。

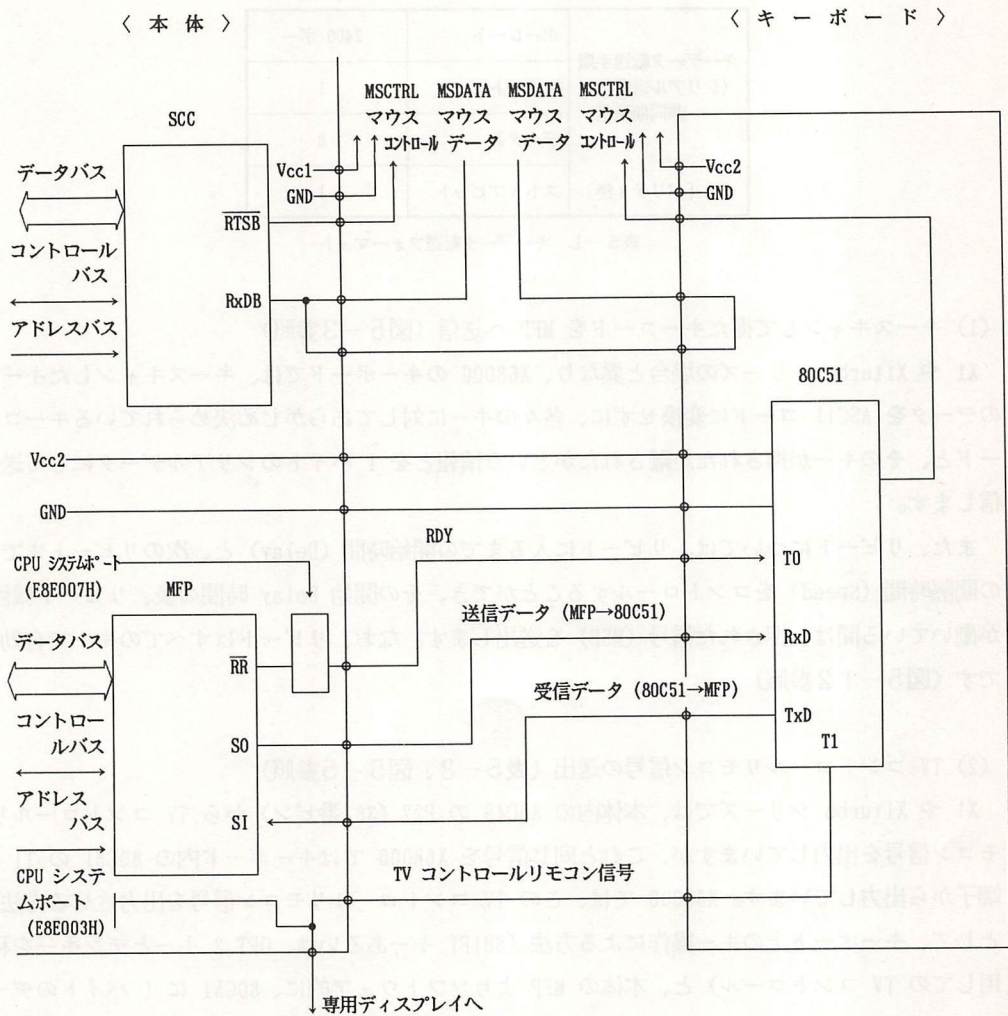


図5-1 キーボード、マウス周辺ブロック図

※マウスとTVコントロールについては、本体側での制御か、あるいはキーボード側での制御かどちらか単独でご使用ください。

1-1 サブCPU

X68000のキーボードには、サブCPUとして80C51を使用しており、表5-1のような役割もっています。

キーデータ転送手順 (シリアル送受信) 非同期通信	ボーレート	2400 ボー
	スタートビット	1
	データ長	8
[パリティ無]	ストップビット	1

表5-1 キーデータ転送フォーマット

(1) キースキャンして得たキーコードをMFPへ送信(図5-3参照)

X1やX1turboシリーズの場合と異なり、X68000のキーボードでは、キースキャンしたキーのデータをASCIIコードに変換せずに、各々のキーに対してあらかじめ決められているキーコードと、そのキーが押されたか離されたかという情報とを1バイトのシリアルデータにして送信します。

また、リピートについては、リピートに入るまでの開始時間(Delay)と、次のリピートまでの間隔時間(Speed)をコントロールすることができ、その開始Delay時間の後、リピート機能が働いている間は、押された信号(MSB)を送出します。なお、リピートはすべてのキーで有効です(図5-12参照)。

(2) TVコントロールリモコン信号の送出(表5-3、図5-5参照)

X1やX1turboシリーズでは、本体内の80C49のP27(38番ピン)からTVコントロールリモコン信号を出力していますが、これと同じ信号をX68000ではキーボード内の80C51のT1端子から出力しています。X68000では、このTVコントロールリモコン信号を出力させる方法として、キーボード上のキー操作による方法(SHIFTキーあるいは、OPT.2キーとテンキーを利用してのTVコントロール)と、本体のMFPよりソフトウェア的に、80C51に1バイトのデータを送信して行なわせる方法の2つをサポートしています。このうち、とくに本体からのTVコントロールについては、1バイトのデータをMFPから80C51に送信することで、本体から送信されてくるTVコントロールコードを有効にしたり無効にしたりすることもできます(図5-

6参照)。また、OPT.2 キーとテンキーによる TV コントロールも、同様の方法で、有効にしたり、無効にしたりすることができます(図5-13参照)。

その他に、キーボードが本体のコネクタに接続されていない場合は、本体のシステムポート E8E003H の D03 を使用して、ソフトウェア的にタイミング管理をしながらリモコン信号を送ることによっても、TV コントロールは可能となります。逆にキーボードが本体に接続されている場合でも、キーボードからのリモコン信号と同時使用しない限り、本体のシステムポートを使用しでの TV コントロールができます。なお、キーボードが本体に接続されていて、システムポートの E8E003H の D03 に "0" がセットされている場合に限り、キーボードからの TV リモコンは可能となります。したがって通常は必ず "0" をセットしてください(図5-2参照)。なお、TV コントロールでキー入力によるリピートが有効となる機能は、ボリューム up とボリューム down、チャンネル up とチャンネル down のみです。

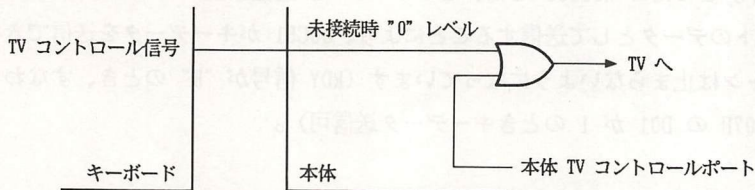


図5-2 TV コントロール信号

(3) キーボードの LED 点灯制御 (図5-8参照)

キーボード上の7個のLED付きキー(かな、ローマ字、コード入力、CAPS、INS、ひらがな、全角)の点灯/消灯をソフトウェア的に制御できます。すなわち、LEDつきキーが押されると、キーコードで判断して、本体のMFPより1バイトのデータを80C51に送信し、それにしたがって任意のLEDを点灯/消灯させることができます。

また、キーボードがリセットされたとき(電源投入時または、キージャックの抜き差し時)は、キーボード側の80C51からMFPへ、LEDの状態を設定するように要求するコードとしてFFHが送信されてきます。キーリセット時にも下記の操作によって明るさの設定が可能です。

- ・何もキーを押さずにリセットした場合 : 明るい
- ・ XF3 キーを押しながらリセットした場合 : やや明るい
- ・ XF4 キーを押しながらリセットした場合 : やや暗い
- ・ XF5 キーを押しながらリセットした場合 : 暗い

(4) マウスコントロール (MSCTRL) 信号の制御 (図5-9参照)

本体の MFP から 1 バイトのデータを 80C51 に送信することで、MSCTRL 信号を "H" または "L" にすることができます。ただし、キーボードのマウスコネクタを使用した場合のみ有効です。なお、マウスの詳細は本章の2を参照してください。

(5) キーデータ送出禁止コード (図5-10参照)

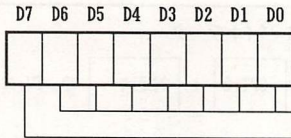
80C51 では、メインルーチンをループさせてキースキャンしキーデータを出力していますが、本体の MFP の設定が行なわれずに、RDY (MFP では RR 端子) 信号が "L" レベルに固定されてしまっている場合 (あるいは、システムポート E8E007H の D01 が "0" のとき) や、DMAC がバースト転送を行なっている場合には、80C51 はキーデータを送信できず、キースキャンがストップした状態になります。当然このような状態の場合は、キー操作による TV コントロールもできなくなります。このため X68000 では、このキーデータ送出禁止コードを本体の MFP から 80C51 に 1 バイトのデータとして送信することにより、80C51 がキーデータを送信できない場合でもキースキャンは止まらないようになっています (RDY 信号が "H" のとき、すなわちシステムポート E8E007H の D01 が 1 のときキーデータ送信可)。

(6) 特定の TV コントロールキーにおける X1 コンパチ制御コード (図5-11参照)

表5-2に示す TV コントロールキーについては、MFP から 80C51 に 1 バイトのデータを送信することにより、X1 コンパチの TV コントロールキーとしても使用できます。

操 作 キ ー	X68000	X1 コンパチモード
SHIFT + +	スーパーインポーズ/スーパーインポーズ解除のトグルキー	スーパーインポーズ
SHIFT + =	TV/外部入力切り換えのトグルキー	TV
SHIFT + .	TV/コンピュータ画面切り換えのトグルキー	コンピュータ

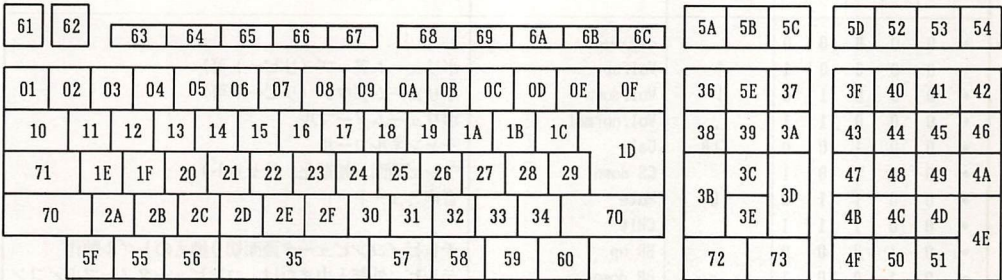
表5-2 X1 コンパチ化TVコントロールコード



・80C51 から MFP への 1 バイトデータ
 ・キー対応コードは図5-4を参照のこと

キー対応コード
 0: キーが押された状態
 1: キーが離された状態

図5-3 キースキャンデータフォーマット



キーコードは 16 進数

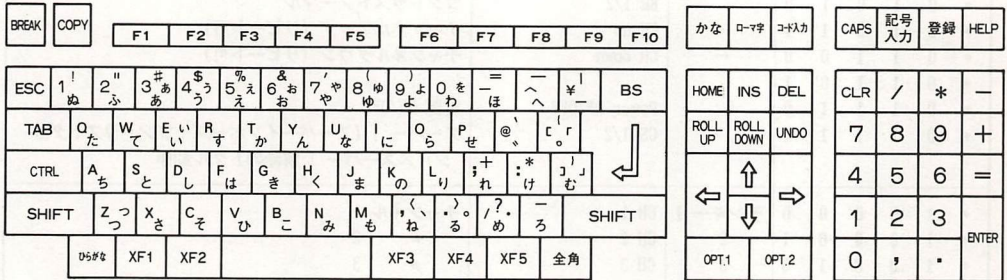


図5-4 キーコード一覧

D7 D6 D5 D4 D3 D2 D1 D0								・MFP から 80C51 への 1 バイトデータ									
<table border="1" style="display: inline-table; vertical-align: middle;"> <tr> <td style="width: 20px; height: 20px; text-align: center;">0</td> <td style="width: 20px; height: 20px; text-align: center;">0</td> <td style="width: 20px; height: 20px;"></td> <td style="width: 20px; height: 20px;"></td> <td style="width: 20px; height: 20px;"></td> <td style="width: 20px; height: 20px;"></td> <td style="width: 20px; height: 20px;"></td> <td style="width: 20px; height: 20px;"></td> </tr> </table>								0	0							・ SHIFT あるいは、 OPT.2 + 対応キー で、TV コントロール が行なわれます。 ・ 各コードは下表を参照のこと	
0	0																
TV コントロールコード								SHIFT キー あるいは、 OPT.2 キー + 対応 キー		命 令		機 能					
D5	D4	D3	D2	D1	D0												
* 0	0	0	0	0	0											
* 0	0	0	0	0	1		↑	Vol. up		ボリュームアップ (リピート可)							
* 0	0	0	0	1	0		↓	Vol. down		ボリュームダウン (リピート可)							
* 0	0	0	0	1	1		,	Vol. normal		ボリュームノーマル							
* 0	0	0	1	0	0		CLR	Call		チャンネルコール							
* 0	0	0	1	0	1			CS down		テレビ画面 (初期化、リセット)							
* 0	0	0	1	1	0		0	Mute		音声ミュート							
* 0	0	0	1	1	1			CH16									
* 0	1	0	0	0	0		.	BR up		テレビ/コンピュータ画面切り換えのトグル動作							
* 0	1	0	0	0	1		=	BR down		テレビ/外部入力または、コンピュータノーマル/コンピュータオーバーキャン (31.5 KHz) 切り換えのトグル動作							
* 0	1	0	1	0	0			BR 1/2		コントラストノーマル							
* 0	1	0	1	1	1		→	CH up		チャンネルアップ (リピート可)							
* 0	1	1	0	0	0		←	CH down		チャンネルダウン (リピート可)							
* 0	1	1	0	1	1			Power ON/OFF		電源 ON/OFF							
* 0	1	1	1	1	0			CS 1/2		スーパー 1 (スーパーインポーズ+コントラストダウン) /スーパー 1 解除のトグル動作							
* 1	0	0	0	0	0		テンキー 1	CH 1		チャンネル 1							
* 1	0	0	0	0	1		2	CH 2		" 2							
* 1	0	0	0	1	0		3	CH 3		" 3							
* 1	0	0	1	1	1		4	CH 4		" 4							
* 1	0	1	0	0	0		5	CH 5		" 5							
* 1	0	1	0	1	1		6	CH 6		" 6							
* 1	0	1	1	1	0		7	CH 7		" 7							
* 1	0	1	1	1	1		8	CH 8		" 8							
* 1	1	0	0	0	0		9	CH 9		" 9							
* 1	1	0	0	0	1		/	CH 10		" 10							
* 1	1	0	1	0	0		*	CH 11		" 11							
* 1	1	0	1	1	1		-	CH 12		" 12							
* 1	1	1	1	0	0		(=)	CH 13		テレビ画面 (初期化、リセット)							
* 1	1	1	1	0	1		(.)	CH 14		コンピュータ画面							
* 1	1	1	1	1	0		(+)	CH 15		スーパー 1 (スーパーインポーズ+コントラストダウン)							
* 1	1	1	1	1	1					スーパー 2 (スーパー 1+コントラストノーマル)							

表5-3 TV コントロールコードフォーマット

※* は無効、また、対応キーが何も書かれていない場合は、本体からのコード制御のみ可能です。
 なお、() 内のキーは、X1 コンパチモードで有効な対応キーです。

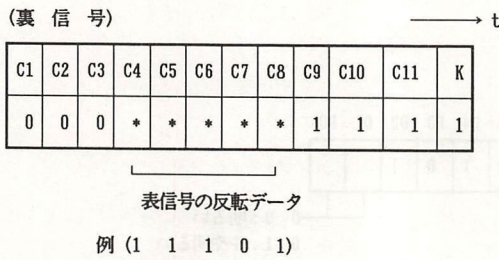
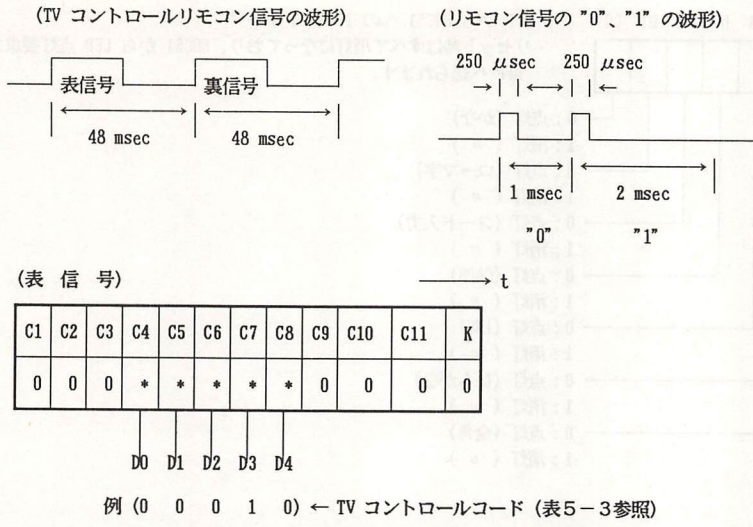


図5-5 TVコントロールリモコン信号

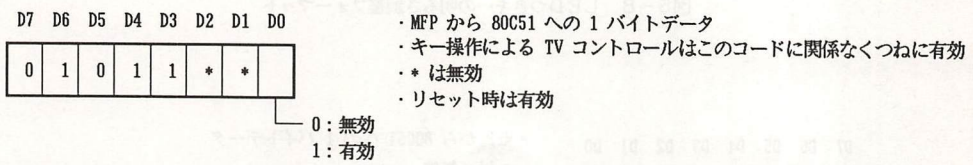


図5-6 本体からの TV コントロールコードの制御コードフォーマット

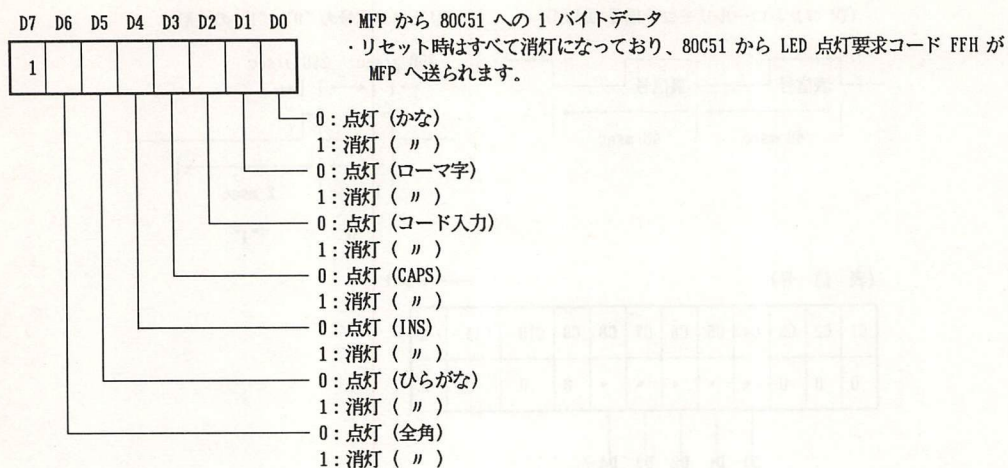


図5-7 LED点灯制御コードフォーマット

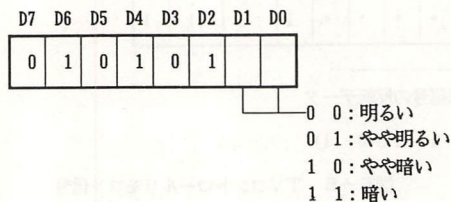


図5-8 LEDつきキーの明るさ調整フォーマット

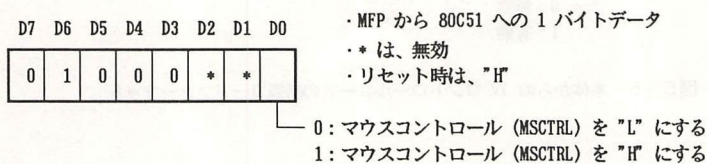


図5-9 マウスコントロール制御コードフォーマット

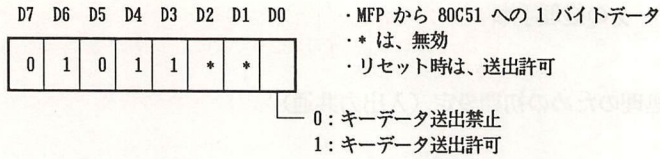


図5-10 キーデータ送出禁止コードフォーマット

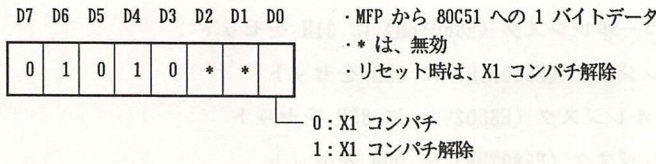


図5-11 特定のTVコントロールキーにおけるX1コンパチ化制御コードフォーマット

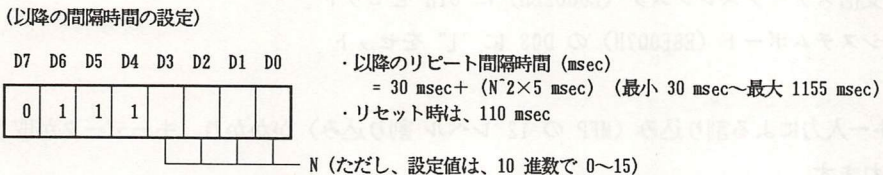
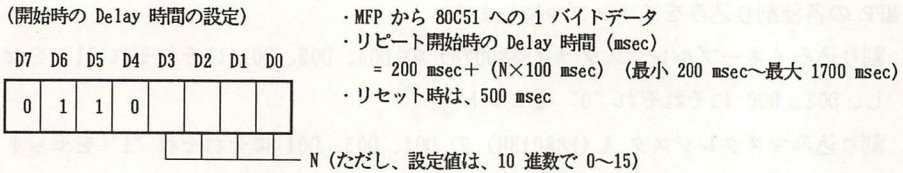


図5-12 リピート開始時の Delay 時間と以降のリピート間隔時間の設定コードフォーマット

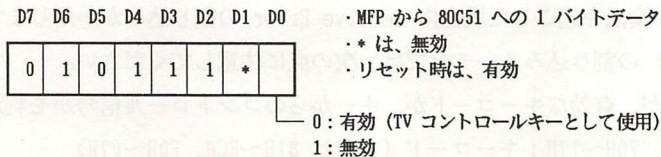


図5-13 OPT. 2キーとテンキーによるTVコントロール制御コードフォーマット

1-2 キーデータの処理手順

(1) キーデータ処理のための初期設定 (入出力共通)

[MFP]

1. 割り込みイネーブルレジスタ A (E88007H) の D04、D03、D02、D01、D00 にそれぞれ "0" をセット
2. 割り込みベクタレジスタ (E88017H) に割り込みベクタをセット (自動割り込み終了モード D03="0")
3. タイマ B コントロールレジスタ (E8801BH) に 01H をセット
4. タイマ B データレジスタ (E88021H) に 0DH をセット
5. USART コントロールレジスタ (E88029H) に 88H をセット
6. 受信ステータスレジスタ (E8802BH) に 00H をセット
7. 送信ステータスレジスタ (E8802DH) に 04H をセット
8. システムポート (E8E007H) の D03 に "0" をセット

(2) MFP の各種割り込みをイネーブルにします。

1. 割り込みイネーブルレジスタ A (E88007H) の D04、D03、D01 にそれぞれ "1" をセットし、D02、D00 にそれぞれ "0" をセット
2. 割り込みマスクレジスタ A (E88013H) の D04、D03、D01 にそれぞれ "1" をセットし、D02、D00 にそれぞれ "0" をセット
3. 受信ステータスレジスタ (E8802BH) に 01H をセット
4. システムポート (E8E007H) の D03 に "1" をセット

(3) キー入力による割り込み (MFP の 12 レベル 割り込み) がかかり、キーデータが取り込まれます。

[入力]

前述 (1) の初期設定では、キーデータが受信され、受信シフトレジスタから受信バッファに転送された場合に Receive Buffer Full の割り込みがかかり、オーバーランエラー、パリティエラー、ブレイク検出を起こした場合に Receive Error の割り込みがかかります。とくに、Receive Buffer Full の割り込みルーチンでは、次の点に注意してください。

- a. キーデータが、有効なキーコードか、キーからのコントロール信号かを判別します。

01H~6CH、70H~77H : キーコード (または 81H~ECH、F0H~F7H)

78H~7FH : コントロール信号 (または F8H~FFH)

- b. キーコードだった場合

キーが押されたか離されたかは、キーコードの MSB によって判別されます。あるキーが押さ

れると、そのキーコードが送信されます。このとき MSB は 0 で、残り 7 ビットがキーコードとなります。

また、このキーが押し続けられていると、設定された Delay 時間ごとにこのコード (MSB = 0) が入力され続けます。もしこのキーが離されると、MSB が 1 で、下位 7 ビットがキーコードに対応したコードが送られます。

c. コントロール信号の場合

コントロール信号 FFH は、キーボードからの LED データの要求を意味します。

※LED データの要求について

LED のデータは、電源投入時はすべて消灯状態になっています。しかし、キーボードがリセットされると (電源投入時、または抜かれていたキーコードが差し込まれたとき)、キーボード側の 80C51 から、LED の状態を設定するように要求する信号が送られてきます。この信号によって、キーボードがリセットされたことを知ることができます。

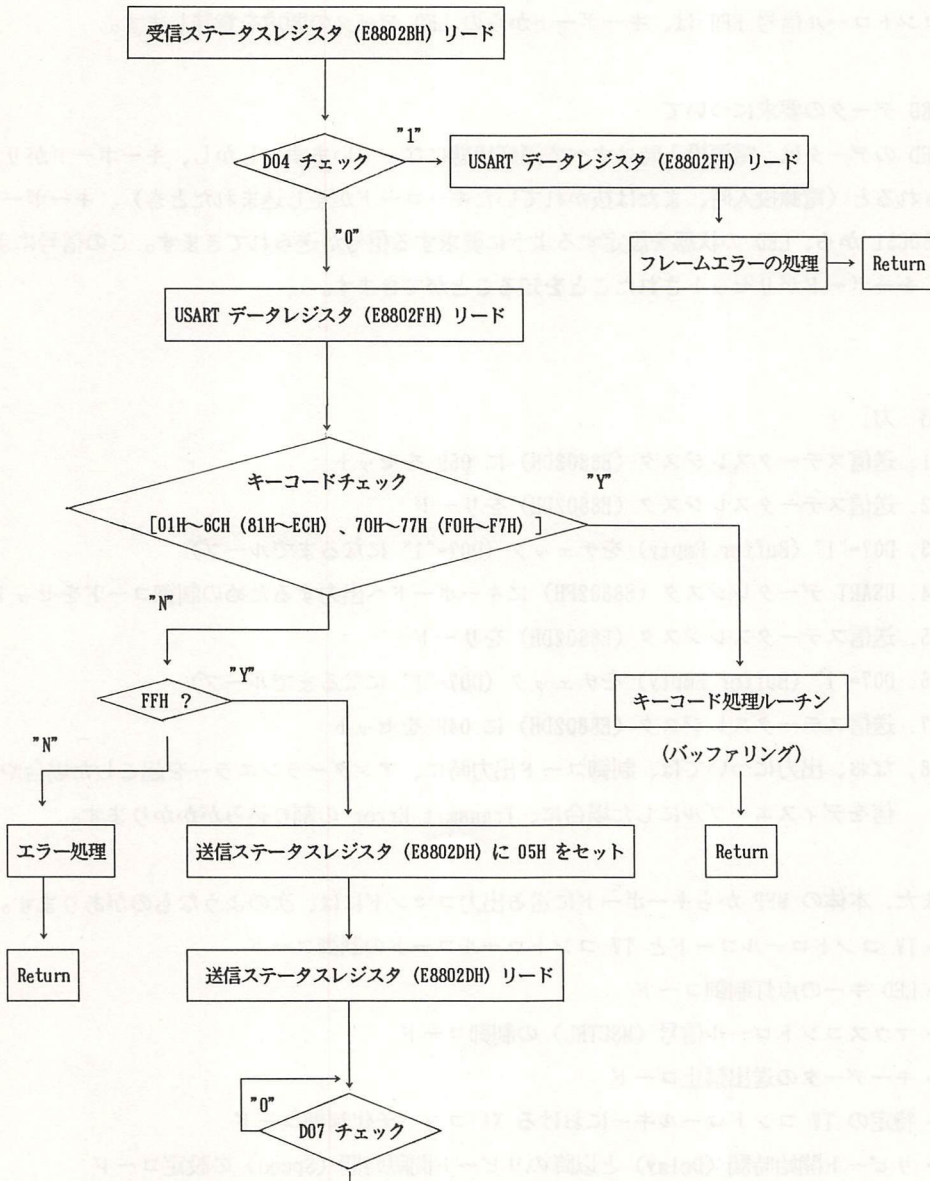
[出 力]

1. 送信ステータスレジスタ (E8802DH) に 05H をセット
2. 送信ステータスレジスタ (E8802DH) をリード
3. D07="1" (Buffer Empty) をチェック (D07="1" になるまでループ)
4. USART データレジスタ (E8802FH) にキーボードへ出力するための制御コードをセット
5. 送信ステータスレジスタ (E8802DH) をリード
6. D07="1" (Buffer Empty) をチェック (D07="1" になるまでループ)
7. 送信ステータスレジスタ (E8802DH) に 04H をセット
8. なお、出力については、制御コード出力時に、アンダーランエラーを起こした場合や、送信をディセーブルにした場合に、Transmit Error の割り込みがかかります。

また、本体の MFP からキーボードに送る出力コマンドには、次のようなものがあります。

- ・TV コントロールコードと TV コントロールコードの制御コード
- ・LED キーの点灯制御コード
- ・マウスコントロール信号 (MSCTRL) の制御コード
- ・キーデータの送出禁止コード
- ・特定の TV コントロールキーにおける X1 コンパチ化制御コード
- ・リピート開始時間 (Delay) と以降のリピート間隔時間 (Speed) の設定コード
- ・TV コントロールモード、マウスコントロールモードの制御コード

次に、各割り込みルーチンのフローチャートを示します。MFP については、第4章の2を参照してください。



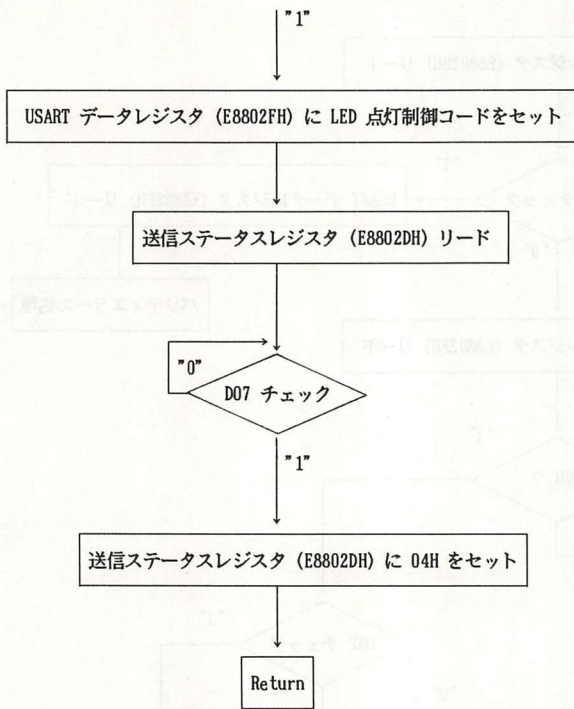


図5-14 Receive Buffer Full 割り込みルーチンフローチャート

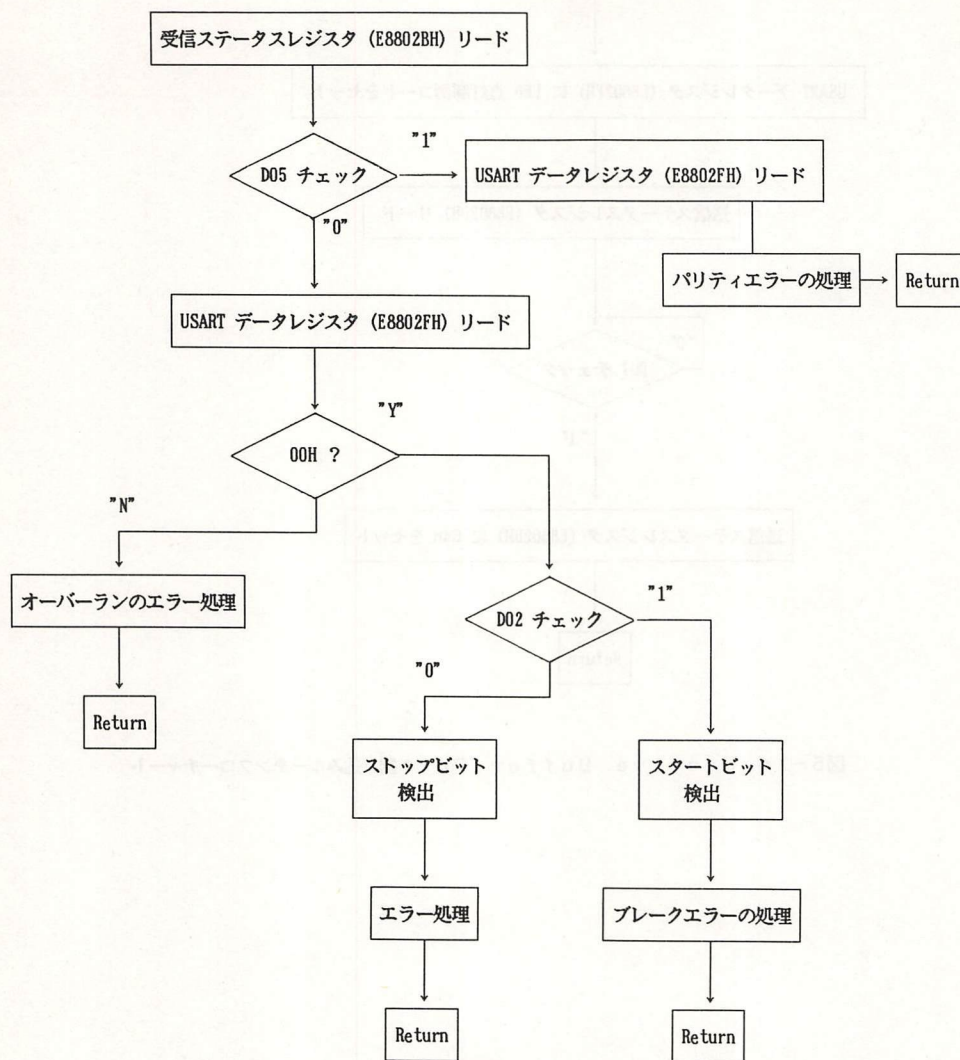


図5-15 Receive Error 割り込みルーチンフローチャート

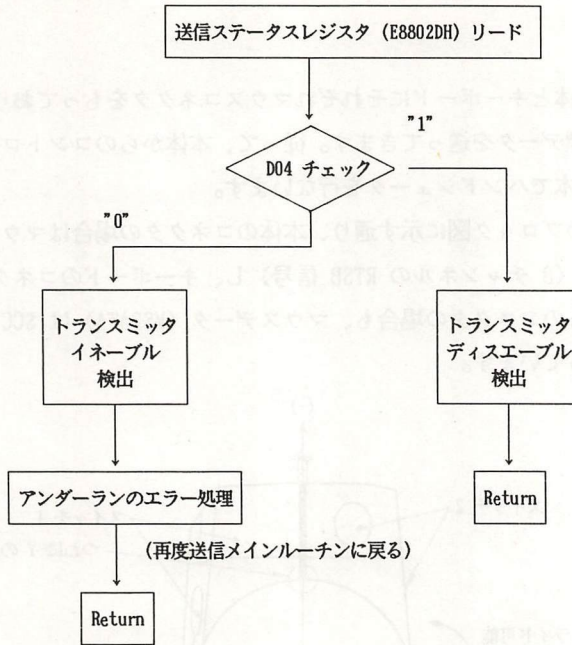
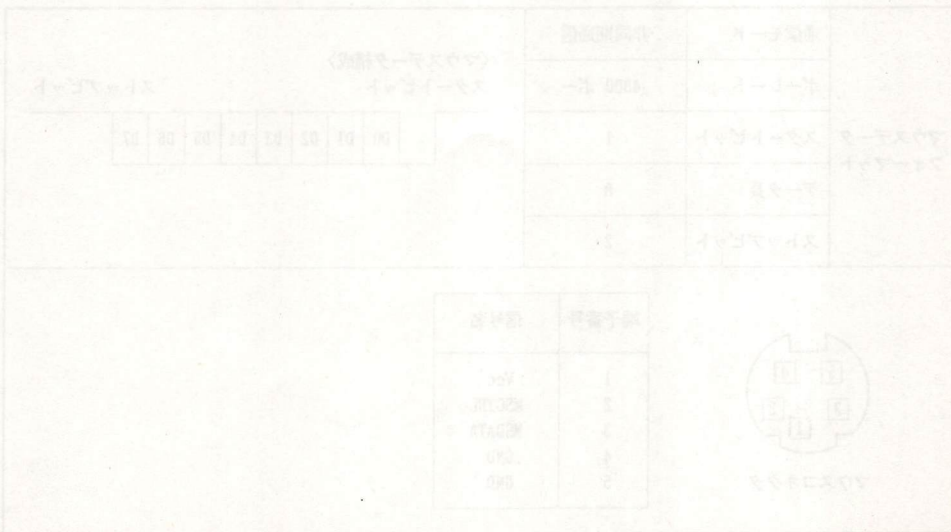


図5-16 Transmit Error 割り込みルーチンフローチャート



2. マウス

X68000 では、本体とキーボードにそれぞれマウスコネクタをもっており、つねに本体からの要求に対して、座標データを送ってきます。従って、本体からのコントロール信号と、マウスからのデータ線の 2 本でハンドシェイクを行ないます。

また、図5-1のブロック図に示す通り、本体のコネクタの場合はマウスコントロール (MSCTRL) を SCC で制御 (B チャンネルの RTSB 信号) し、キーボードのコネクタの場合は 80C51 で制御します。どちらのコネクタの場合も、マウスデータ (MSDATA) は SCC の B チャンネルの RxD B 端子につながっています。

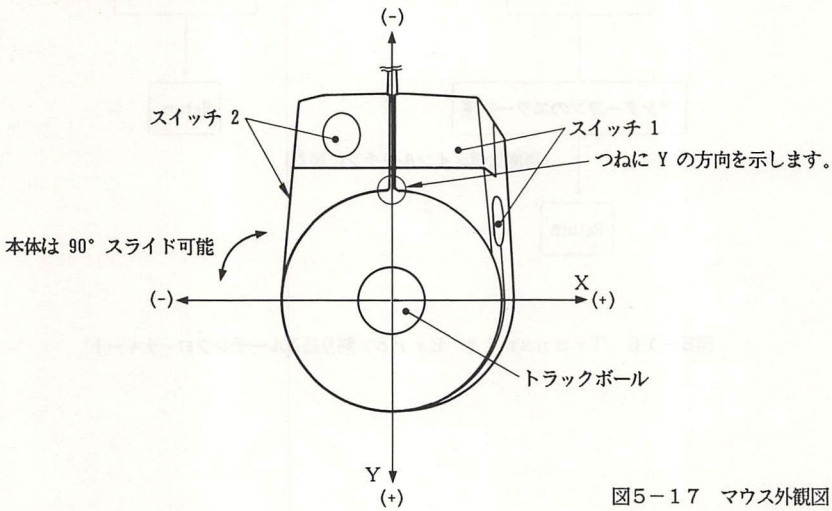


図5-17 マウス外観図

マウスデータフォーマット	通信モード	非同期通信	<マウスデータ構成> スタートビット ストップビット 												
	ボーレート	4800 ボー													
	スタートビット	1													
	データ長	8													
	ストップビット	2													
マウスコネクタ			<table border="1"> <thead> <tr> <th>端子番号</th> <th>信号名</th> </tr> </thead> <tbody> <tr> <td>1</td> <td>Vcc</td> </tr> <tr> <td>2</td> <td>MSCTRL</td> </tr> <tr> <td>3</td> <td>MSDATA</td> </tr> <tr> <td>4</td> <td>GND</td> </tr> <tr> <td>5</td> <td>GND</td> </tr> </tbody> </table>	端子番号	信号名	1	Vcc	2	MSCTRL	3	MSDATA	4	GND	5	GND
端子番号	信号名														
1	Vcc														
2	MSCTRL														
3	MSDATA														
4	GND														
5	GND														

表5-4 マウスデータ通信手順とデータ転送手順

マウスデータ (MSDATA)	1 バイトめ	ステータスデータ
	2 バイトめ	X 方向データ -128~ +127
	3 バイトめ	Y 方向データ -128~ +127

〈ステータスデータ〉							
D7	D6	D5	D4	D3	D2	D1	D0
				0	0		

0 : スイッチ 1 (右) OFF
 1 : スイッチ 1 (右) ON
 0 : スイッチ 2 (左) OFF
 1 : スイッチ 2 (左) ON
 1 : X>127 のときオーバーフロー
 1 : X<-128 のときアンダーフロー
 1 : Y>127 のときオーバーフロー
 1 : Y<-128 のときアンダーフロー

表5-5 マウスデータフォーマット

2-2 マウスアクセス

(1) 初期設定

・ SCC のチャンネル B の各レジスタをセットします (割り込みベクタをセット)。

1. 書き込みレジスタ WR9 に COH をセット
2. 書き込みレジスタ WR4 に 4CH をセット
3. 書き込みレジスタ WR1 に 00H をセット
4. 書き込みレジスタ WR2 に割り込みベクタをセット
5. 書き込みレジスタ WR3 に COH をセット
6. 書き込みレジスタ WR5 に 62H をセット
7. 書き込みレジスタ WR9 に 01H をセット
8. 書き込みレジスタ WR10 に 00H をセット
9. 書き込みレジスタ WR11 に 56H をセット
10. 書き込みレジスタ WR12 に 1FH をセット
11. 書き込みレジスタ WR13 に 00H をセット
12. 書き込みレジスタ WR14 に 02H をセット

・タイマ割り込み（マウスコントロール制御）のため、MFP の Timer C または、Timer D の各レジスタをセットします（参考：X1turbo のマウスにおけるタイマ割り込み間隔は、16 msec）。

1. 割り込みイネーブルレジスタ B (E88009H) の Timer C または Timer D を割り込みディスエーブルにセット
2. 割り込みベクタレジスタ (E88017H) に割り込みベクタをセット（自動割り込み終了モード）
3. Timer C および Timer D コントロールレジスタ (E8801DH) にタイマのプリスケアラ値をセット
4. Timer C データレジスタ (E88023H) または Timer D データレジスタ (E88025H) にタイマのダウンカウンタ値をセット

(2) SCC の送信、受信をイネーブルにし、受信割り込みをイネーブルにし、さらに MFP のタイマ割り込みをイネーブルにします。

1. 書き込みレジスタ WR3 に C1H をセット
2. 書き込みレジスタ WR5 に 6AH をセット
3. 書き込みレジスタ WR0 に 80H をセット
4. 書き込みレジスタ WR14 に 03H をセット
5. 書き込みレジスタ WR15 に 00H をセット
6. 書き込みレジスタ WR0 に 10H をセット
7. 書き込みレジスタ WR0 に 10H をセット
8. 書き込みレジスタ WR1 に 10H をセット
9. 書き込みレジスタ WR9 に 09H をセット
10. MFP の割り込みイネーブルレジスタ B (E88009H) の Timer C または Timer D を割り込みイネーブルにセット
11. MFP の割り込みマスクレジスタ B (E88015H) の Timer C または Timer D を割り込みマスクディスエーブルにセット

(3) タイマ割り込み（MFP の割り込み）により、マウスコントロール (MSCTRL) を "H" から "L" にした後割り込みルーチンから抜けてきます。

なお、このタイマ割り込みルーチンには、マウスコントロール (MSCTRL) を制御するためのプログラムをセットしてください。このとき、マウスが本体/キーボードのどちらのコネクタに接続されているかわからないので、次のようにして両方のマウスコントロール (MSCTRL) を "H" から "L" にしてください。

[本体 (SCC) のマウスコネクタを使用している場合]

SCC のチャンネル B の書き込みレジスタ WR5 に 60H をセットし、500 μ sec 以上経過後、62H をセットします。

[キーボード (80C51) のマウスコネクタを使用している場合]

MFP より 80C51 へ、まず 41H を出力し、500 μ sec 以上経過後、40H を出力します。

- (4) マウスからのデータ受信による割り込み (SCC の割り込み) がかかり、3 バイトデータが受信されます。

前述 (1) の初期設定では、すべての受信データにおいて、有効なマウスデータを受信した場合、あるいは、特別受信条件 (受信オーバーランエラー、フレーミングエラー) を起こした場合に割り込みがかかります。なお、このときの割り込みベクタは、次のようになります。

・有効なマウスデータを受信した場合

D7	D6	D5	D4	D3	D2	D1	D0
V7	V6	V5	V4	0	1	0	V0

この割り込みルーチンでは、マウスからの 3 バイトデータを処理し、その後、SCC のチャンネル B の書き込みレジスタ WR5 に 60H をセットし、MFP より 80C51 へ、41H を出力するプログラムをセットしてください。

・特別受信条件を起こした場合

D7	D6	D5	D4	D3	D2	D1	D0
V7	V6	V5	V4	0	1	1	V0

この割り込みルーチンでは、まず、SCC のチャンネル B の読み出しレジスタ RR1 においてどの特別受信条件 (受信オーバーランエラー、フレーミングエラー) によりエラーを起こしたのかを判別し、それぞれに対するエラー処理を行い、次に SCC のチャンネル B の書き込みレジスタ WR5 に 60H をセットし、MFP から 80C51 へ 41H を出力し、最後にエラーリセット (SCC のチャンネル B の書き込みレジスタ WR0 に 30H をセット) を行うプログラムをセットしてください。

なお、MFP については第4章の2を、SCC については第4章の3を参照してください。

3. ジョイスティック

X1、X1turbo シリーズでは、PSG のレジスタ 14、レジスタ 15 を利用して 2 個のジョイスティックをアクセスしていましたが、X68000 では、8255 の 2 つのポートを使用して、2 個のジョイスティックを利用できるようになっています。なお、この 2 個のジョイスティック（入力）を使用する場合は、必ず E9A007H に 92H を設定してください。

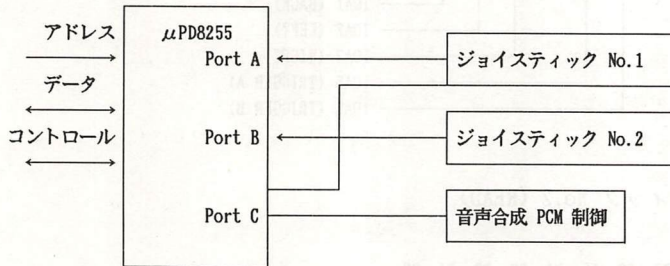


図5-19 ジョイスティックブロック図

3-1 ジョイスティックレジスタのアドレスマップ

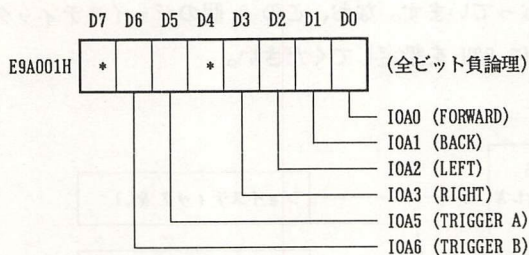
レジスタ アドレス	D07	D60	D05	D04	D03	D02	D01	D00
E9A001H	*	←		*	— ジョイスティック No.1 —>			
E9A003H	*	←		*	— ジョイスティック No.1 —>			
E9A005H	IOC7	IOC6	IOC5	IOC4	S. R.		PCM PAN	

(S. R. = Sampling Rate)

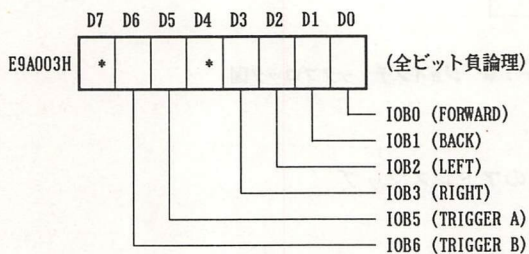
表5-6 ジョイスティックレジスタアドレスマップ

3-2 ジョイスティックレジスタの詳細

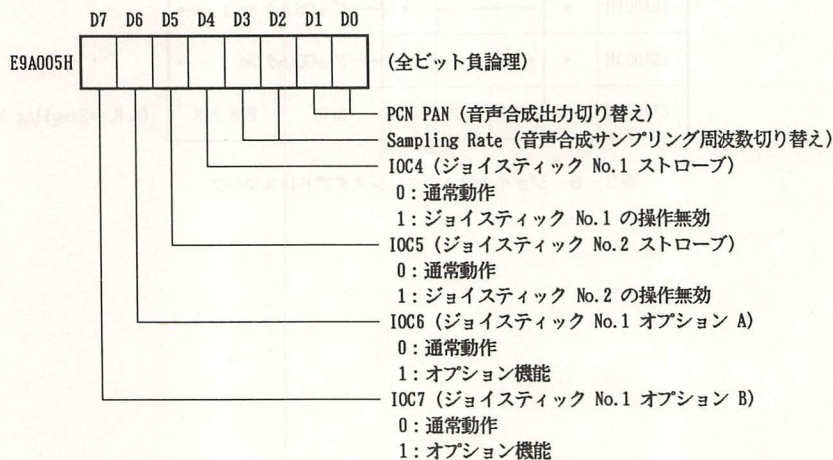
(1) ジョイスティック No.1 (READ)



(2) ジョイスティック No.2 (READ)



(3) ジョイスティックコントロール



3-3 ジョイスティックのアクセス

- (1) 8255 のモードを設定するために、E9A007H に 92H を設定（詳細は本章5-4を参照してください）。
- (2) ジョイスティックの標準モードを設定するために、E9A005H（ポート C）の上位 4 ビット（D04～D07）をすべて "0" に設定。
- (3) ジョイスティック No.1 の入力データを E9A001H から読み出します。また、ジョイスティック No.2 の入力データのときは、E9A003H から読み出します。

4. プリンタ

X68000 では、X1 や X1turbo シリーズと同様に、プリンタ I/F として、セントロニクス社標準 8 ビットパラレル I/F を標準装備しています。

本体からプリンタに 1 バイトのデータを送る場合、コントロール信号として BUSY 信号と STROBE 信号を用います。BUSY 信号はプリンタからの入力信号で、"H" レベルのときは本体からデータの送信ができません。つまり、この BUSY 信号が "H" レベルのときは、"L" レベルになるまで待って送信します。また、STROBE 信号は本体からプリンタへの出力信号であり、この STROBE 信号の立ち上がりでプリンタはデータをサンプルします。したがって、STROBE 信号を出力する前に、あらかじめデータを E8C001H のデータレジスタにラッチしておかなければなりません。

X68000 では、X1 や X1turbo シリーズのプリンタ機能に追加された機能としてとくに、ソフトウェア的に BUSY 信号のベクタ割り込みを受け付けたり、マスクしたりできるようになっています。この機能を利用すると、BUSY 信号のチェックを逐次する必要がなく、割り込みによりプリンタの状態を知ることができます。

レジスタ アドレス	D07	D06	D05	D04	D03	D02	D01	D00	備 考	
E8C001H	← プリンタ出力データ →									プリンタデータレジスタ (ライト動作のみ)
E8C003H	×	×	×	×	×	×	×	STRO	プリンタスロープレジスタ (ライト動作のみ)	
E9C001H	×	×	×	×					(ライト動作のみ) 0: プリンタビジー割り込みマスク 1: プリンタビジー割り込みマスク解除 0: FDD 割り込みマスク 1: FDD 割り込みマスク解除 0: FDC 割り込みマスク 1: FDC 割り込みマスク解除 0: ハードディスク割り込みマスク 1: ハードディスク割り込みマスク解除	
E9C001H									(リード動作のみ) 0: プリンタビジー割り込みマスク中 1: プリンタビジー割り込みマスク解除中 0: FDD 割り込みマスク中 1: FDD 割り込みマスク解除中 0: FDC 割り込みマスク中 1: FDC 割り込みマスク解除中 0: ハードディスク割り込みマスク中 1: ハードディスク割り込みマスク解除中 0: ハードディスク割り込み OFF 1: ハードディスク割り込み ON 0: プリンタビジー割り込み OFF (BUSY=1) (プリンタヘデータを送信不可) 1: プリンタビジー割り込み ON (BUSY=0) (プリンタヘデータを送信可) 0: FDD 割り込み OFF 1: FDD 割り込み ON 0: FDC 割り込み OFF 1: FDC 割り込み ON	
E9C003H	← 割り込みベクタ →						1	1		プリンタビジー割り込みベクタ

表5-7 プリンタレジスタマップ (×は無効)

4-1 プリンタアクセス

(1) プリンタ BUSY 信号のチェック

・ポーリングによる場合

- a) プリンタビジーによる割り込みをマスクするため、E9C001H の D00 に "0" をセット (他のビットは以前の状態を保持) します。
- b) E9C001H をリードして、D05="1" を確認します。

・割り込みによる場合

- a) E9C003H に割り込みベクタをセットするとともに、その割り込み処理ルーチン内に (2)、(3) の処理プログラムをあらかじめセットします。
- b) プリントビジー割り込みマスクを解除するため、E9C001H の D00 に "1" をセット (他のビットは以前の状態を保持) します。
- もし、BUSY="0" (プリンタヘータを送信可) の場合には、割り込みがかかり、割り込み処理ルーチンへ処理が移ります。

(2) プリンタ出力データをセット

- ・E8C001H にプリンタへの 1 バイト出力データをセットします。

(3) プリンタデータサンプル (ストロブ信号の立ち上がり)

- ・E8C003H の D00 ビットに "0" をセットし、次に "1" をセットしてストロブ信号を立ち上げます。

5. スイッチその他

5-1 本体前面のスイッチ

X68000 のフロント部には、次のような 3 個のスイッチがついています。

(A) リセットスイッチ

このスイッチを押すと、ハードウェアリセットが行われ、メインメモリ上の 000000H に書かれているアドレスから処理が行なわれます。

(B) NMI スイッチ

システムのデバッグのときに使用します。このスイッチを押すと、最高位の割り込み (割り込みレベル 7) がかかり、メインメモリ上の 00007CH に書かれているアドレスから新たに例外処理を実行します。なお、この NMI 処理ルーチンの最後で必ずシステムポート E8E007H の D02 に 1 を書き込んで NMI リセットを行うようにしてください。もし、システムポート E8E007H の D02 に 1 が書き込まれていなければ、NMI 処理ルーチンから抜けた後、再度 NMI 処理ルーチンに飛んでしまいます。

(C) POWER スイッチ

X68000 の POWER スイッチは、ON するとハード的に回路が働き ON 状態 (Vcc1 ON) になりますが、OFF した場合は、単に MFP に POWER SW が押されたことによる割り込み (MFP レベル 2 割り込み) がかかります。すなわち、POWER スイッチが押されると、まず電源を切る前に MFP から MPU に割り込みがかかります。すると、MPU はつぎにこの割り込み処理ルーチン内で周辺のチェックを行い、異常がなければシステムポート E8E00FH に "00"、"0F"、"0F" という値を順番に書き込んで POWER OFF (Vcc1 OFF) を実行します。これにより、フロッピーディスクのアクセス中に電源を切るなどのミスが防げます。

5-2 電源系統

X68000 には次のような 3 つの電源系統があります。とくに X68000 では、Vcc1 がどの要因から ON されたかを MFP によって知ることができます。詳細は、本章の 2 を参照してください。

(A) Vcc2 (RTC、SRAM、キーボード等への供給電源)

後部メイン電源スイッチにより ON、OFF できます。なお、タイマ、TV コントロール等を使用する場合は、絶対にこの後部電源スイッチは切らないでください。

(B) Vcc1 (RTC、SRAM、キーボードを除くほとんど全ての回路における電源)

POWER スイッチが ON 状態の時は後部電源スイッチにより ON、OFF できます。

- ・後部電源スイッチが ON 状態のときは、フロントの POWER スイッチにより ON できます。
- ・後部電源スイッチが ON 状態のときは、拡張用 I/O スロットの EXPWON 信号により ON できます。
- ・後部電源スイッチが ON 状態のときは、RTC の ALARM タイマによる ALARM 信号により ON できます。

ただし、Vcc1 の OFF については、ソフトウェア的にシステムポート E8E00FH に "00"、"0F"、"0F" の値を順に書き込むことによつてのみ、可能となります。

(C) バックアップ電池

通常は、Vcc2 に接続されていて充電され続けていますが、Vcc2 が切られた場合の RTC と SRAM のバックアップ用に使用されます。

5-3 LED

X68000 のフロント部には、次のような LED があります。ただし、Vcc2 は ON されているものとします。

(A) POWER LED

フロントの POWER スイッチが、ON の状態 (Vcc1 ON) のとき点灯します。また、POWER スイッチが OFF の状態なのに拡張用 I/O スロットからの EXPWON 信号か、あるいは RTC の ALARM 信号で Vcc1 が ON にされた場合、POWER スイッチが ON から OFF 状態にされて実際に Vcc1 が切られるまでの間などには点滅します。ただし、Vcc2 のみ ON されている場合は赤色が点灯し、Vcc1、Vcc2 の両方が ON されている場合は、緑色が点灯します。

(B) TIMER LED

RTC の ALARM タイマ機能を使用するとき、RTC の CLKOUT レジスタ (BANK 1 の E8A001H) に 00H を書き込んで TIMER LED を点灯させ、逆にタイマ機能を使用しないとき、07H を書き込んで消灯させます。なお、詳細は第4章4-3を参照してください。

(C) H/L Res. LED

Vcc1 が ON 状態で、表示画面が高解像度モード (水平同期周波数 31.5 KHz) のとき LED は自動的に点灯し、標準解像度モード (水平同期周波数 15.98 KHz) のとき、自動的に消灯します。

(D) フロッピーディスクドライブ LED (詳細は第4章の5を参照)

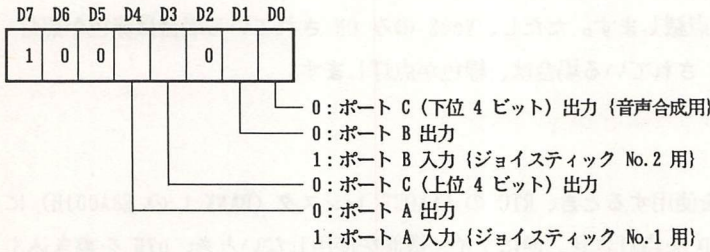
本体前面の POWER スイッチ	アクティビティ LED	イジェクト LED
ON 状態	メディアが FDD に入っている … 緑色が点灯 メディアが FDD に入ってなく、 かつ LED 点滅機能が ON … 緑色が点滅 メディアが FDD に入ってなく、 かつ LED 点滅機能が OFF …消灯 ↓ FDD をリード/ライトする場合 (ドライブセレクト ON、レディ ON) … 緑色から赤色点灯に変化	イジェクトスイッチマスク機能が ON の場合…消灯 メディアが FDD に入っており、 かつイジェクトマスク機能が OFF の場合…緑色が点灯
OFF 状態	メディアが FDD に入っている … 緑色が点灯 メディアが FDD に入っていない … 消灯	メディアが FDD に入っている … 緑色が点灯 メディアが FDD に入っていない … 消灯

表5-8 FDDのLED

5-4 i8255のポート

X68000 では、i8255 のポート A と B をジョイスティック 2 ポートの入力ポートとして、またポート C を音声合成の出力制御およびサンプリング周波数の切り換えポートとして使用しています。このため、この i8255 のコントロールワードレジスタを使用して、モード 0 のポート A、B を入力に、ポート C を出力に指定する必要があります。

<i8255コントロールワードレジスタ (E9A007H) >



なお、ジョイスティックの詳細については第6章を、音声合成の詳細については第4章を参照してください。

項 目	ポートアドレス	機 能	備 考
テ ス キ ア ス ラ バ ト イ レ & ト ット	E82240H R/W] スプライトカラーテーブル 2 パレット	スプライト用パレット
	⋮		
	E8225EH R/W] スプライトカラーテーブル 15 パレット	
	⋮		
	E823E0H R/W		
	E823FEH R/W		
ビ デ オ コ ン ト ロ ー ラ	E82400H R/W	メモリモード設定	半透明、特殊プライオリティ
	E82500H R/W	プライオリティ設定	
	E82600H R/W	特殊モード、画面表示制御	
D M A C	E84000H R/W	チャンネルステータスレジスタ	左記のポートアドレスはチャンネル 0 のものである。他のチャンネルのポートアドレスは次のように算出する。 チャンネル 1 は左記のアドレスに +40H チャンネル 2 は左記のアドレスに +80H チャンネル 3 は左記のアドレスに +C0H
	E84001H R	チャンネルエラーレジスタ	
	E84004H R/W	デバイスコントロールレジスタ	
	E84005H R/W	オペレーションコントロールレジスタ	
	E84006H R/W	シーケンスコントロールレジスタ	
	E84007H R/W	チャンネルコントロールレジスタ	
	E84025H R/W	ノーマルインタラプトベクタ	
	E84027H R/W	エラーインタラプトベクタ	
	E8402DH R/W	チャンネルプライオリティレジスタ	
	E84029H R/W	メモリファンクションコード	
	E84031H R/W	デバイスファンクションコード	
	E84039H R/W	ベースファンクションコード	
	E8400AH R/W	メモリトランスファカウンタ (Word)	
	E8401AH R/W	ベーストランスファカウンタ (Word)	
	E8400CH R/W	メモリアドレスレジスタ (Long word)	
E84014H R/W	デバイスアドレスレジスタ (Long word)		
E8401CH R/W	ベースアドレスレジスタ (Long word)		
	;		
	E840FFH R/W	ゼネラルコントロールレジスタ	
ワ ッ ペ ット	E86001H W	スーパーバイザ領域設定	
M F P	E88001H R	GPIP データレジスタ	未使用
	E88003H W	アクティブエッジレジスタ	
	E88005H W	データディレクションレジスタ	
	E88007H R/W	割り込みイネーブルレジスタ A	
	E88009H R/W	割り込みイネーブルレジスタ B	
	E8800BH R/W	割り込みペンディングレジスタ A	
	E8800DH R/W	割り込みペンディングレジスタ B	
	E8800FH R/W	割り込みインサービスレジスタ A	
	E88011H R/W	割り込みインサービスレジスタ B	
	E88013H R/W	割り込みマスクレジスタ A	
	E88015H R/W	割り込みマスクレジスタ B	
	E88017H W	ベクタレジスタ	
	E88019H W	タイマ A コントロールレジスタ	
	E8801BH W	タイマ B コントロールレジスタ	
	E8801DH W	タイマ C/D コントロールレジスタ	
	E8801FH R/W	タイマ A データレジスタ	
	E88021H R/W	タイマ B データレジスタ	
	E88023H R/W	タイマ C データレジスタ	
	E88025H R/W	タイマ D データレジスタ	
	E88027H W	同期キャラクタレジスタ	
E88029H W	USART コントロールレジスタ		

項目	ポートアドレス	機能	備考
M F P	E8802BH R/W	受信ステータスレジスタ	
	E8802DH R/W	送信ステータスレジスタ	
	E8802FH R/W	USART データレジスタ	
R T C	E8A001H R/W	1 秒カウンタ/CLKOUT セレクト	
	E8A003H R/W	10 秒カウンタ/Adjust	
	E8A005H R/W	1 分カウンタ/アラーム 1 分レジスタ	
	E8A007H R/W	10 分カウンタ/アラーム 10 分レジスタ	
	E8A009H R/W	1 時間カウンタ/アラーム 1 時間レジスタ	
	E8A00BH R/W	10 時間カウンタ/アラーム 10 時間レジスタ	
	E8A00DH R/W	曜日カウンタ/アラーム曜日レジスタ	
	E8A00FH R/W	1 日カウンタ/アラーム 1 日レジスタ	
	E8A011H R/W	10 日カウンタ/アラーム 10 日レジスタ	
	E8A013H R/W	1 月カウンタ	
	E8A015H R/W	10 月カウンタ/12・24 時セレクト	
	E8A017H R/W	1 年カウンタ/うるう年カウンタ	
	E8A019H R/W	10 年カウンタ	
	E8A01BH R/W	モードレジスタ	
	E8A01DH W	テストレジスタ	
E8A01FH W	リセットコントローラ		
プリンタ	E8C001H W	プリンタデータ	Write
	E8C003H W	プリンタストロープ	Write
	E9C001H R	プリンタビジー	Read
システム ポート	E8E001H R/W	コントラスト調整 (D/A)	
	E8E003H R/W	TV コントロール	
	E8E005H W	画像入力コントロール	
	E8E007H R/W	H/L LED 点灯、NMI リセット、キーコントロール	
	E8E00DH W	SRAM Write Enable Control	
	E8E00FH W	POWER OFF Control	
FM 音源	E90001H W	FM 音源レジスタアドレスポート	
	E90003H R/W	FM 音源レジスタデータポート	
音声 合成	E92001H R/W	ADPCM ステータス (IN) / ADPCM コマンド (OUT)	
	E92003H R/W	ADPCM データレジスタ (IN/OUT)	
	E9A005H W	ADPCM 出力、アップリング 周波数切り換えレジスタ	8255 ポート C
フロッ ピー ディス ク	E94001H R	FDC ステータスレジスタ (IN)	
	E94003H R/W	FDC データレジスタ (IN/OUT)	
	E94005H R/W	ドライブ ステータス (IN) / ドライブ コントロール (OUT)	オプション信号
	E94007H W	アキュムレータ セレクト、2HD/2DD・2D 切り換え (OUT)	
ハード ディス ク	E96001H R/W	HD データ (IN/OUT)	
	E96003H R/W	ステータス (IN) / セレクトリセット (OUT)	
	E96005H W	コントローラボードリセット (OUT)	
	E96007H W	セレクトセット (OUT)	
SCC	E98001H R/W	SCC コマンドポート B	
	E98003H R/W	SCC データポート B	
	E98005H R/W	SCC コマンドポート A	
	E98007H R/W	SCC データポート A	
ジョイ スティック	E9A001H R	ジョイスティック 0	8255 ポート A
	E9A003H R	ジョイスティック 1	8255 ポート B

項 目	ポートアドレス	機 能	備 考
8255	E9A007H W	8255 コントロールワードレジスタ	
FD, PR, HD	E9C001H R/W	FDC、FDD、HD、プリンタ 割り込みステータス (IN) FDC、FDD、HD、プリンタ 割り込みマスク (OUT)	
FD, PR	E9C003H W	FDC、FDD、HD、プリンタ 割り込みベクタ	
スプラ イト	EBO000H R/W	スプライト X 座標 スプライト Y 座標 スプライトコントロール スプライトプライオリティ	スプライト 0
	EBO002H R/W		
	EBO004H R/W		
	EBO006H R/W		
	⋮	⋮	スプライト 127
	EBO3F8H R/W	スプライト X 座標	
	EBO3FAH R/W	スプライト Y 座標	
	EBO3FCH R/W	スプライトコントロール	
	EBO3FEH R/W	スプライトプライオリティ	
	;		
	EBO800H R/W	バックグラウンド 0 X 座標	
	EBO802H R/W	バックグラウンド 0 Y 座標	
	EBO804H R/W	バックグラウンド 1 X 座標	
	EBO806H R/W	バックグラウンド 1 Y 座標	
	EBO808H R/W	バックグラウンドコントロール	
EBO80AH R/W	水平トータル		
EBO80CH R/W	水平表示		
EBO80EH R/W	垂直表示		
EBO810H R/W	解像度		
スプラ イト PCG エリア	EB8000H R/W] スプライト 0 PCG エリア	
	EB807EH R/W		
	EBBF80H R/W] スプライト 127 PCG エリア	
	EBBFFE H R/W		
スプラ イト テキ スト エリア	EBC000H R/W] テキストエリア 0	
	EBDFFE H R/W		
	EBE000H R/W] テキストエリア 1	
	EBFFFE H R/W		

表A-1 I/Oポート一覧

2. エリアセット

X68000 では、先頭から 2 M バイト (000000H~1FFFFFFH) の領域において、E86001H のレジスタにデータを設定することにより 8 K バイト単位で任意の場所をスーパーバイザ領域に設定することができます。

- ・レジスタポート……アドレス E86001H、Write only、8 ビットレジスタ (ただし * は無効)

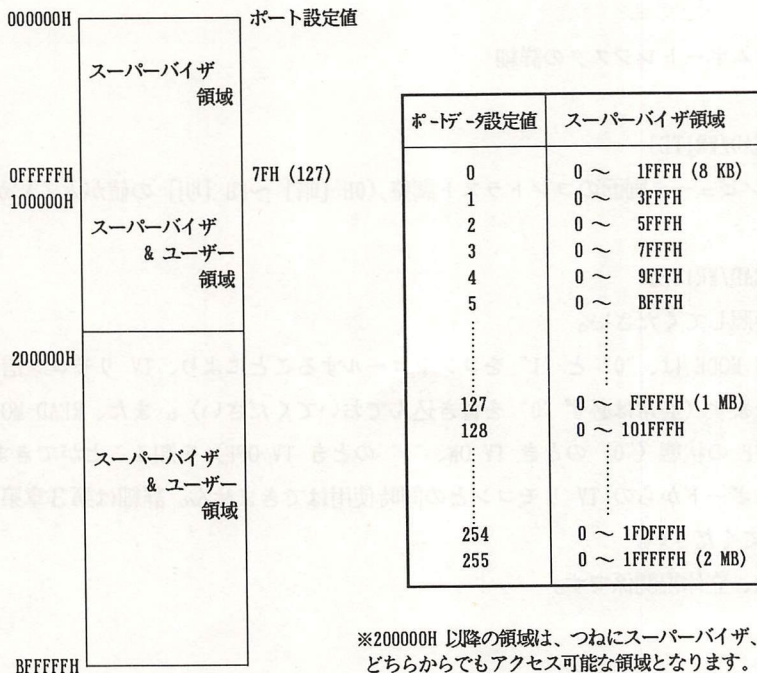
E86001H

**	**	**	**	**	**	**	**	**	D7	D6	D5	D4	D3	D2	D1	D0
----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----	----

 (下位 8 ビットが有効)

- ・動作……メインメモリ先頭の 2 M バイトの領域指定において、データ設定によりスーパーバイザ領域の指定が可能になります。ただし、設定は 8 K バイト単位 (2 M バイト 256 分割) です。

例：設定データが 7FH のときのメモリマップ



※200000H 以降の領域は、つねにスーパーバイザ、ユーザーのどちらからでもアクセス可能な領域となります。

図A-1 エリアセットの例

3. システムポート

3-1 システムポートレジスタのアドレスマップ

(*は無効、※は FIELD(READ))

No	レジスタ アドレス	D07	D06	D05	D04	D03	D02	D01	D00	備 考
1	E8E001H	*	*	*	*	コントラスト調整				
2	E8E003H	*	*	*	*	TVコントロール	※	3D L	3D R	
3	E8E005H	*	*	*	画像入力コントロール					
4	E8E007H	*	*	*	*	キーコントロール	NMI リセット	HRL	*	
5	E8E00DH	SRAM Write Enable Control								
6	E8E00FH	*	*	*	*	POWER OFF Control				

表A-2 システムポートレジスタアドレスマップ

3-2 システムポートレジスタの詳細

(1) E8E001H [READ/WRITE]

- ・16段階でコンピュータ画面のコントラスト調整 (0H [暗] ~FH [明] の値が入る) が可能。

(2) E8E003H [READ/WRITE]

- ・表A-3を参照してください。
- ・D03 の WRITE MODE は、“0” と “1” をコントロールすることにより、TV リモコン信号として使用ができます (通常は必ず “0” を書き込んでおいてください)。また、READ MODE では、TV ON/OFF の状態 (“0” のとき TV ON、“1” のとき TV OFF) を知ることができます。ただし、キーボードからの TV リモコンとの同時使用はできません。詳細は第3章第1項 (2) を参照してください。
- ・D00 とD01 は、立体視関係です。

ビット	WRITE	READ
D00	3D R	3D R
D01	3D L	3D L
D02	*	FIELD
D03	TV リモコン信号	TV ON/OFF 対応

} 0: シャッター OPEN
1: シャッター CLOSE

表A-3 システムポートレジスタE8E003H

(3) E8E005H [WRITE]

- ・オプションの“デジタルテロップ”をコンピュータコントロールするためのシステムポートです。

(4) E8E007H [READ/WRITE]

- ・表A-4を参照してください。
- ・D01 はドットクロックの切り換えに使用されるもので、通常は“0”に設定しておいてください。
- ・NMI スイッチを押すと、MPU には最高位の割り込み（割り込みレベル 7）がかかり、NMI 処理ルーチンに処理が移されます。この NMI 処理ルーチンでは、ルーチン処理の最後で必ず D02 に“1”を書き込んで NMI をリセットする必要があります。もし D02 に“1”を書き込まなければ、NMI の処理ルーチンから抜けても、再度 NMI がかかからなくなります。
- ・D03 の WRITE モードは、キーボード内のサブ CPU 80C51 から MFP (RR 端子) へのキーデータ送信許可信号制御に使用され、“1”を書き込むとキーデータ送信許可となり、“0”を書き込むとキーデータの送信が不可となります。また、READ モードでは、キーボードのキージャックが差し込まれているか、いないかの状態 (“1” のときキージャックが差し込まれており、“0” のとき抜かれている) を知ることができます。

ビット	WRITE	READ
D01	HRL	HRL ステータス
D02	NMI リセット
D03	キーレディ	キージャックステータス

表A-4 システムポートレジスタE8E007H

(5) E8E00DH [WRITE]

- ・通常 SRAM は Read Only ですが、プログラム暴走時に SRAM の内容が破壊されないように保護するために設けられたポートです。
- ・31H を書き込むと SRAM Write Enable であり、それ以外のコードは Read Only になります。

(6) E8E00FH [WRITE]

- ・00H→0FH→0FH の順で入力した場合のみ POWER OFF (Vcc1 OFF) であり、それ以外のコードは無効になります。すなわち、このようにすることで容易に POWER OFF されないようになっています。

アドレス	機能	備考
00H	POWER OFF	
01H	POWER OFF	
02H	POWER OFF	
03H	POWER OFF	
04H	POWER OFF	
05H	POWER OFF	
06H	POWER OFF	
07H	POWER OFF	
08H	POWER OFF	
09H	POWER OFF	
0AH	POWER OFF	
0BH	POWER OFF	
0CH	POWER OFF	
0DH	POWER OFF	
0EH	POWER OFF	
0FH	POWER OFF	
10H	POWER OFF	
11H	POWER OFF	
12H	POWER OFF	
13H	POWER OFF	
14H	POWER OFF	
15H	POWER OFF	
16H	POWER OFF	
17H	POWER OFF	
18H	POWER OFF	
19H	POWER OFF	
1AH	POWER OFF	
1BH	POWER OFF	
1CH	POWER OFF	
1DH	POWER OFF	
1EH	POWER OFF	
1FH	POWER OFF	
20H	POWER OFF	
21H	POWER OFF	
22H	POWER OFF	
23H	POWER OFF	
24H	POWER OFF	
25H	POWER OFF	
26H	POWER OFF	
27H	POWER OFF	
28H	POWER OFF	
29H	POWER OFF	
2AH	POWER OFF	
2BH	POWER OFF	
2CH	POWER OFF	
2DH	POWER OFF	
2EH	POWER OFF	
2FH	POWER OFF	
30H	POWER OFF	
31H	SRAM Write Enable	
32H	SRAM Write Enable	
33H	SRAM Write Enable	
34H	SRAM Write Enable	
35H	SRAM Write Enable	
36H	SRAM Write Enable	
37H	SRAM Write Enable	
38H	SRAM Write Enable	
39H	SRAM Write Enable	
3AH	SRAM Write Enable	
3BH	SRAM Write Enable	
3CH	SRAM Write Enable	
3DH	SRAM Write Enable	
3EH	SRAM Write Enable	
3FH	SRAM Write Enable	
40H	SRAM Write Enable	
41H	SRAM Write Enable	
42H	SRAM Write Enable	
43H	SRAM Write Enable	
44H	SRAM Write Enable	
45H	SRAM Write Enable	
46H	SRAM Write Enable	
47H	SRAM Write Enable	
48H	SRAM Write Enable	
49H	SRAM Write Enable	
4AH	SRAM Write Enable	
4BH	SRAM Write Enable	
4CH	SRAM Write Enable	
4DH	SRAM Write Enable	
4EH	SRAM Write Enable	
4FH	SRAM Write Enable	
50H	SRAM Write Enable	
51H	SRAM Write Enable	
52H	SRAM Write Enable	
53H	SRAM Write Enable	
54H	SRAM Write Enable	
55H	SRAM Write Enable	
56H	SRAM Write Enable	
57H	SRAM Write Enable	
58H	SRAM Write Enable	
59H	SRAM Write Enable	
5AH	SRAM Write Enable	
5BH	SRAM Write Enable	
5CH	SRAM Write Enable	
5DH	SRAM Write Enable	
5EH	SRAM Write Enable	
5FH	SRAM Write Enable	
60H	SRAM Write Enable	
61H	SRAM Write Enable	
62H	SRAM Write Enable	
63H	SRAM Write Enable	
64H	SRAM Write Enable	
65H	SRAM Write Enable	
66H	SRAM Write Enable	
67H	SRAM Write Enable	
68H	SRAM Write Enable	
69H	SRAM Write Enable	
6AH	SRAM Write Enable	
6BH	SRAM Write Enable	
6CH	SRAM Write Enable	
6DH	SRAM Write Enable	
6EH	SRAM Write Enable	
6FH	SRAM Write Enable	
70H	SRAM Write Enable	
71H	SRAM Write Enable	
72H	SRAM Write Enable	
73H	SRAM Write Enable	
74H	SRAM Write Enable	
75H	SRAM Write Enable	
76H	SRAM Write Enable	
77H	SRAM Write Enable	
78H	SRAM Write Enable	
79H	SRAM Write Enable	
7AH	SRAM Write Enable	
7BH	SRAM Write Enable	
7CH	SRAM Write Enable	
7DH	SRAM Write Enable	
7EH	SRAM Write Enable	
7FH	SRAM Write Enable	
80H	SRAM Write Enable	
81H	SRAM Write Enable	
82H	SRAM Write Enable	
83H	SRAM Write Enable	
84H	SRAM Write Enable	
85H	SRAM Write Enable	
86H	SRAM Write Enable	
87H	SRAM Write Enable	
88H	SRAM Write Enable	
89H	SRAM Write Enable	
8AH	SRAM Write Enable	
8BH	SRAM Write Enable	
8CH	SRAM Write Enable	
8DH	SRAM Write Enable	
8EH	SRAM Write Enable	
8FH	SRAM Write Enable	
90H	SRAM Write Enable	
91H	SRAM Write Enable	
92H	SRAM Write Enable	
93H	SRAM Write Enable	
94H	SRAM Write Enable	
95H	SRAM Write Enable	
96H	SRAM Write Enable	
97H	SRAM Write Enable	
98H	SRAM Write Enable	
99H	SRAM Write Enable	
9AH	SRAM Write Enable	
9BH	SRAM Write Enable	
9CH	SRAM Write Enable	
9DH	SRAM Write Enable	
9EH	SRAM Write Enable	
9FH	SRAM Write Enable	
A0H	SRAM Write Enable	
A1H	SRAM Write Enable	
A2H	SRAM Write Enable	
A3H	SRAM Write Enable	
A4H	SRAM Write Enable	
A5H	SRAM Write Enable	
A6H	SRAM Write Enable	
A7H	SRAM Write Enable	
A8H	SRAM Write Enable	
A9H	SRAM Write Enable	
AAH	SRAM Write Enable	
ABH	SRAM Write Enable	
ACH	SRAM Write Enable	
ADH	SRAM Write Enable	
AEH	SRAM Write Enable	
AFH	SRAM Write Enable	
B0H	SRAM Write Enable	
B1H	SRAM Write Enable	
B2H	SRAM Write Enable	
B3H	SRAM Write Enable	
B4H	SRAM Write Enable	
B5H	SRAM Write Enable	
B6H	SRAM Write Enable	
B7H	SRAM Write Enable	
B8H	SRAM Write Enable	
B9H	SRAM Write Enable	
BAH	SRAM Write Enable	
BBH	SRAM Write Enable	
BCH	SRAM Write Enable	
BDH	SRAM Write Enable	
BEH	SRAM Write Enable	
BFH	SRAM Write Enable	
C0H	SRAM Write Enable	
C1H	SRAM Write Enable	
C2H	SRAM Write Enable	
C3H	SRAM Write Enable	
C4H	SRAM Write Enable	
C5H	SRAM Write Enable	
C6H	SRAM Write Enable	
C7H	SRAM Write Enable	
C8H	SRAM Write Enable	
C9H	SRAM Write Enable	
CAH	SRAM Write Enable	
CBH	SRAM Write Enable	
CEH	SRAM Write Enable	
CFH	SRAM Write Enable	
D0H	SRAM Write Enable	
D1H	SRAM Write Enable	
D2H	SRAM Write Enable	
D3H	SRAM Write Enable	
D4H	SRAM Write Enable	
D5H	SRAM Write Enable	
D6H	SRAM Write Enable	
D7H	SRAM Write Enable	
D8H	SRAM Write Enable	
D9H	SRAM Write Enable	
DAH	SRAM Write Enable	
DBH	SRAM Write Enable	
DCH	SRAM Write Enable	
DDH	SRAM Write Enable	
DEH	SRAM Write Enable	
DFH	SRAM Write Enable	
E0H	SRAM Write Enable	
E1H	SRAM Write Enable	
E2H	SRAM Write Enable	
E3H	SRAM Write Enable	
E4H	SRAM Write Enable	
E5H	SRAM Write Enable	
E6H	SRAM Write Enable	
E7H	SRAM Write Enable	
E8H	SRAM Write Enable	
E9H	SRAM Write Enable	
EAH	SRAM Write Enable	
EBH	SRAM Write Enable	
ECH	SRAM Write Enable	
EDH	SRAM Write Enable	
EEH	SRAM Write Enable	
EFH	SRAM Write Enable	
F0H	SRAM Write Enable	
F1H	SRAM Write Enable	
F2H	SRAM Write Enable	
F3H	SRAM Write Enable	
F4H	SRAM Write Enable	
F5H	SRAM Write Enable	
F6H	SRAM Write Enable	
F7H	SRAM Write Enable	
F8H	SRAM Write Enable	
F9H	SRAM Write Enable	
FAH	SRAM Write Enable	
FBH	SRAM Write Enable	
FCH	SRAM Write Enable	
FDH	SRAM Write Enable	
FEH	SRAM Write Enable	
FFH	SRAM Write Enable	

4. 割り込み

4-1 68000MPUの割り込み

レベル	割り当て	要 因
高	7	NMI
	6	MFP
	5	SCC
	4	アキ
	3	DMAC
	2	アキ
低	1	ディスク および プリンタ
		外部 NMI スイッチによる割り込み (オートベクタ割り込み) 各種タイマ、キーデータ受信、H-SYNC、V-DISP 等による割り込み (ベクタ割り込み) RS-232C、マウスデータ受信による割り込み (ベクタ割り込み) 拡張 I/O スロット 転送終了等による割り込み (ベクタ割り込み) 拡張 I/O スロット FDC、FDD、ハードディスク、プリンタ BUSY 等による割り込み (ただし、FDC > FDD > HD > プリンタの順で優先順位が構成されている) (ベクタ割り込み)

表A-5 MPUによる割り込み

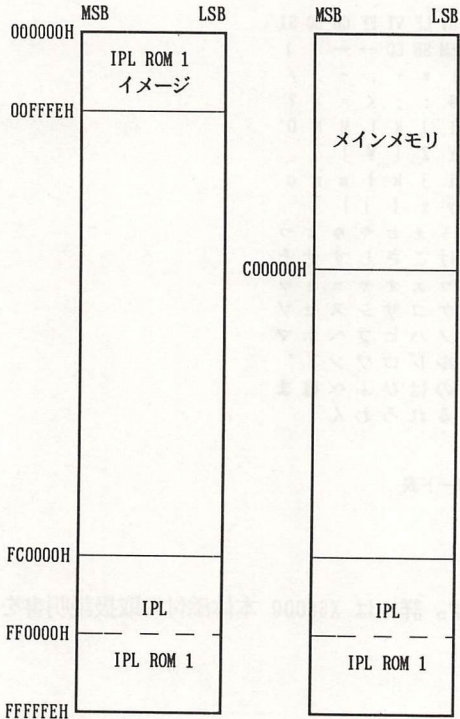
4-2 MFP (マルチファンクションペリフェラル) の割り込みと読み出しポート

優先順位	チャンネル	要 因	一般名称	
高	15	1111	CRTC からの H-SYNC 信号	General Purpose Interrupt 7 (17)
	14	1110	CRTC からの IRQ 信号 (任意の H ラスターに指定可)	General Purpose Interrupt 6 (16)
	13	1101	CRTC からの V-DISP 信号	Timer A
	12	1100	KEY データの受信割り込み	Receiver Buffer Full
	11	1011	KEY データの受信エラー	Receive Error
	10	1010	KEY データの送信割り込み	Transmit Buffer Empty
	9	1001	KEY データの送信エラー	Transmit Error
	8	1000	USART (キーボード) シリアルクロック	Timer B
	7	0111	未使用	General Purpose Interrupt 5 (15)
	6	0110	CRTC の V-DISP 信号の状態検出	General Purpose Interrupt 4 (14)
	5	0101	8 ビット汎用タイマ (入力クロック 4 MHz)	Timer C
	4	0100	8 ビット汎用タイマ (入力クロック 4 MHz)	Timer D
	3	0011	FM 音源による割り込みの検出	General Purpose Interrupt 3 (13)
	2	0010	POWER SW による ON/OFF の検出	General Purpose Interrupt 2 (12)
	1	0001	拡張用 I/O スロットの EXPWON 信号による ON/OFF 検出	General Purpose Interrupt 1 (11)
低	0	0000	RTC の ALARM 信号による ON/OFF の検出	General Purpose Interrupt 0 (10)

表A-6 MFPによる割り込み

5. IPL (Initial Program Loader)

- ・ IPL ROM アドレス FC0000H~FFFFFFH (256 K バイト)
- ・ アクセス
 - (1) スーパーバイザプログラム、データ領域
 - (2) リードオンリー



●リセット時

1. リセット時、IPL ROM 1 (FF****H) の部分が、メモリマップの先頭 64 K バイト (000000H~00FFFFH) に現れます。
2. この IPL ROM 1 の先頭から 2 Long Word には、68000 MPU がリセット例外処理を行うためのプログラムカウンタとスタックポインタの値が書かれています。
3. リセット信号解除後、MPU は、メモリマップ先頭に現われている ROM から上記 2 Long Word データを読み取ります。
4. MPU は、このとき読み取ったプログラムカウンタに基づいて命令を処理していきます。同時に、IPL ROM 1 のイメージが消え、図A-3のようになります。

注) このときの IPL ROM 1 に書かれているプログラムカウンタの値は、必ず IPL ROM 1 のアドレス領域内になければなりません。なぜなら、IPL ROM 1 アドレス (FF0000H~FFFFFFH) をアクセスすることで、IPL ROM 1 イメージをマップの先頭から消すようなハード構成になっているからです。

ROM イメージはパワーオン時、またはマニュアルリセット時のみ、メモリマップの先頭 (図A-2) に現れます (68000 MPU のリセット命令実行時には ROM イメージは現れません)。

図A-2 リセット時マップ

図A-3 リセット処理後マップ

6. キャラクタコード表

		→上位バイト																								
		0	1	2	3	4	5	6	7	8	9	A	B	C	D	E	F									
↓																										
下0		SH	SX	EX	ET	EQ	AK	BL	BS	HT	LF	VT	FF	CR	SO	SI										
位1		DE	D	D	D	NK	SN	EB	CN	EM	SB	EC	→	←	↑	↓										
バ2		!	"	#	\$	%	&	'	()	*	+	,	-	.	/										
イ3		0	1	2	3	4	5	6	7	8	9	:	;	<	=	>	?									
ト4		@	A	B	C	D	E	F	G	H	I	J	K	L	M	N	O									
	5	P	Q	R	S	T	U	V	W	X	Y	Z	[¥]	^	_									
	6	a	b	c	d	e	f	g	h	i	j	k	l	m	n	o										
	7	p	q	r	s	t	u	v	w	x	y	z	{		}	~										
	8	\	~	!	を													あ	い	う	え	お	や	ゆ	よ	っ
	9	一	あ	い	う	え	お	か	き	く	け	こ	さ	し	す	せ	そ									
A		。	「	」	、	・	ヲ	アイ	ウ	エ	オ	ヤ	ユ	ヨ	ツ											
B		一	ア	イ	ウ	エ	オ	カ	キ	ク	ケ	コ	サ	シ	ス	セ	ソ									
C		タ	チ	ツ	テ	ト	ナ	ニ	ヌ	ネ	ノ	ハ	ヒ	フ	ヘ	ホ	マ									
D		ミ	ム	メ	モ	ヤ	ユ	ヨ	ラ	リ	ル	レ	ロ	ワ	ン	。										
E		た	ち	つ	て	と	な	に	ぬ	ね	の	は	ひ	ふ	へ	ほ	ま									
F		み	む	め	も	や	ゆ	よ	ら	り	る	れ	ろ	わ	ん											

表A-8 キャラクタコード表

漢字コードは JIS C-6226-1983 に準拠しています。詳細は X68000 本体添付の取扱説明書を参照してください。

索引

<数字>

1 / 4角文字.....74

<A>

ADPCM.....3, 114, 115, 116

ADコンバータ.....114

AD変換.....34

ANK.....9

<C>

CGROM.....2, 74

CGROMアドレス.....76

CPUアクセス.....51

CPU用レジスタ.....53

CRC.....139

CRTC.....3, 9, 23, 24, 27, 57, 125, 130

CRTCレジスタ.....26, 27

CRTCレジスタアドレスマップ.....26

CRTC特殊機能.....33

<D>

DMAC.....1, 3, 117, 119, 120, 121

<F>

FDC.....3, 90, 148, 152, 156

FDCレジスタ.....153

FM音源.....3, 83, 84, 85, 86, 87, 126

FM音源レジスタ.....90

FM音源レジスタポート.....117

<G>

GP I Pデータレジスタ.....130

<I>

i 8 2 5 5.....116, 117, 179, 186

I / Oコントローラ.....3

I / Oポートアドレス.....187

I P L.....197

<J>

J I Sコード.....74, 77

<L>

L E D.....143, 148, 156, 161, 166, 169, 185

L F O.....94

<M>

M F P.....1, 3, 27, 123, 124, 168, 177, 178, 195

M F Pレジスタ.....130

N M Iスイッチ.....183

<P>

P C G.....54

P C Gアクセス.....46

P C Gアドレス.....47, 48, 50, 51

P C Gエリア.....36, 38, 44, 47

P C Gコード.....47, 48

P P I.....3

P S G.....179

<Q>

Q D.....51, 52, 54

<R>

R A M.....4

R O M.....4

R S - 2 3 2 C.....2

R T C.....3, 126, 142, 144, 184

<S>

S A M.....23, 34

S C C.....3, 139, 174, 178

S C Cレジスタ.....141

S R A M.....184

<U>

U S A R T.....124, 125, 126, 136

U S A R Tコントロールレジスタ.....136

- <V>
 V-DISP.....23
 VRAM.....1
- <X>
 X1.....9,81,162,167,179,181
- <あ>
 アキュムレート.....107,108
 アクセス.....9,29,141
 アクセスドライブセレクト.....154
 アクティブエッジレジスタ.....130
 アスキーコード.....76
 アタック.....86,95,96
 アドレス配置.....12
 アドレスバス.....119
 アドレスフィールド.....139
 アドレスマップ
75,87,122,128,141,144,153,179
 アナログRGB.....2
 アナログデータ.....114
 アボードシーケンス.....139
 アラーム.....142,143
- <い>
 イジェクトスイッチマスク機能.....149
 位相情報.....92,94,101
 イベント.....124
 イベントカウントモード.....130,135
 インターフェイス.....4,114
 インターレース.....2,11,14,24,34
- <う>
 うるう年.....146
 ウェイト.....53,54
- <え>
 エクスポートネンシャル.....95,103
 エリアセット.....191
 円筒スクロール.....9,27
 エンベロープ.....101,103
- <お>
 オートイジェクト.....148,156
 オーバースキャン.....2,11,14,80
 オーバーフロー.....86,108,109,110,111
- オーバーラン.....139
 オーバーランエラー.....137
 オクターブ.....84,86,91,113
 オフセット.....107
 音色.....95,100
 音声合成.....83,90,114
 音声合成アドレス.....117
 音声合成レジスタ.....115
 音量.....95,100
- <か>
 解像度.....45
 カウンタ.....125
 拡張用I/Oスロット.....126
 重ね合わせ.....63
 画像取り込み.....26
 画像入力.....4,34
 画面サイズ.....80
 画面制御.....9
 画面モードレジスタ.....36,37,42,46,53,53
- <き>
 キーオフ.....86,90,96
 キーオン.....86,90,95,107,108
 キーコード.....91,163
 キースキャン.....160
 キースケールリング.....97
 キーデータ.....168
 キーデータ送出禁止コード.....162
 キーボード
2,123,124,125,126,136,159,160,178,184
 奇数フィールド.....81
 キャラクタクロック.....51,52,54
 キャリア.....91
 球面スクロール.....10,27
 強制READY.....157
 疑似高解像度.....81
- <<>
 矩形波.....94
 クロック
91,103,109,111,112,126,139,143,148
 偶数フィールド.....81
 グラフィック.....4
 グラフィックVRAM.....14,21,22,70
 グラフィックスクロールレジスタ.....25,27

グラフィックパレットアドレス
.....14, 18, 21, 22, 72

グラフィック画面
.....5, 10, 14, 23, 60, 62, 63, 66

グラフィック実画面のアドレス.....17, 19

グラフィック実画面のアドレス配置.....20

<け>

減衰量.....95, 100

<こ>

高解像度.....5, 9, 11, 14, 26, 28, 45, 46, 51, 82

高速クリア.....30, 33, 34

高調波.....84

コマンドポート.....141, 142

コントロール信号.....169

コントロールバス.....119, 140

コントロールレジスタ.....25, 28

コントロールワードレジスタ.....116, 186

コンピュータ画面.....27

<さ>

サイクルスチール.....120

サインテーブル.....95

サイン波.....84

サウンド機能.....83

サブCPU.....160

三角波.....94

サンプリング周波数.....114, 115, 116, 117

<し>

システム.....1

システムポート.....192

シフトレジスタ.....126

周波数変調.....91, 104, 107

シリアル.....107

シングルアクセス.....33

振幅変調.....84, 101, 104, 107

実画面.....1, 5

時定数.....141

時分割アクセス.....51

受信ステータスレジスタ.....137

ジョイスティック.....2, 116, 179, 186

ジョイスティックコントロール.....180

ジョイスティックレジスタ.....180

情報フィールド.....139

<す>

垂直同期信号.....82

垂直表示開始位置.....44

スイッチ.....183

水平位置微調整.....27

水平同期信号.....27

スーパーインポーズ.....2, 14, 27, 52, 53, 71, 80

スーパーバイザ領域.....191

スクロール.....1, 34

スクロールレジスタ.....23

スケーリング.....86, 92, 95, 96

スタートビット.....140

ステータスレジスタ.....153

ストップビット.....139, 140

ストローブ.....183

スプライト.....1, 4, 6, 35

スプライトアクセス.....46

スプライト仮想座標系.....40

スプライトカラーテーブル.....49

スプライト画面.....10, 60, 62

スプライトコード.....38, 39, 47

スプライトコントローラ.....3, 9

スプライトスクロールレジスタ

.....36, 37, 40, 51, 52

スプライトパターン.....35

スプライトパレットアドレス.....49

スプライトレジスタアドレス.....36, 38

スムーズスクロール.....6

スロット.....4, 86, 88, 89, 101, 103

<せ>

セント.....91, 112

セントロニクス.....181

全2重.....139

全角文字.....74

<そ>

走査周波数.....45

走査線.....81

<た>

タイマ.....84, 86, 108,

109, 110, 111, 123, 124, 125, 127, 135, 168, 185

タイマ割り込み.....177

第1水準漢字.....74

第2水準漢字.....74

<ち>

チャンネル

.....88, 89, 101, 119, 120, 124, 139, 140

調歩同期モード.....139

<て>

定格.....5

テキスト.....4, 54

テキストVRAM.....11, 13, 23, 33

テキストエリア.....36, 39, 39, 43, 44, 49, 50, 51

テキスト画面.....5, 9, 10, 11, 23, 33, 60, 62

テキスト座標系.....42

テキスト実画面.....12

テキストスクロールレジスタ.....25, 27

テキストパレットアドレス.....12, 13, 72

テキストラスタコピー.....32

テレビコントロール.....4, 160

テレビコントロールコード.....164

データ転送速度.....139

データバス.....108, 119, 140, 142

データビット.....140

データレジスタ.....153

ディケイ.....86, 95, 96, 100, 103

ディスク.....4

ディスクドライブ.....148

ディレイモード.....125

デコーダ.....124

デジタルズテロップ.....34

デバイス.....107, 108, 111

デュアルポートDRAM.....4, 23, 32

電源.....184

電源ON.....127

<と>

透明.....41

特殊画面制御.....6

特殊プライオリティ.....2, 6, 55, 59, 64

特殊プライオリティモード.....69

特殊モード.....65

トラックボール.....174

トランスミッタ.....138

同期キャラクタ.....139

同期周波数.....24

同期モード.....139

同時アクセス.....33

ドライブコントロール.....154, 156

ドライブステータス.....153

<な>

内部レジスタ.....120

<の>

ノイズ.....84, 86, 94, 103, 104

鋸歯状波.....94

ノンインターレース.....24

<は>

ハードディスク.....2, 4

半角文字.....74

半透明.....2, 6, 55, 59

半透明モード.....64, 65

半透明領域指定.....70

ハンドシェイク.....174

バイシンク.....139

バイト指向同期モード.....139

バイナリ.....107

バックアップ電池.....184

バックグラウンドコード.....39, 47

バックグラウンドコントロールレジスタ

.....46, 54

バックグラウンドスクロールレジスタ

.....36, 37, 42, 53, 53

バックグラウンドパターン.....35

バックグラウンド表示.....35

バッテリバックアップ.....142

パターン定義.....35

パリティ.....139, 140

パリティエラー.....137

パレット.....6

パレットアドレス.....61, 62, 66, 72

パレット構成.....71

パレットデータ.....60, 61, 65

パワースイッチ.....126, 184

<ひ>

非漢字.....74

非同期モード.....139

表示カット.....44

表示画面.....5

表示画面モード.....40

表示優先順位.....41

標準解像度

.....5,9,11,14,26,28,45,46,51,54,71,80
 ビットマップ.....9
 ビデオコントローラ.....3,9,55,69
 ビデオコントローラレジスタ.....56,57
 ビデオ画面.....27,84,86,91,94

<ふ>

フィードバック.....86,101
 フォーマット.....107,148,152
 フォント.....74
 符号化.....139
 フラグ.....86,110,111,139
 フレーミング.....139
 フロッピーディスクドライブ.....2,185
 ブロックダイアグラム.....7
 ブロック転送.....120
 分解能.....100,107
 プライオリティ.....1,6,35,41,55,57,60,62,63
 プリスケアラ.....125
 プリンタ.....2,155,181
 プリンタアクセス.....182
 プレーン.....11,17,29

<へ>

ベクタ.....117
 変調.....84,107,148

<ほ>

ボーダーカラー.....55
 ボーレート.....140
 ボーレートジェネレータ.....141
 ポート.....32
 ポーリング.....182

<ま>

マウス.....2,139,159,174
 マウスアクセス.....176
 マウスコントロール.....162,175,177
 マウスデータ.....175,176,178
 マウストラックボール.....2

<め>

メインメモリ.....120
 メディア.....156
 メモリ.....4
 メモリマップ.....8,11,17,18,19,20

<も>

モードレジスタ.....36
 モジュレータ.....91
 モノシンク.....139

<ゆ>

ユーザー領域.....191

<ら>

ラスターアドレス.....25,27,33,125
 ラスターコピービットマスク.....33

<り>

リアルタイムクロック.....142
 リセット.....87,90,183
 リピート.....160
 リピート制御.....167
 リモコン.....160
 リリース.....96

<れ>

レート.....97
 レジスタ転送.....53

<わ>

割り込み

.....108,110,
 117,123,124,149,153,157,168,170,183,195
 割り込みコントロール.....131
 割り込み終了モード.....133
 割り込み信号ステータス.....155
 割り込み信号マスク.....155
 割り込みベクタ.....156,196
 割り込みベクタレジスタ.....133,134,133,134

X68000
テクニカルデータブック

1987年9月1日 初版発行

定 価 3,000円

監 修 シャープ株式会社 テレビ事業部

編 集 アスキー出版局テクライト

発行者 塚本慶一郎

発行所 株式会社 **アスキー**

〒107 東京都港区南青山6-11-1 スリーエフ南青山ビル

振 替 東京4-161144

電 話 03-486-7111(代表)

情報電話 03-498-0299(ダイヤルイン)

出版営業部 03-486-1977(ダイヤルイン)

© シャープ株式会社

© ASCII Corporation

本書の一部または全部について、許諾を得ずに無断で複写、複製することは禁じられています。

編集担当 樋口賢治

制作担当 古屋佳子

印字プログラム担当 赤嶋映子

制 作 株式会社ガロ

印 刷 青松社

ISBN4-87148-426-2 C3055 ¥3000E



アサヒ

アサヒ

アサヒ

アサヒ

アサヒ

アサヒ

アサヒ

アサヒ

アサヒ

アサヒ

アサヒ

アサヒ

アサヒ

アサヒ

